

Zirkuitu Integratuak

Telekomunikazio Ingeniaritza

Jaime Jiménez
José Miguel de Diego



Universidad
del País Vasco
Euskal Herriko
Unibertsitatea

LIBURUAK

OINARRIZKOAK:

J.M. Rabaey, A. Chandrakasan eta B. Nicolié. ***Circuitos Integrados Digitales.***
Pearson Educación S.A., 2004 ISBN: 84-205-4103-6.

Paul R. Gray eta Robert G. Meyer. ***Análisis y Diseño de Circuitos Integrados Analógicos.***
3. EABEión, Prentice Hall, 1995. (4. argitaraldia ingelesez, 2001)

David A. Hodges eta Horace G. Jackson. ***Análisis y Diseño de Circuitos Integrados Digitales.***
2. EABEión, McGraw-Hill, 1988. (3. argitaraldia ingelesez, 2003)

OSAGARRIAK:

Neil H.E. Weste eta Kamran Eshraghian. ***Principles of CMOS VLSI Design.***
3. EABEión, Addison Wesley, 2004.

Carver Mead eta Lynn Conway. ***Introduction to VLSI Systems.*** Addison Wesley, 1980.

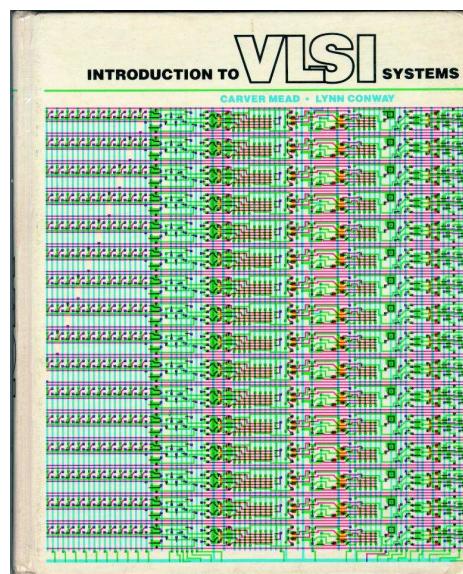
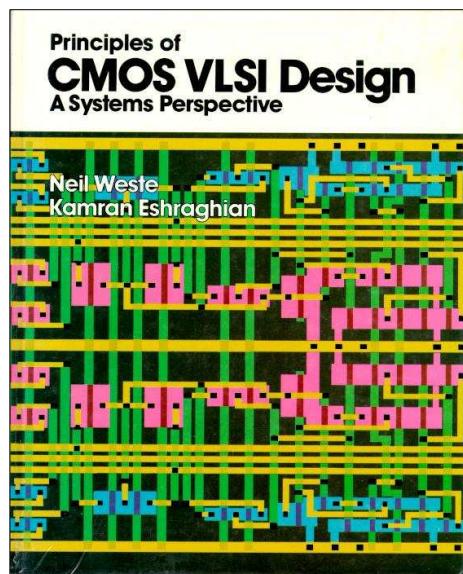
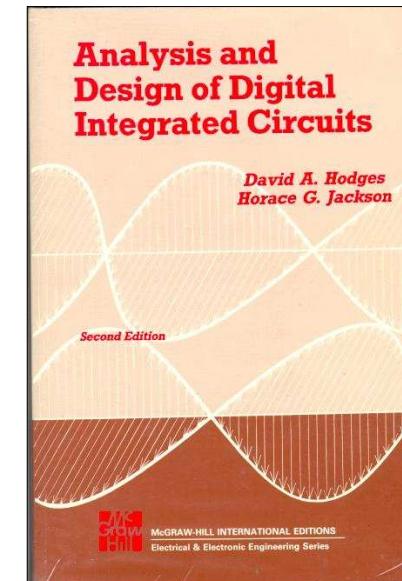
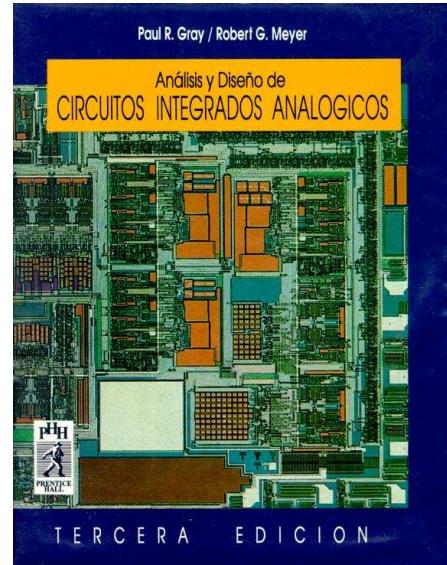
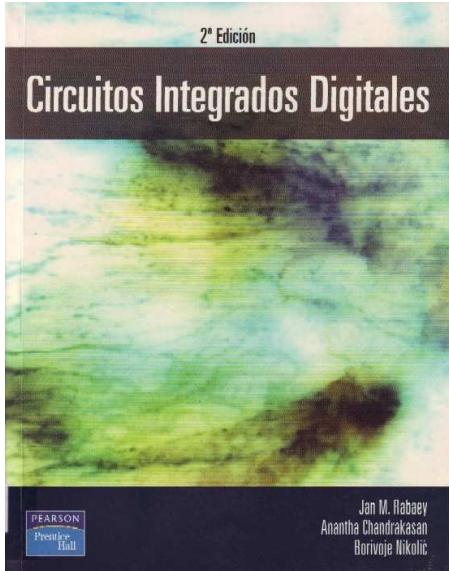
Jacob Millman eta Arvin Grabel. ***Microelectrónica.*** Editorial Hispano Europea, S.A., 1993.

Donald L. Schilling, Charles Below, Tuvia Apelawicz eta Raymond J. Saccardi. ***Circuitos Electrónicos: Discretos e Integrados.*** McGraw-Hill, 3. argitaraldia, 1993.

Oharrak:

J.M. de Diego eta J.Jiménez. ***Circuitos Integrados - Notas Docentes*** Bilboko I.G.E.T.ko argitalpenak, 2006.

LIBRUAK

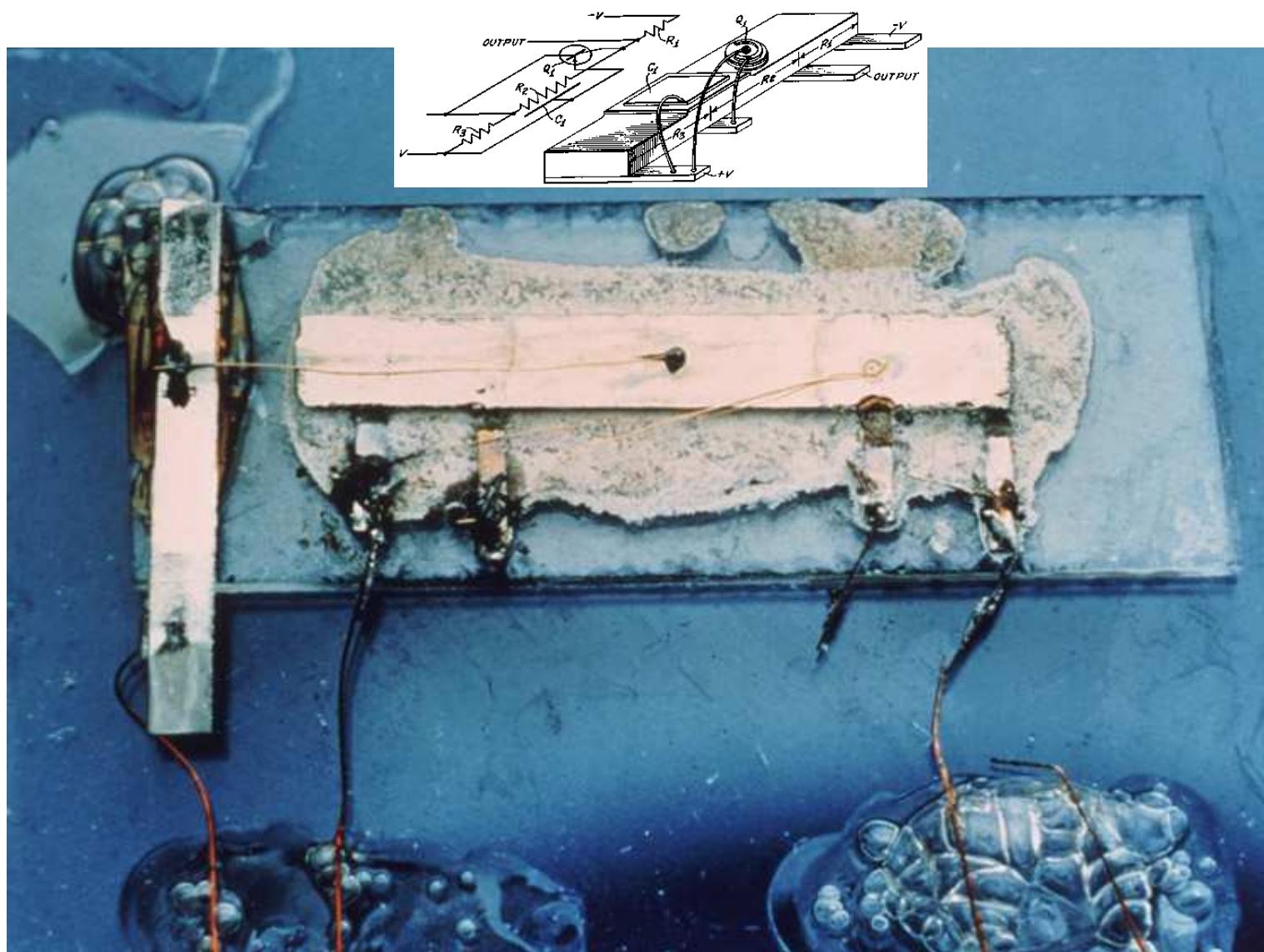


eman ta zabal zazu
UNIVERSIDAD EUSKAL HERRIKO DEL PAÍS VASCO UNIBERTSITATEA
INDUSTRIELA TELEKOMUNIKAZIO INGENIARIEN GOIESKOLA TEKNIKO A BILBO
ESCUELA TECNICA SUPERIOR DE INGENIEROS INDUSTRIALES Y DE INGENIEROS DE TELECOMUNICACIÓN DE BILBAO

**CIRCUITOS
INTEGRADOS**
NOTAS DOCENTES

Departamento de Electrónica
y Telecomunicaciones
José Miguel de Diego
IRAtiembrie 2000

1. SARRERA



- EGOERA SOLI-DOKO FISIKA
- ELEKTRONIKA
- INFORMATIKA

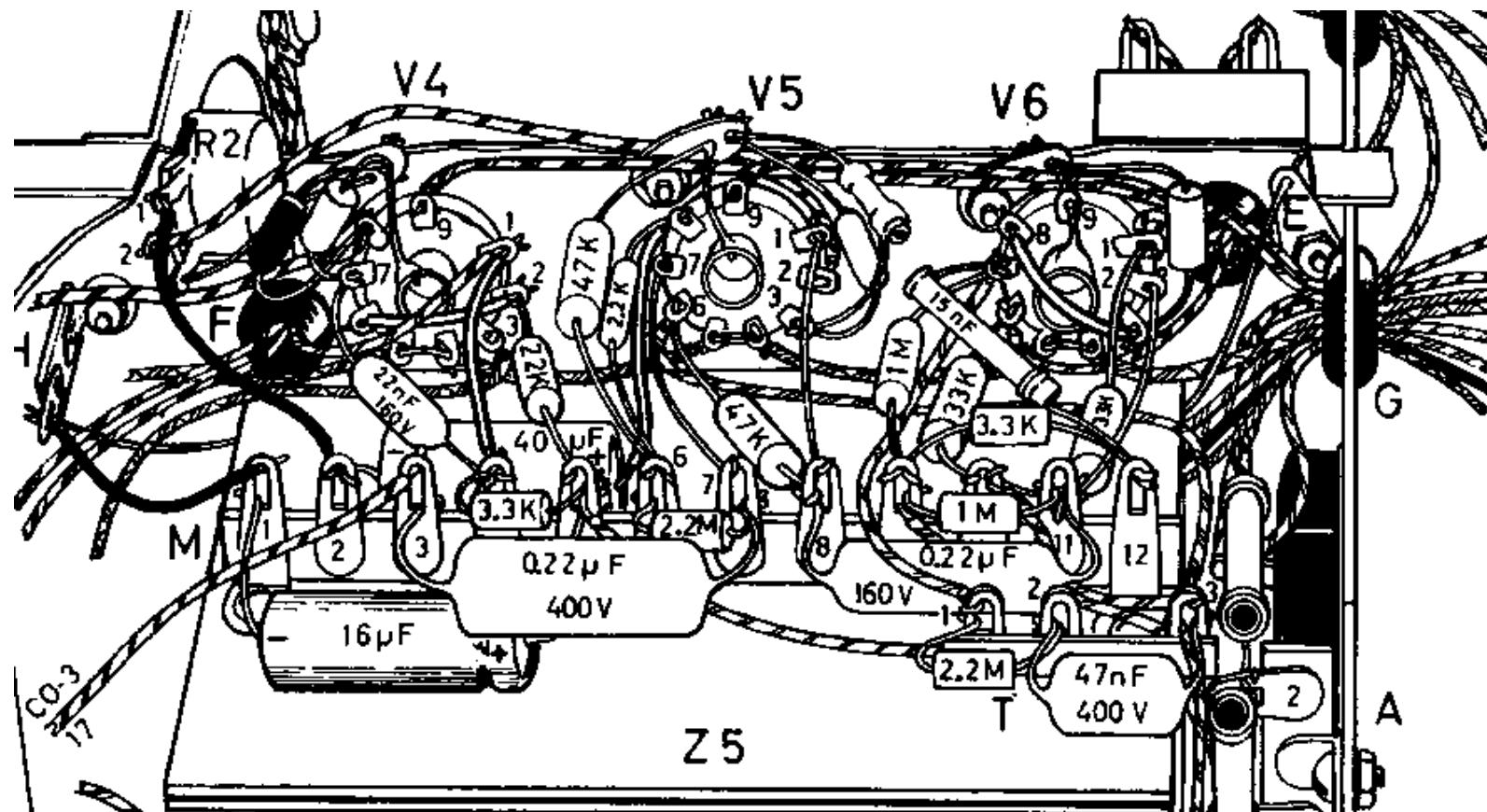


Lehenengo zirkuitu
integratua
Jack S. Kilby
1958ko udan
(Courtesy of Texas
Instruments)

1. SARRERA

1.1 Zirkuitu integratuen bilakaera historikoa

1.1.1 Zirkuitu arruntak, kableak eskuz jarrita

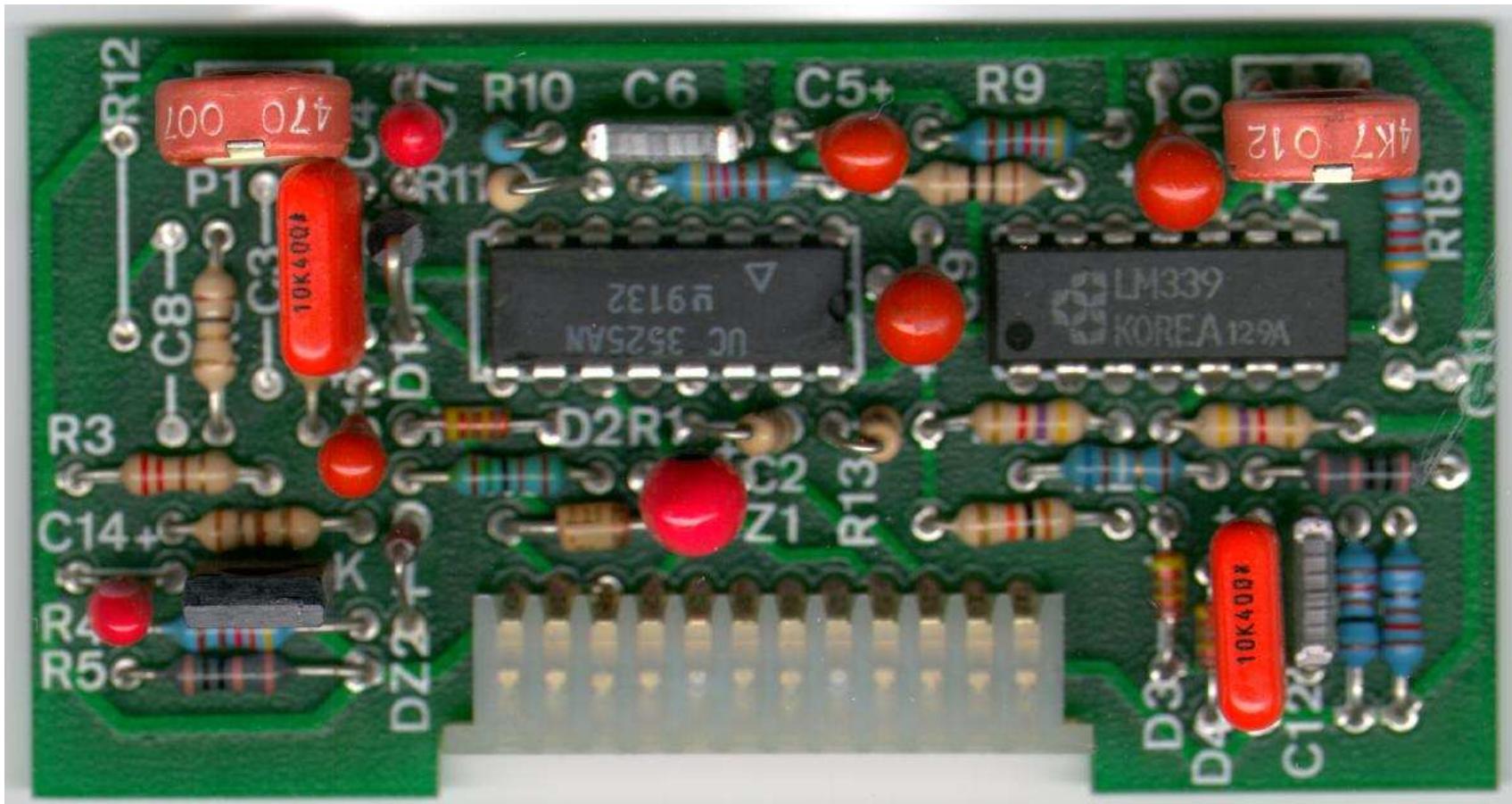
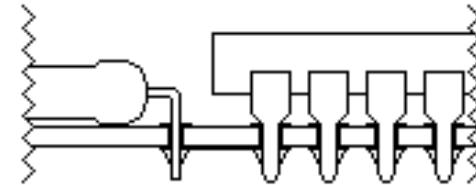


1. SARRERA / 1.1 Zirkuitu integratuen bilakaera historikoa

1.1.2 Ziztatzeako osagaia zirkuitu inprimatuetan

Loturak zirkuitu inprimatu berak gauzatzen ditu.

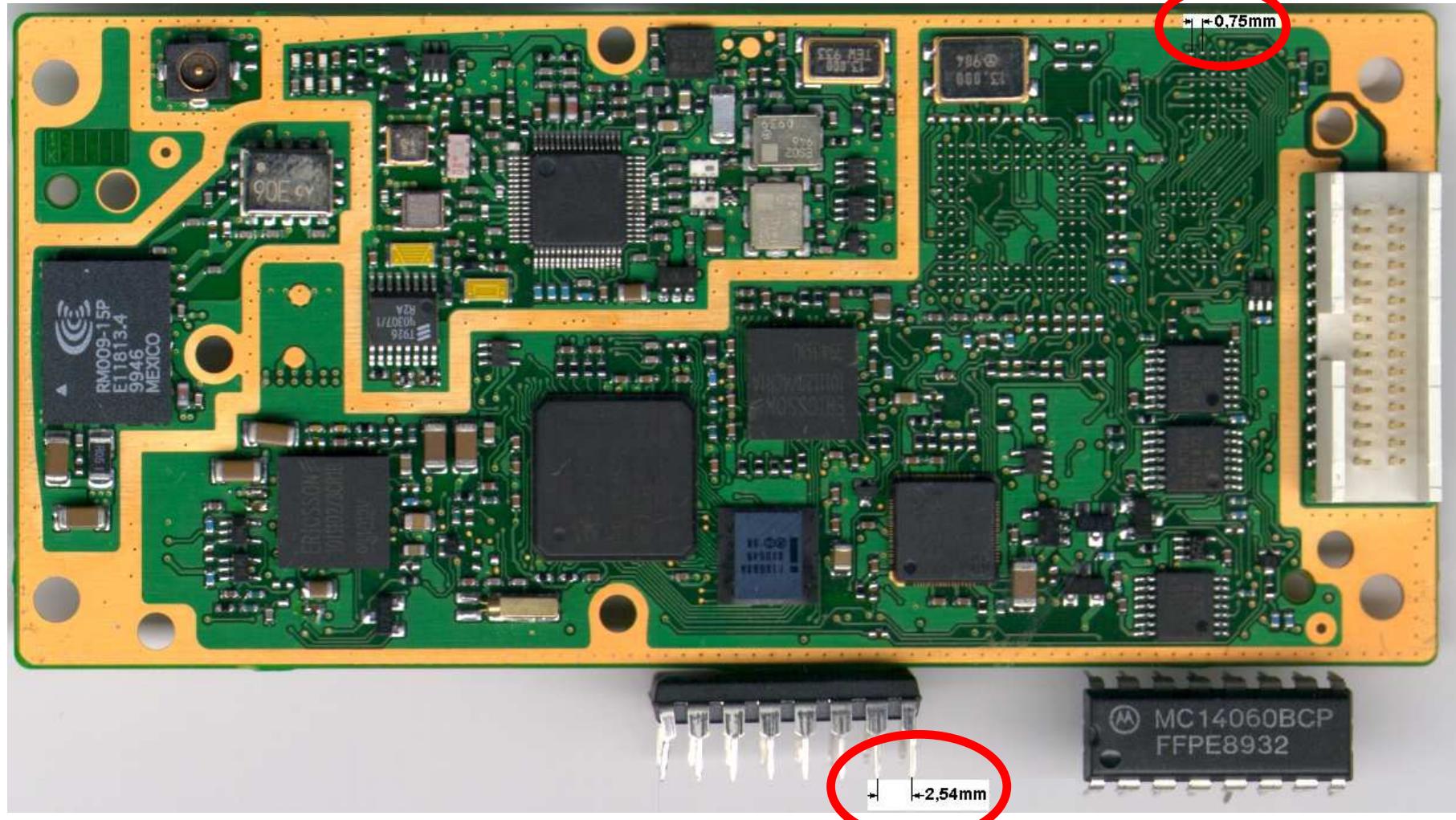
Osagaien (aktiboen eta pasiboen) orratzek zirkuitua zeharkatzen dute.



1. SARRERA / 1.1 Zirkuitu integratuen bilakaera historikoa

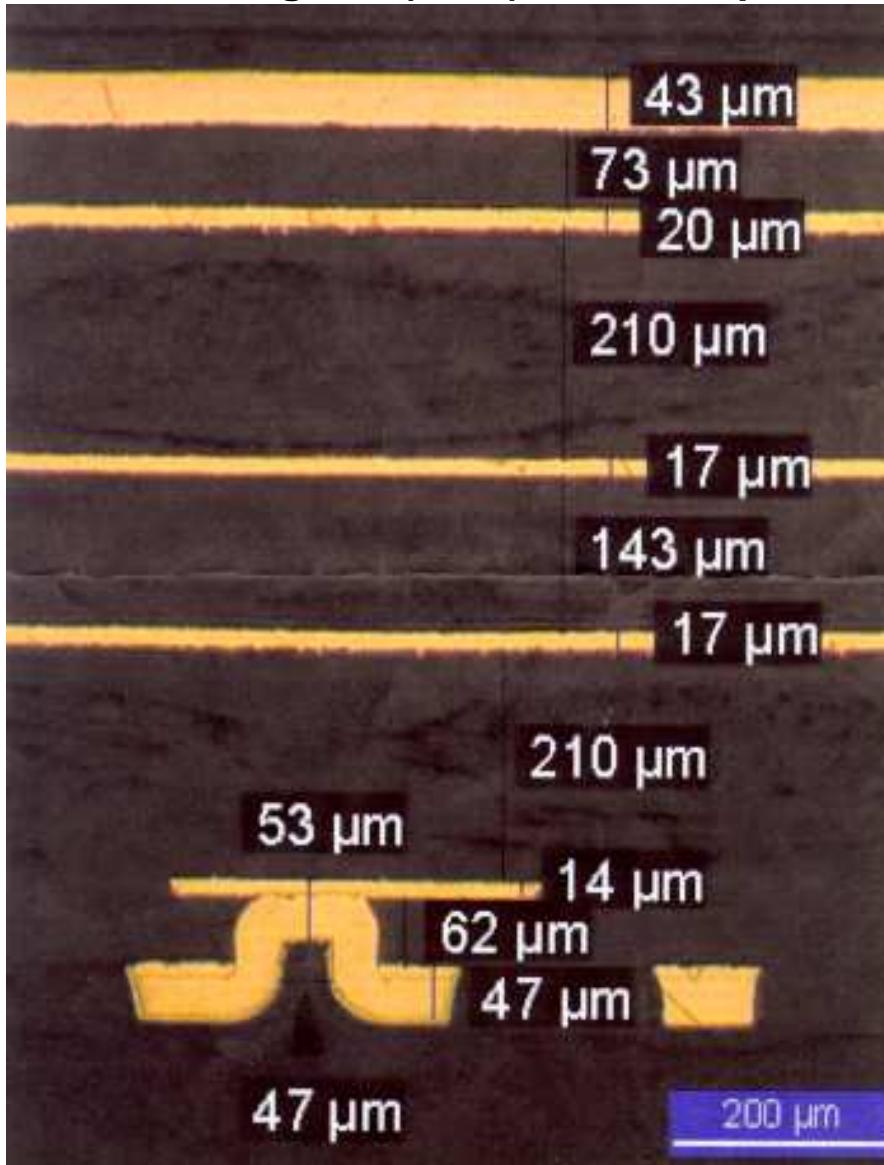
1.1.3 Gainazal-muntaketako osagaiak (SMD) zirkuitu inprimatueta

Osagaiek ez dute zirkuitu inprimatua zeharkatzen, baizik eta alde batean ala bietan gainjartzen dira.



1. SARRERA / 1.1 Zirkuitu integratuen bilakaera historikoa

1.1.3 Gainazal-muntaketako osagaiak (SMD) zirkuitu inprimatueta (jarraipena)



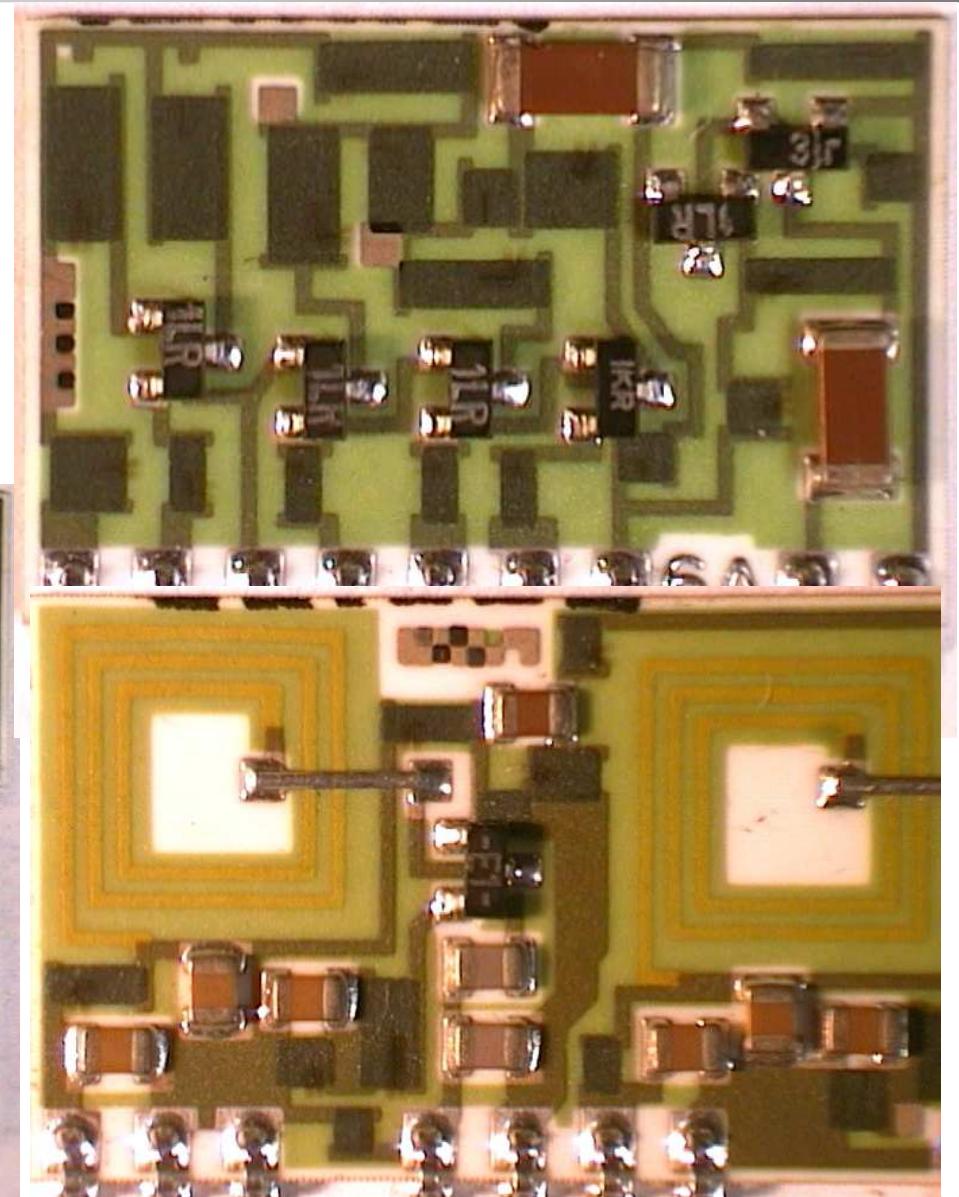
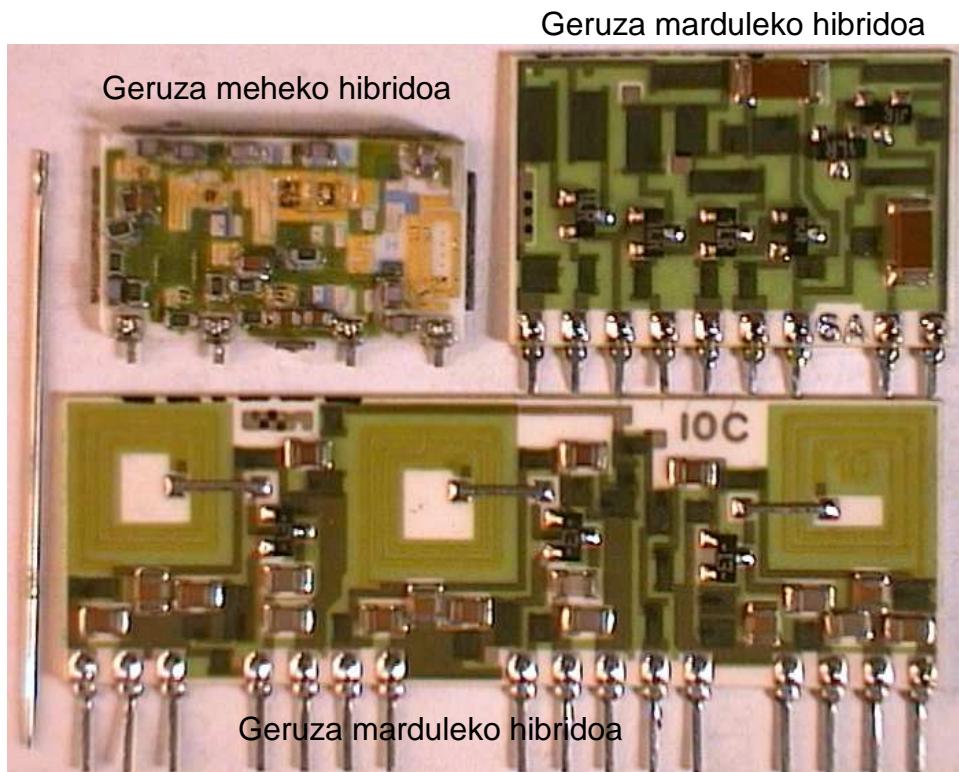
Sei geruzako
zirkuitu inprimatu
baten ebakidura

1. SARRERA / 1.1 Zirkuitu integratuen bilakaera historikoa

1.1.4 Geruza marduleko zirkuitu hibridoak

Zeramikazko oinarria (substratua)
Erresistentzia, kapazitate eta haril
integratuak

SMDren antzeko muntaketa



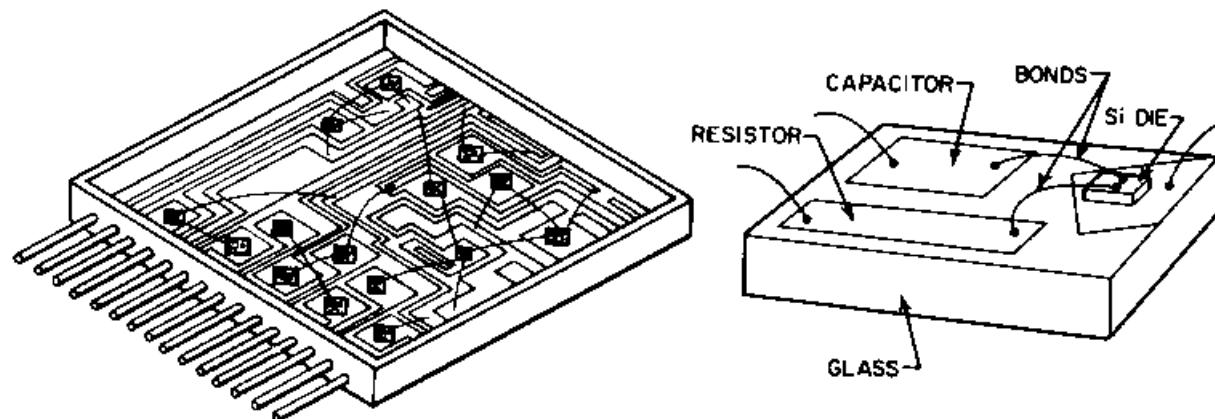
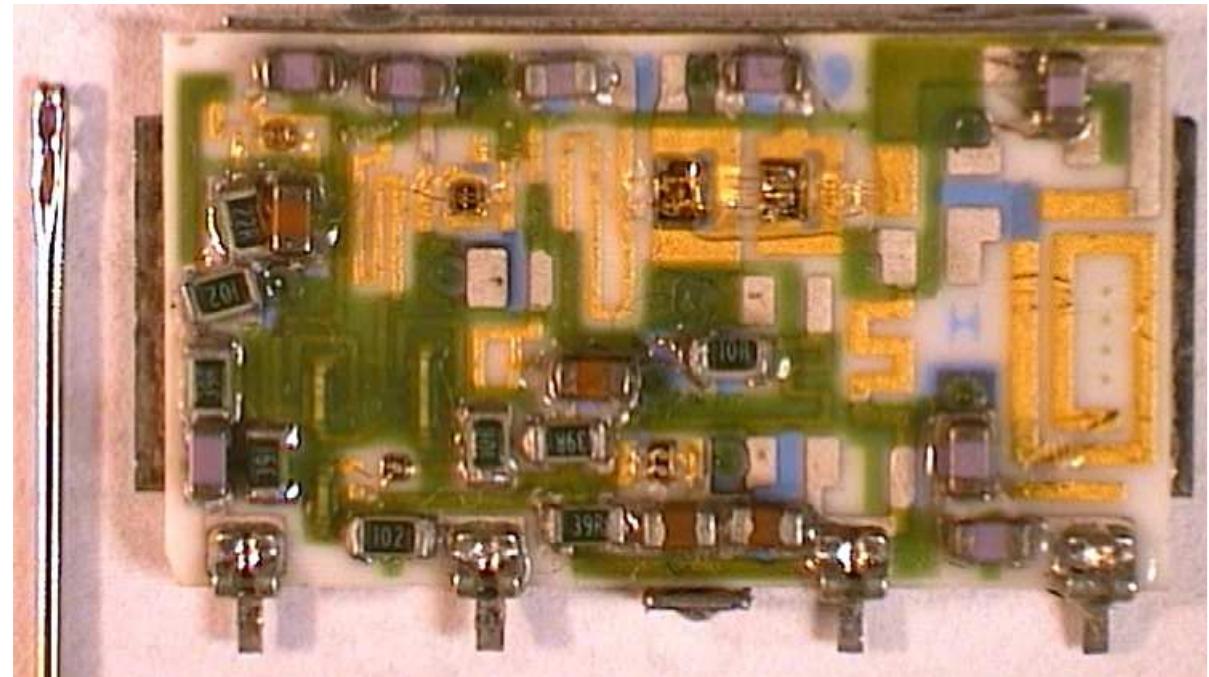
1. SARRERA / 1.1 Zirkuitu integratuen bilakaera historikoa

1.1.5 Geruza meheko zirkuitu hibridoak

Kristal edo kristal-zeramikazko oinarria (substratua)

Erresistentzia, kapazitate eta haril integratuak

Osagai aktibo diskretuak eta zirkuitu integratuen **siliziozko dadoak**



1. SARRERA / 1.1 Zirkuitu integratuuen bilakaera historikoa

1.1.6 Zirkuitu integratuak

Siliziozko oinarria (substratua)

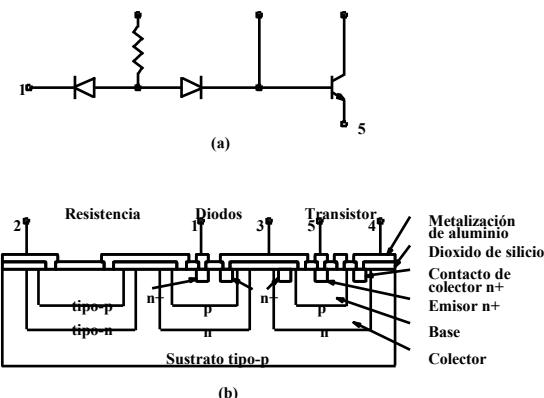
Sistema oso-osorik

Osagai **aktiboak**:

(diodoak, transistore bipolarrak, FET, etab.)

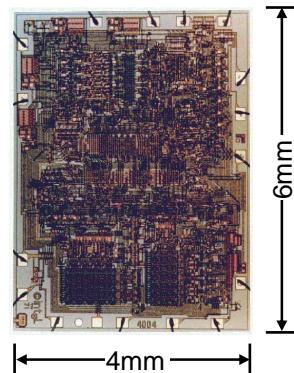
Osagai **pasiboak**:

(erresistentzia, kapazitate eta harilik)



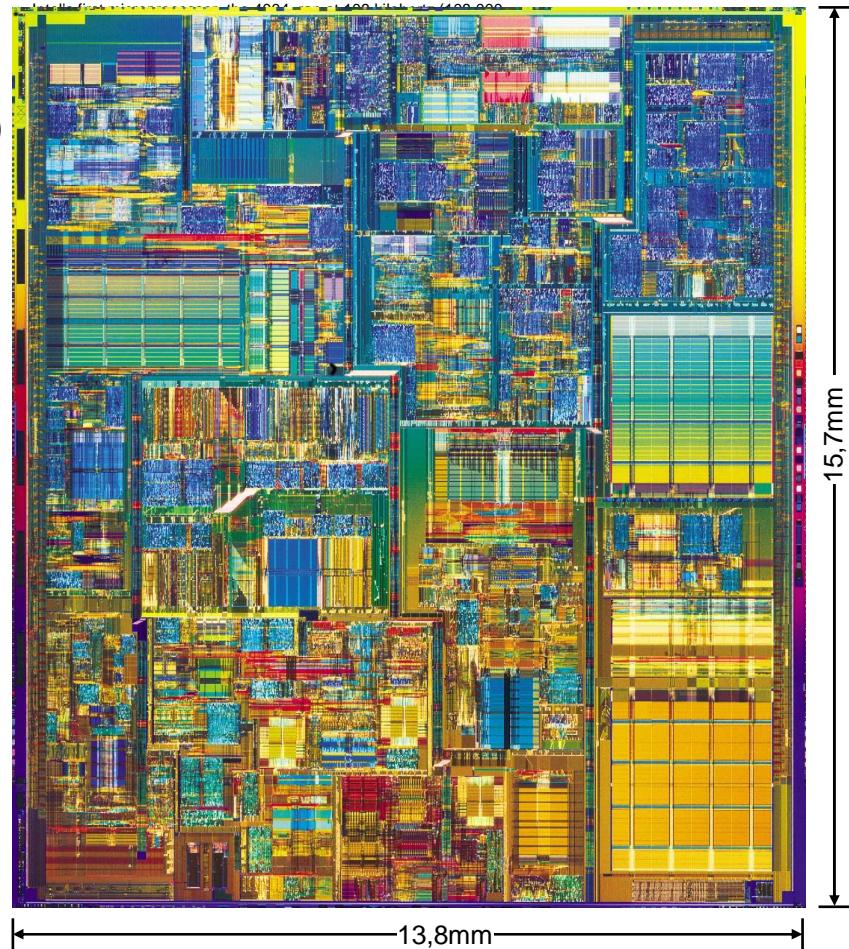
4004 Introduction date: AZAember 15,

1971. Clock speed: 108 kilohertz, 0.06 MIPS. PMOS, Die size 24mm²(~6x4mm). Number of transistors: 2,250 (10μm). Package: 16 pin ceramic. Bus width: 4 bits. Addressable memory: 640 bytes. 12 bit address bus (multiplexed). Large address space for instructions and data. Typical use: Busicom calculator. First microcomputer chip, arithmetic manipulation



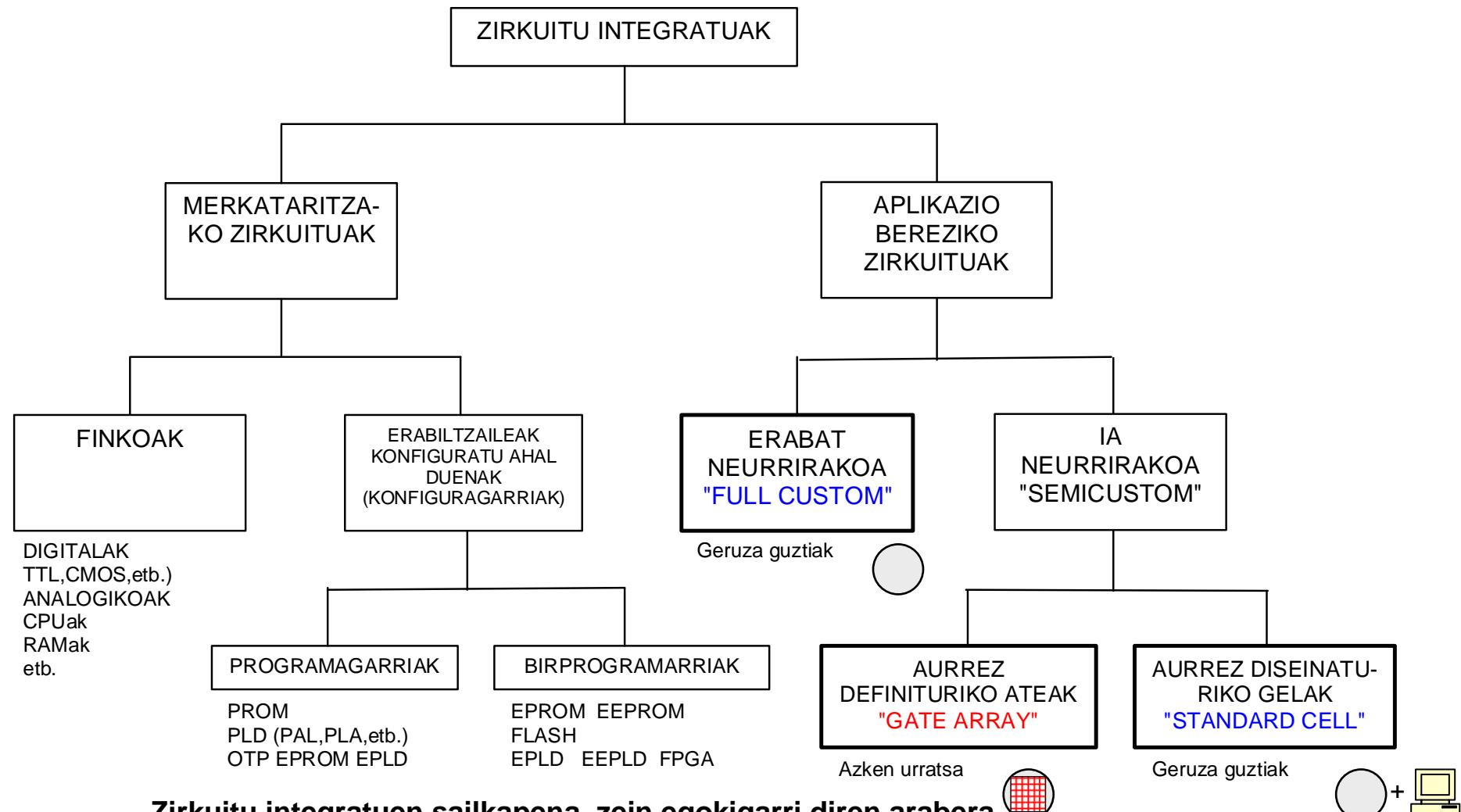
2000: Pentium® 4 Processor (1.5GHz)

Users of Pentium® 4 processor-based PCs can create professional-quality movies; deliver TV-like video via the Internet; communicate with real-time video and voice; render 3D graphics in real time; quickly encode music for MP3 players; and simultaneously run several multimedia applications while connected to the Internet. The processor debuted with 42 million transistors and circuit lines of 0.18 microns.



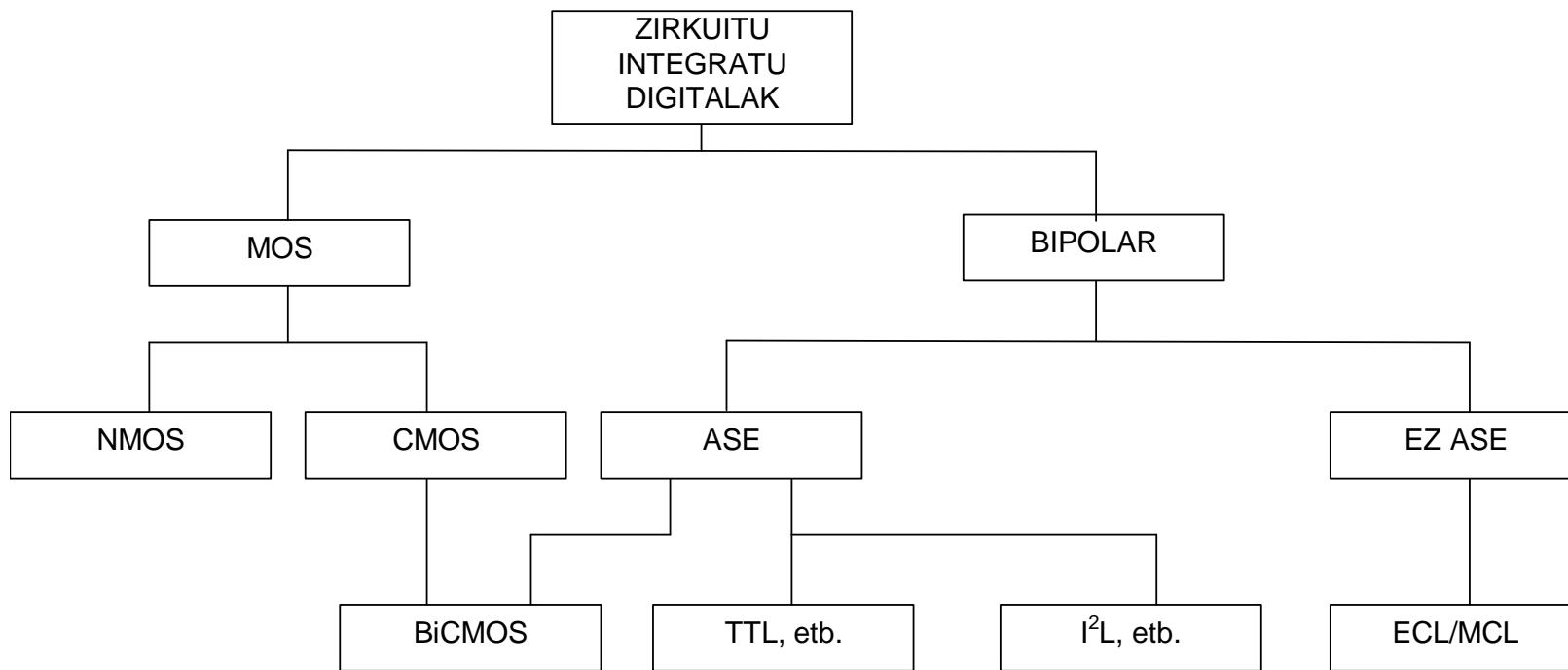
1. SARRERA

1.2 Zirkuitu integratuen sailkapena



1. SARRERA

1.2 Zirkuitu integratuen sailkapena



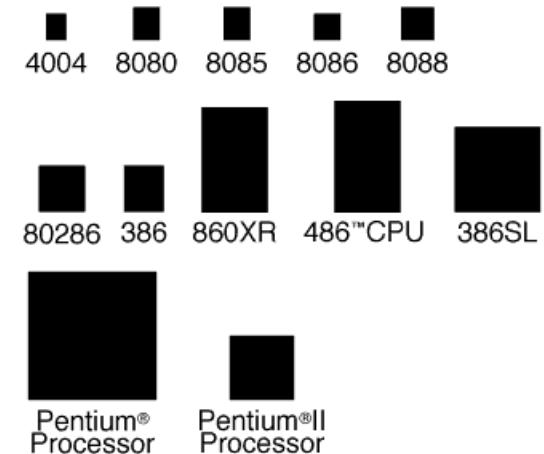
Zirkuitu integratu digitalen sailkapena teknologiaren arabera

1. SARRERA

1970s Processors

	4004	8008	8080	8086	8088
Introduced	11/15/71	4/1/72	4/1/74	6/8/78	6/1/79
Clock Speeds	108KHz	108KHz	2MHz	5MHz, 8MHz, 10MHz	5MHz, 8MHz
Bus Width	4 bits	8 bits	8 bits	16 bits	8 bits
Number of Transistors	2,300 (10 microns)	3,500 (10 microns)	6,000 (6 microns)	29,000 (3 microns)	29,000 (3 microns)

Approximate Size Relationship



1980s Processors

	80286	80386DX	80386SX	80486DX
Introduced	2/1/82	10/17/85	6/16/88	4/10/89
Clock Speeds	6MHz, 8MHz, 10MHz, 12.5MHz	16MHz, 20MHz, 25MHz, 33MHz	16MHz, 20MHz, 25MHz, 33MHz	25MHz, 33MHz
Bus Width	16 bits	32 bits	16 bits	32 bits
Number of Transistors	134,000 (1.5 microns)	275,000 (1 micron)	275,000 (1 micron)	1.2 million (1 micron))

1990s Processors

	80486SX	Pentium	Pentium Pro	Pentium II
Introduced	4/22/91	3/22/93	11/01/95	5/07/97
Clock Speeds	16MHz, 20MHz, 25MHz, 33MHz	60MHz, 66MHz, 75MHz, 90MHz, 100MHz, 120MHz, 133MHz, 150MHz, 166MHz	150MHz, 166MHz, 180MHz, 200MHz	200MHz, 233MHz, 266MHz, 300MHz, 450MHz
Bus Width	32 bits	32 bits	64 bits	64 bits
Number of Transistors	1.185 million (1 micron)	3.1 million (0.8 micron)	5.5 million (0.6 micron)	7.5 million (0.25 micron)

1. SARRERA

 **4004**
(1971 azaro) **10 µm**
108 kHz
2.300 transistore
24 mm²
94 transistore/mm²

PENTIUM II
(1998 abuztu) **0,25 µm**
450 MHz
7.500.000 transistore
131 mm²
57.251 transistore/mm²

Xeon® processor MP X7460
(2008 urri) **45 nm**
2,66 GHz
1.900.000.000 transistore
503mm²
3.777.336 transistore/mm²

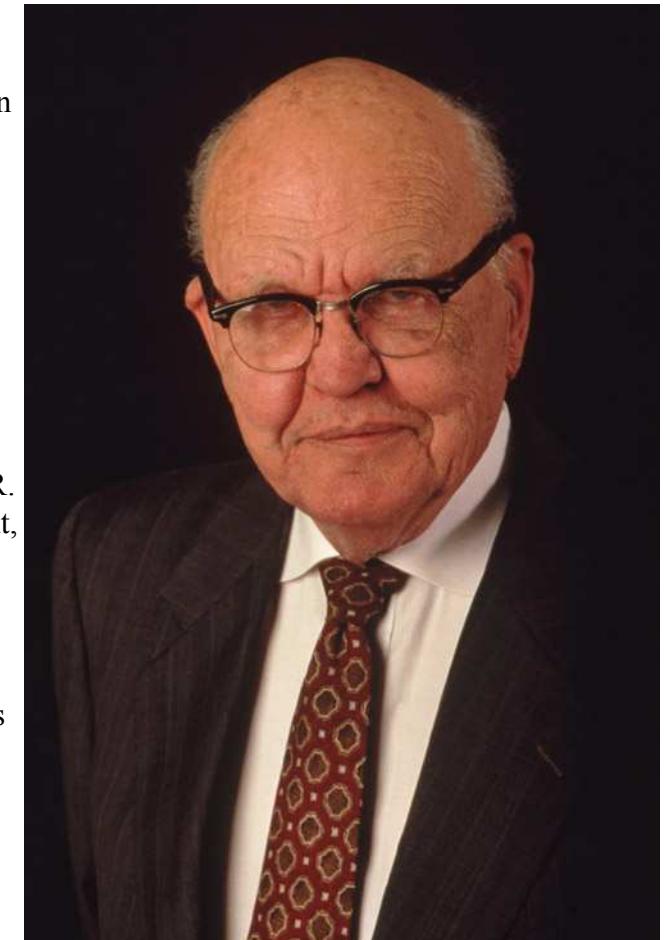
Xeon® processor MP X7460 (2,66GHz)

Launch date Q3 2008
1.900 million transistors,
45nm,
6-core processors,
L2 cache 9MB,
L3 cache 16MB,
front side bus 1066MHz,
power 130W (**1V-130A**),
die size 503mm², 22,4x22,4mm

Jack St. Clair Kilby – Biography (Courtesy of Texas Instruments)



1923, November 8 (Born) Jefferson City, MO.
1947 - B.S. Electrical Engineer, Univ. of Illinois
1950 - M.S. Electrical Engineer, Univ. of Wisconsin
1947-58 Centralab, Milwaukee, WI Design and development ceramic-base silk screen circuits.
1958-60 Responsible for development of modular and integrated circuit assemblies
1960-62 Manager of Engineering, Semiconductor Networks
1962-67 Manager, Semiconductor Networks. Manager, Integrated Circuits Development. Deputy Director, Semiconductor R&D Laboratory
1967 Manager, Technology-Customer Centers URR.
1967 Manager, Customer Requirements Department, Components Group
1968 Assistant Vice President
Feb.1970 Director of Engineering and Technology, Components Group
1970, he took a leave of absence from TI to work as an independent inventor
1978 to 1984, he held the position of Distinguished Professor of Electrical Engineering at Texas A&M University.
<http://www.ti.com/corp/docs/kilbyctr/kilby.shtml>

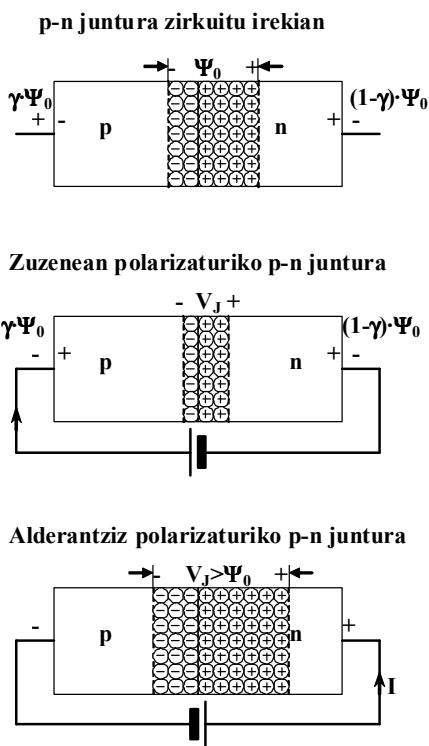
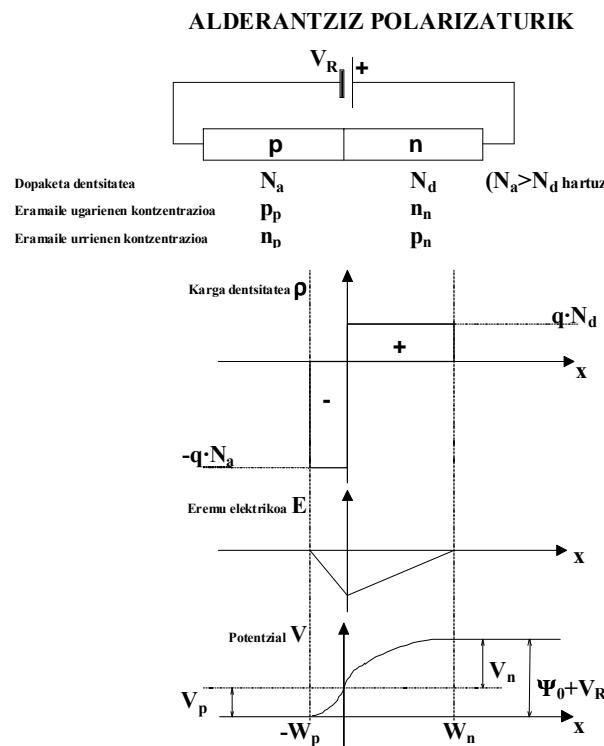


1958, TI. Summer. It was in a relatively deserted laboratory at TI's brand new Semiconductor Building where Jack Kilby first hit on the idea of the integrated circuit. In July 1958, when most employees left for the traditional two-week vacation period, Kilby -- as a new employee with no vacation -- stayed to man the shop

"Was left alone to ponder the results of the IF amplifier exercise" working with borrowed and improvised equipment, he conceived and built the first electronic circuit in which all of the components, both active and passive, were fabricated in a single piece of semiconductor material half the size of a paper clip. The first microchip on **September 12**

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n junturako hustutako eskualdea



Sorturiko potentzial-diferentzia:

$$\Psi_0 = \frac{K \cdot T}{q} \cdot \ln \frac{N_a \cdot N_d}{n_i^2}$$

Eskualde bakoitzeko karga: $W_p \cdot N_a = W_n \cdot N_d$

$$\frac{d^2V}{dx^2} = -\frac{\rho}{\epsilon} = \frac{q \cdot N_a}{\epsilon}$$

Hustutako eskualdearen zabalera: $W_p = \sqrt{\frac{2 \cdot \epsilon \cdot (\Psi_0 + V_R)}{q \cdot N_a \cdot \left(1 + \frac{N_a}{N_d}\right)}}$

Guztirako zabalera: $W = W_p + W_n = \sqrt{\frac{2 \cdot \epsilon}{q} \cdot \left(\frac{1}{N_d} + \frac{1}{N_a}\right) \cdot (\Psi_0 + V_R)}$

$=> W \uparrow$ baldin $N_a \downarrow N_d \downarrow V_R \uparrow$

Gehienezko eremu elektrikoa (x=0): $E_{\max} = -\sqrt{\frac{2 \cdot q \cdot (\Psi_0 + V_R)}{\epsilon \cdot \left(\frac{1}{N_a} + \frac{1}{N_d}\right)}}$

V_D -ren mendeko korrontea:
(V_D = tentsio zuzena, $V_D = -V_R$)

$$I = I_S \cdot \left(e^{\frac{qV_D}{kT}} - 1 \right)$$

Asetasuneko korrontea:

$$=> I_S \uparrow$$
 baldin $A \uparrow n_i \uparrow T \uparrow$

$$I_S = A \cdot q \cdot n_i^2 \cdot \left(\frac{D_p}{N_d \cdot L_p} + \frac{D_n}{N_a \cdot L_n} \right)$$

Berezko kontzentrazioa:

$$=> n_i \uparrow$$
 baldin $T \uparrow$

$$n_i^2 \cong C \cdot T^3 \cdot e^{-\frac{W_G}{kT}}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n junturaren hustutako eskualdea

2.1.1 Junturaren haustura

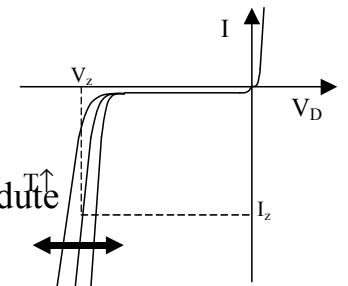
a) **Oldar bidezko haustura:**

Hustutako eskualde zabala => Eramaileen azelerazioa => Eramaile berriak, ionizazioaren bitartez.
(Siliziokoa, $E_{oldar} \approx 300 \text{ kV/cm}$).

b) **Zener (motako) haustura:**

Hustutako oso eskualde estua (biziki dopaturikoa) => Kristaleko lotura kobalenteak hautsi.
(Siliziokoa, $E_{zener} \approx 1 \text{ MV/cm}$).

Bi haustura moten temperatura-koefizienteek elkarren aurkako ikurra dute
(Oldar-positibo, zener-negatibo).



=> Haustura-tentsioaren temperatura-koefiziente txikia, bi bideak aldi berean agertzen baldin badira.

Juntura latz bateko gehienezko eremua: (Ψ_0 osagaia baztertuz, $V_R \gg \Psi_0$): $E_{gehien} = -\sqrt{\frac{2 \cdot q \cdot V_R}{\epsilon \cdot \left(\frac{1}{N_a} + \frac{1}{N_d} \right)}}$

=> Haustura-tentsioa bada: $V_{haust.} = \frac{\epsilon}{2 \cdot q} \cdot \left(\frac{1}{N_a} + \frac{1}{N_d} \right) \cdot E_{haust.}^2$

$V_{haust.} \uparrow$ baldin $N_a \downarrow$ o $N_d \downarrow$

Dopaketa bizia (gutxi dopaturiko eskualdean) => haustura-tentsio txikia.

Dopaketa txikia (gutxi dopaturiko eskualdean) => haustura-tentsio handia.

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

2.1.2 Junturaren kapazitatea

Juntura latza

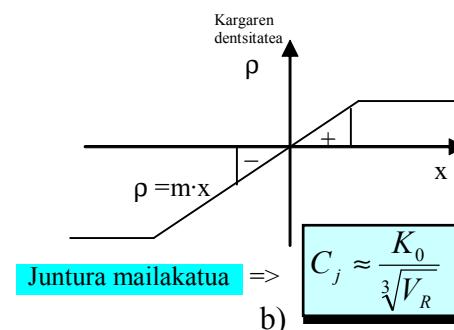
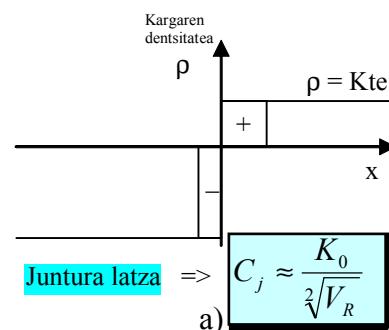
$$dQ = A \cdot q \cdot N_a \cdot dW_p$$

$$C_j = \frac{dQ}{dV_R} = \frac{dQ}{dW_p} \cdot \frac{dW_p}{dV_R}$$

$$\frac{dW_p}{dV_R} = \frac{d}{dV_R} \left(\sqrt{\frac{2 \cdot \epsilon \cdot (\Psi_0 + V_R)}{q \cdot N_a \cdot \left(1 + \frac{N_a}{N_d}\right)}} \right) = \sqrt{\frac{\epsilon}{2 \cdot q \cdot N_a \cdot \left(1 + \frac{N_a}{N_d}\right) \cdot (\Psi_0 + V_R)}}$$

$$C_j = A \cdot \sqrt{\frac{q \cdot \epsilon}{2 \cdot \left(\frac{1}{N_a} + \frac{1}{N_d}\right)}} \cdot \frac{1}{\sqrt{\Psi_0 + V_R}} \Rightarrow C_j \uparrow \text{ baldin } A \uparrow \quad N_a \uparrow \quad N_d \uparrow \quad V_R \downarrow$$

C_{j0} -k adieraziz C_j -ren balioa $V_D = 0$ denean. $C_j = \frac{C_{j0}}{\sqrt{1 - \frac{V_D}{\Psi_0}}}$ Juntura latza

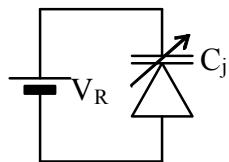


2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

2.1.2 Junturaren kapazitatea (jarraipena)

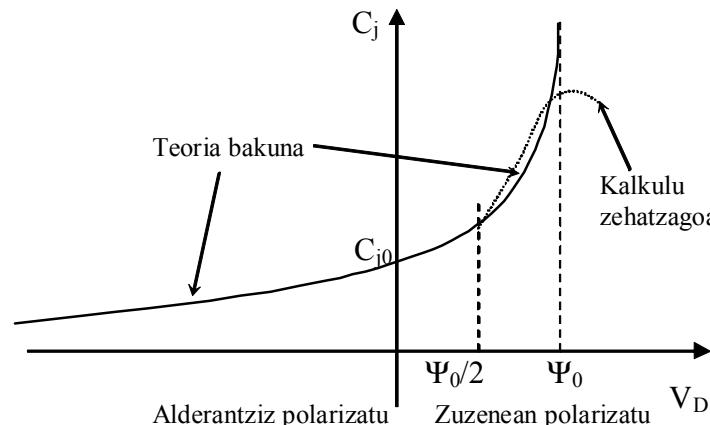
Juntura latza $C_j = \frac{C_{j0}}{\sqrt{1 - \frac{V_D}{\Psi_0}}}$



$$C_j \approx \frac{K_0}{\sqrt{V_R}}$$

$V_R \uparrow \Rightarrow C_j \downarrow$

Juntura mailakatua $C_j = \frac{C_{j0}}{\sqrt[3]{1 - \frac{V_D}{\Psi_0}}}$



Junturaren kapazitatea ≈
bi xafla paraleloko
kondentsadorea, tentsioaren
mendeko balioa duena.
Azalera: A (junturarena)
Distantzia: W (hustutako
eskualdearen zabalera).

$$C_j = \epsilon_{Si} \cdot \frac{A}{W} \quad \epsilon_{Si} = 1,04 \text{ pF/cm}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

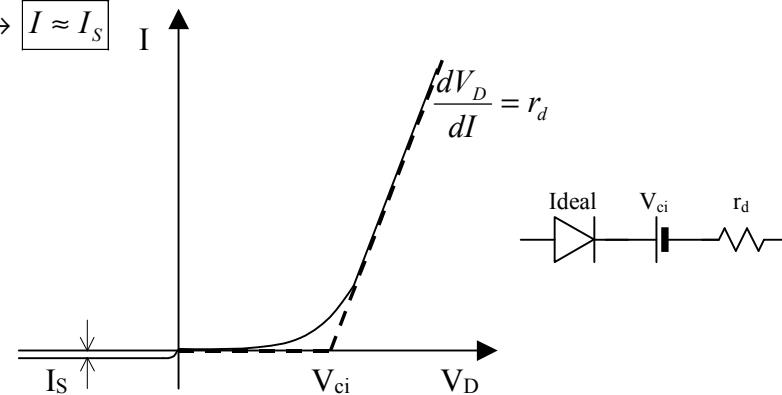
2.1.3 Korrontea/tentsioa polarizazio zuzenean

$$I = I_s \cdot \left(e^{\frac{qV_D}{kT}} - 1 \right)$$

Pol.zuzena $\rightarrow V_D > 0 \rightarrow e^{\frac{qV_D}{K \cdot T}} \gg 1 \rightarrow I \approx I_s \cdot e^{\frac{qV_D}{K \cdot T}}$
 Alderantz. pol. $\rightarrow V_D < 0 \rightarrow e^{\frac{qV_D}{K \cdot T}} \ll 1 \rightarrow I \approx I_s$

ala, V_D askatuz $V_D = \frac{K \cdot T}{q} \cdot \ln \frac{I}{I_s}$

Bi zati zuzenek ezaugarri hau hurbiltzen dute:



Polarizazio zuzenean $V_D > V_{ci}$:

$$V_D = r_d \cdot I + V_{ci}$$

Ukondoko tentsioa V_{ci} kalkulatzen da:

$$V_{ci} = V_D - I \cdot r_d = V_D - \frac{K \cdot T}{q} \approx \frac{K \cdot T}{q} \ln \frac{I}{I_s}$$

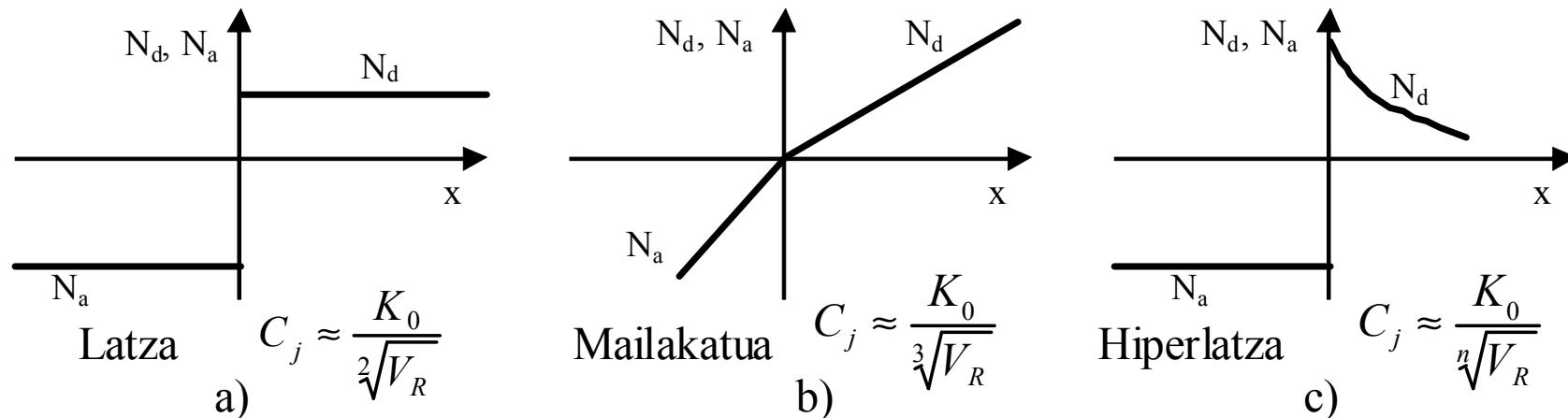
Junturaren seinale txikiko erresistentzia r_d izanez:

$$r_d = \frac{dV_D}{dI} = \frac{d}{dI} \left(\frac{K \cdot T}{q} \cdot \ln \frac{I}{I_s} \right) = \frac{K \cdot T}{q} \cdot \frac{1}{I}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

2.1.4 Juntura motak

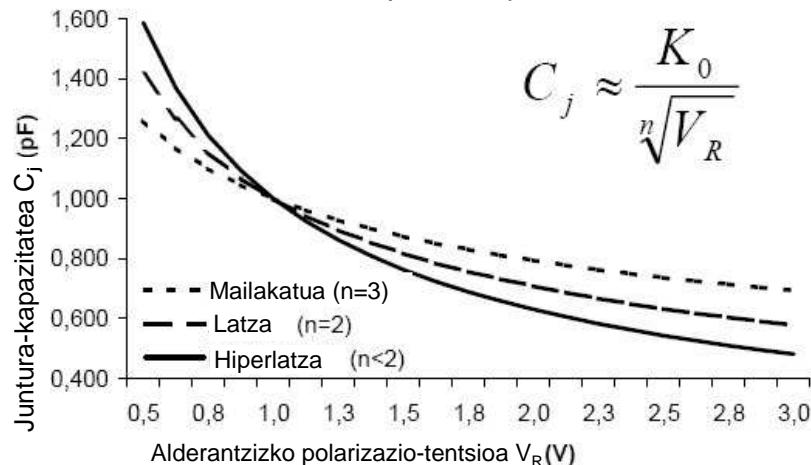


Juntura **latza** => aleazioaren bidezko junturak eta **epitaxialak** => kapazitatea $V^{-1/2}$ -rekiko proportzionala

Juntura **mailakatua** => **barreiaturiko** junturak => kapazitatea $V^{-1/3}$ -rekiko proportzionala

Juntura **hiperlatzak** => Junturaren **kapazitate handia** eta jasandako tentsioaren **mendekotasun bizia**

Nola aldatzen da juntura-kapazitatea tentsioarekin



$$C_j \approx \frac{K_0}{\sqrt[n]{V_R}}$$

$$\left| \frac{\Delta C_j}{\Delta V_R} \right|_{Hiperlatza} > \left| \frac{\Delta C_j}{\Delta V_R} \right|_{Latza} > \left| \frac{\Delta C_j}{\Delta V_R} \right|_{Mailakatua}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

2.1.5 Schottky Diodoa

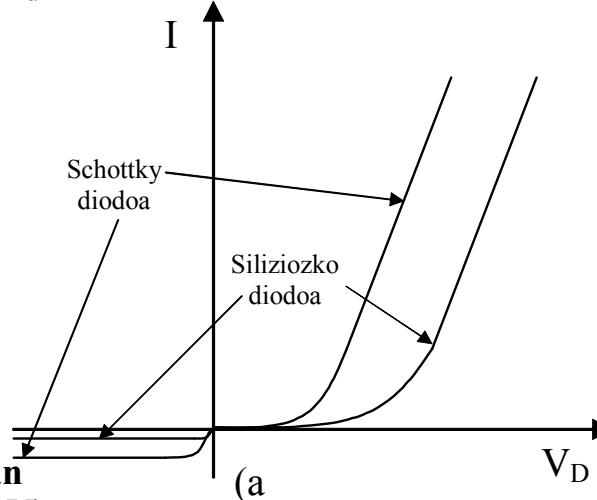
Biziki dopaturiko erdieroalea ($>5 \cdot 10^{18} \text{ cm}^{-3}$) => Ukigune ohmikoa

Gutxi dopaturiko n motako silizioa ($N_d < 10^{16} \text{ cm}^{-3}$) (ala galio arseniuro) => Juntura zuzentzailea (Schottky)

$$V_{FSilizio} > V_{FSchottky}$$

$$I_{SSilizio} < I_{SSchottky}$$

$$t_{rSilizio} > t_{rSchottky}$$



Tensio eroriko txikiagoa Schottky diodoan silizioan baino ($V_{FSchottky} \approx 0,4 \text{ V}$, $V_{FSi} \approx 0,7 \text{ V}$)

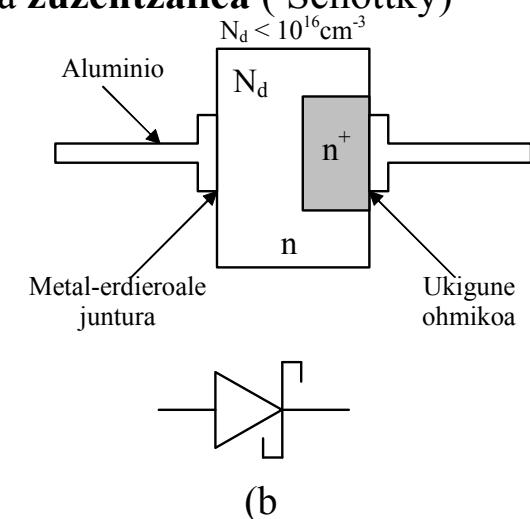
Alderantzizko asetasun-korriontea handiagoa da Schottky diodoan siliziozkoan baino ($I_{SSchottky} \approx 2 \cdot 10^{-11} \text{ A}$, $I_{SSi} \approx 10^{-14} \text{ A}$).

Urrienen metaturiko kargarik ez dagoenez, ez dago barreiaketa-kapazitaterik, ezta metaketa-denborarik ere.

=> **Tarteka-abiadura Schottky diodoan handiagoa** da siliziozko p-n junturan baino.

V-I ezaugarria p-n junturaren antzekoa da, $I = I_0 \cdot (e^{\frac{V_D}{V_T}} - 1)$ $I_0 = K_{SB} \cdot T^2 \cdot e^{-\frac{\Psi_B}{V_T}}$ izanez eta K_{SB} konstante bat. Ψ_B , potentzial heziaren altuera (aluminioan, $\Psi_B = 0,69 \text{ V}$).

T_{giro} -an, $100 \mu\text{m}^2$ -ko junturaren azalera hartuta, aluminiozko Schottky diodo baten $I_0 = 2 \cdot 10^{-11} \text{ A}$



2. OSAGAI AKTIBOAK Z.I.ETAN

2.1 p-n juntura bateko hustutako eskualdea

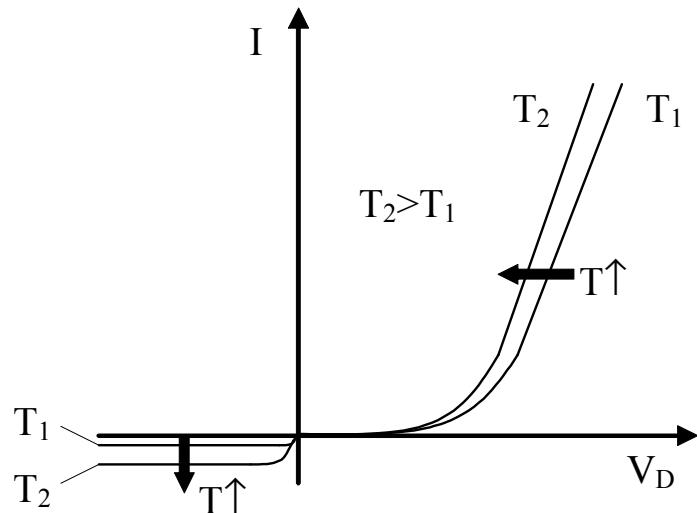
2.1.6 Temperaturaren eraginak

Diodo idealaren ekuazioari $I = I_S \cdot \left(e^{\frac{qV_D}{kT}} - 1 \right)$ temperaturak bi modutan eragiten dio:

1- Asetasun-korrontea $I_S \Rightarrow$ gutxi gorabehera $8\text{ }^\circ\text{C}$ -ko bikoizten da.

$$T \uparrow \Rightarrow I_S \uparrow$$

2- Tentsio termikoa V_T : $\Rightarrow \Delta V_D$ siliziozko p-n junturetan $-2\text{ mV/}^\circ\text{C}$ inguru da ($@I_F \approx 1\text{ mA}$). Schottky diodoetan $-1,2\text{ mV/}^\circ\text{C}$ balio du.



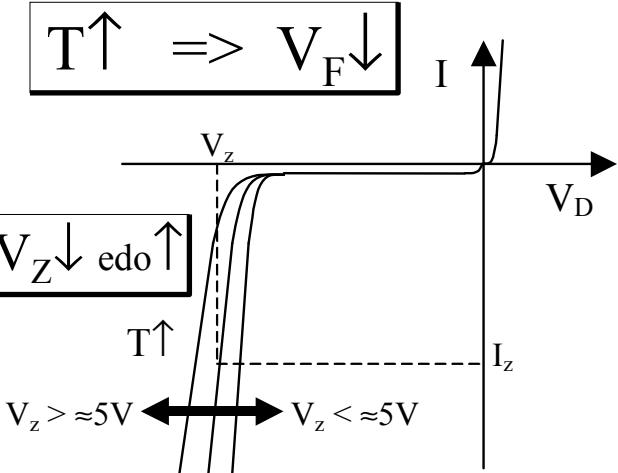
temperatura-igoeraren eragina p-n
juntura batean

3- Zener diodoetan

Gutxi dopaturiko junturetan \Rightarrow
oldar bidezko haustura \Rightarrow
koefizientea **positiboa** da \Rightarrow
 $V_z \uparrow$ baldin $T \uparrow$. $T \uparrow \Rightarrow V_z \downarrow$ edo \uparrow

Biziki dopaturiko junturetan \Rightarrow
zener haustura \Rightarrow
koefizientea **negatiboa** da
 $V_z \downarrow$ baldin $T \uparrow$

Bi eraginak batzen badira,
koefizientea ia zero izatea lor daiteke.
Hau $V_z \approx 5\text{ V}$ inguruko tentsioetan
gertatzen da.



$V_z\text{ (V)}$	3,9	4,7	5,1	6,8	10	15
$dV_z/dT\text{ (mV/}^\circ\text{C)}$	-2,5	-1,4	-0,8	+3,0	+6,4	+11

Zener diodo (BZX79) baten temperatura-koefizienteak tentsioaren balio desberdineta.

2. OSAGAI AKTIBOAK Z.I.ETAN

2.2 Transistore bipolarra (BJT)

Eskualde aktiboa => igorleko juntura zuzenean polarizaturik eta kolektorekoak alderantziz

Kolektoreko korrontea: $I_C = \frac{A \cdot q \cdot D_n \cdot n_i^2 \cdot e^{\frac{qV_{BE}}{K \cdot T}}}{\int_0^W (N_a - N_d) \cdot dx} = I_S \cdot e^{\frac{qV_{BE}}{K \cdot T}}$

Baseko eskualdearen Gummelen zenbakia: $\int_0^W (N_a - N_d) \cdot dx$

Baseko korrontea I_B batez ere hiru bideren eragina da:

a) **Basetik igorlera hutsune-injekzioa:** $I_{Bi} = I_{Bi0} \cdot e^{\frac{q \cdot V_{BE}}{K \cdot T}}$

$$\gamma = I_C / (I_C + I_{Bi}) \text{ definituriko igorlearen eraginkortasuna } \gamma = 1 - \frac{D_p}{D_n} \cdot \frac{W}{L_p} \cdot \frac{p_b}{n_e} \Rightarrow \gamma \uparrow \text{ baldin } n_e > p_b$$

Igorlearen eraginkortasun ona => basearen dopaketak txikia izan behar du igorlekoaren aldean

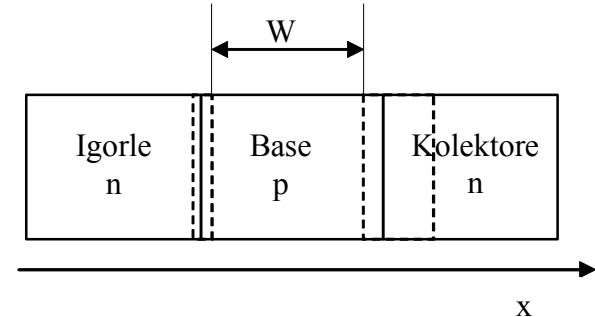
b) **Elektroi-birkonbinaketa basean:** $I_{Br} = I_{Br0} \cdot e^{\frac{q \cdot V_{BE}}{K \cdot T}}$

$$b = I_C / (I_C + I_{Br}) \text{ definituriko basearen eraginkortasuna edo garraio-faktorea } b = 1 - \frac{1}{2} \cdot \left(\frac{W}{L_n} \right)^2 \Rightarrow b \uparrow \text{ baldin } L_n > W$$

Basearen eraginkortasun ona => base estua $W \ll L_n$

c) **Birkonbinaketa igorle-base junturaren hustutako eskualdean:** $I_{Bj} = I_{Bj0} \cdot e^{\frac{q \cdot V_{BE}}{2 \cdot K \cdot T}}$

Esponentea erdia da. Haren eragina baztertuko da korronte-balio ertainetan.



2. OSAGAI AKTIBOAK Z.I.ETAN

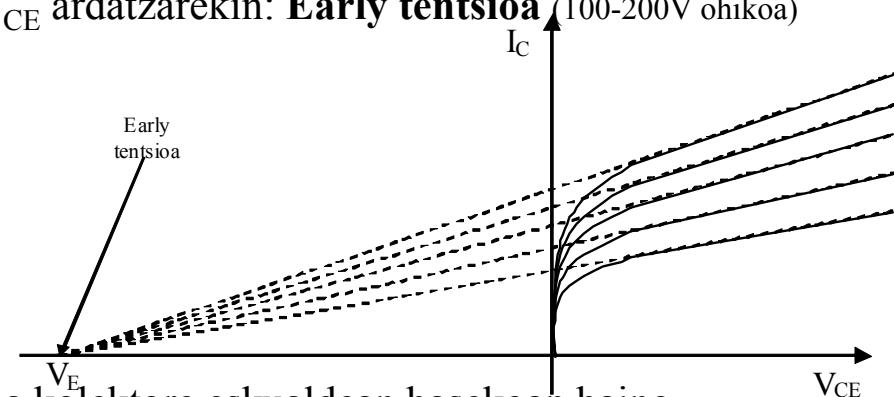
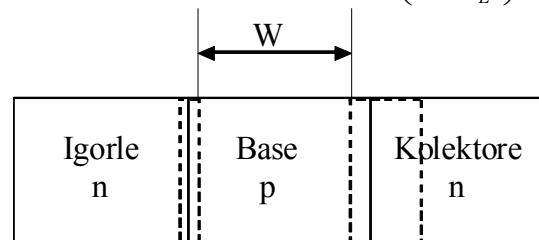
2.2 Transistore bipolarra (BJT) (jarraipena)

Basearen zabaleraren modulazioa:

Basearen benetako zabalera (erabilgarria), W, alderantzizko tentsioaren mende dago => γ eta b V_{CB} ren mende. Honi "Early" eragina esan ohi zaio => malda V_{CE}/I_C ezaugarrian.

Lehenengo hurbilketan => V_E ebakidura-puntu komuna V_{CE} ardatzarekin: **Early tentsioa**

Zuzenduriko adierazpena: $I_C = I_S \cdot \left(1 + \frac{V_{CE}}{V_E}\right) \cdot e^{\frac{q \cdot V_{BE}}{K \cdot T}}$



Early eragina txikiagotzeo => Hustutako geruza zabalagoa kolektore eskualdean basekoan baino.

=> **Kolektore eskualdearen dopaketa arina** basekoaren aldean.

Beste onura bat: kolektoreko junturaren kapazitatea $C_{b,c}$ txikiagotzen da.

Galera: kolektoreko serie-erresistentzia handia.

Konponbidea: **dopaketa arina basearen alboko eskualdean mugatu**,
kolektorearen sakongunea, ordea, biziki dopatu

Transistore diskretuak: biziki dopaturiko oinarriaren gainean kolektore epitaxiala.

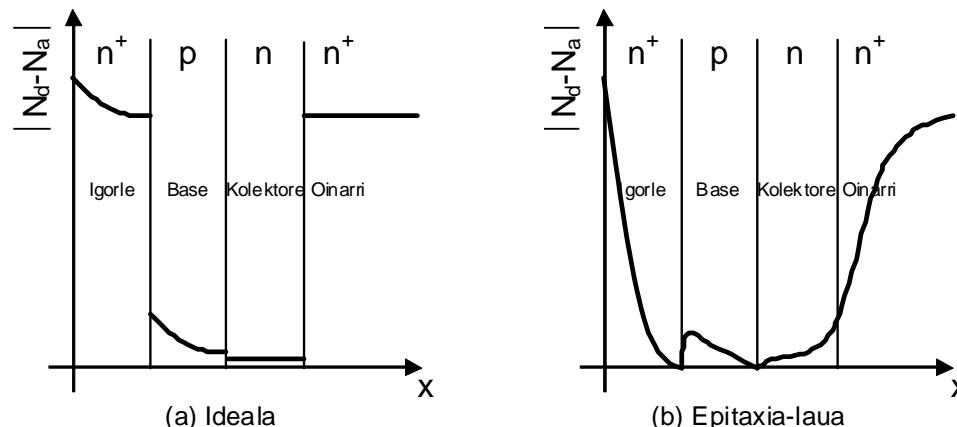
Zirkuitu integratuetako transistoreak: lurperaturiko geruza erabili

2. OSAGAI AKTIBOAK Z.I.ETAN

2.2 Transistore bipolarra (BJT) (jarraipena)

Basearen eskualdeko dopaketa ez homogeneoa => eramaile urrienen garraio-abiadura handiagotzen du.

Igorleko junturatik kolektorerako dopaketak mailaka jaitsi behar du.



Transistore bipolar baten dopaketa-mailei buruzko **ondorioak**:

- a) **Igorleko** eskualdeak **biziki dopaturik** egon behar du baseko eskualdearen aldean, igorlearen eraginkortasuna γ hobetzeko.
- b) **Baseko** eskualdearen **dopaketak ez-uniformea** izan behar du, igorleko junturatik kolektorekora txikiagotuz, eramaile urrienen garraio-abiadura hobetzeko.
- c) **Kolektore** eskualde aktiboak **gutxi dopaturik** egon behar du baseko eskualdearen aldean, Early eragina ahalik eta txikien egiteko.
- d) Baseko junturatik **urrun dagoen kolektore eskualdeak biziki dopaturik** egon behar du, kolektoreko erresistentzia txikiagotzeko.

2. OSAGAI AKTIBOAK Z.I.ETAN

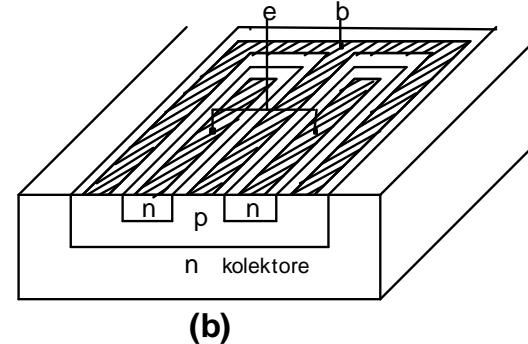
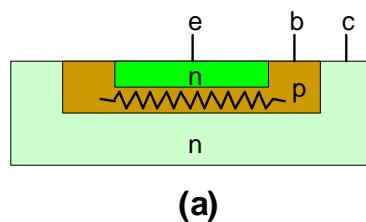
2.2 Transistore bipolarra (BJT)

2.2.1 Baseko erresistentzia eta dagozkion eraginak

Baseko eskualdea: dopaketa arina + zabalera txikia => erresistentzia ohmiko nabarmena r_b .

Erresistentzia banatu honek **eragin kaltegarri** batzuk dakartza:

- Sarrerako kapazitatearekin batera tentsio-zatitzalea => maiztasun handiko erantzuna hondatzen du.
- Baseko erresistentzia **zarata termikoaren sorgailua** da.
- Polarizazio zuzeneko tentsioa V_{BE} handiagoa da baseko ukigunetik hurbil**, urrun baino.
=> baseko ukigunetik hurbil biltzen da injektaturiko korrontea ("emitter crowding")
=> r_b korrontearen mende dago.
- Korrontearen banaketa ez-homogeneoa**
=> korronte-transferentzia ez-lineala eragiten du.



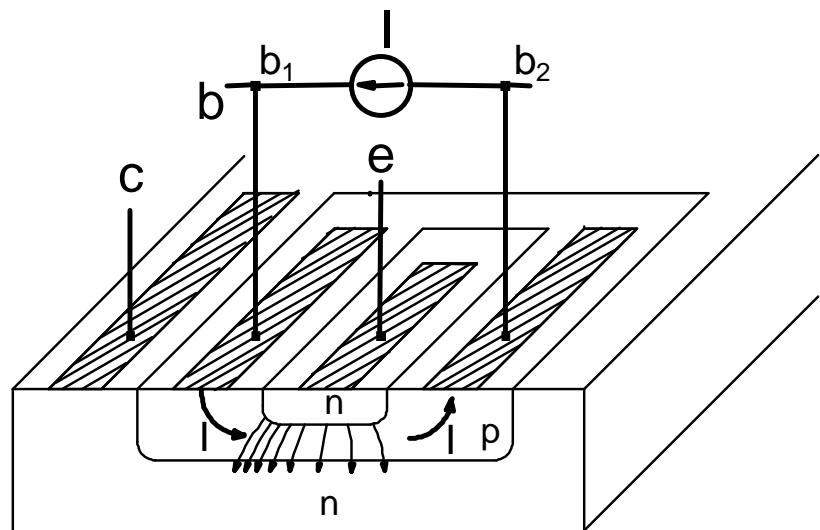
Baseko ukigunearen geometria aldatu r_b eta "emitter crowding"a txikiagotzeko.

2. OSAGAI AKTIBOAK Z.I.ETAN

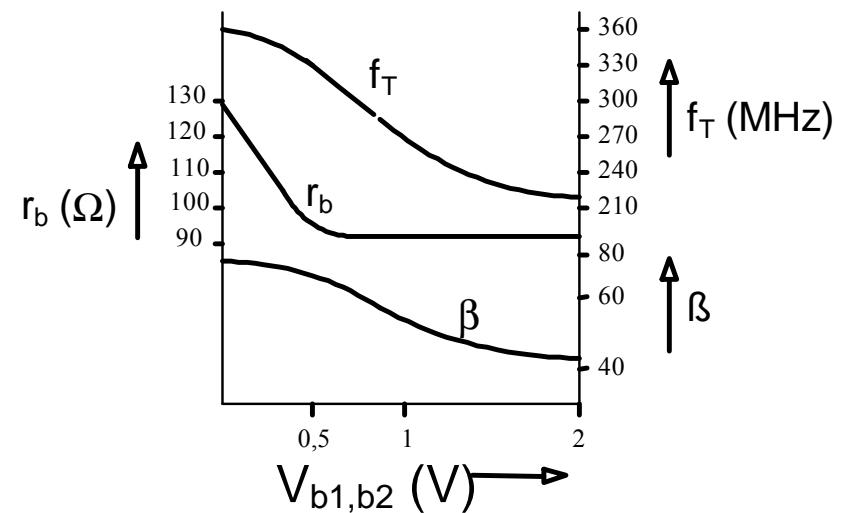
2.2 Transistore bipolarra (BJT)

2.2.2 Maiztasun altuko eraginak

r_b txikiagotzeko modu bat da baseko korrontearen bidea laburtzea, igorle-base junturaren azalera eraginkorra txikiagotuz, kontrolpeko *emitter crowding* baten bitartez



(a)



(b)

2. OSAGAI AKTIBOAK Z.I.ETAN

2.2 Transistore bipolarra (BJT)

2.2.3 Tenperaturaren eraginak

Zirkuitu elektronikoen lehenengo ordenako analisia => Korronte irabazia β_F konstantea da.

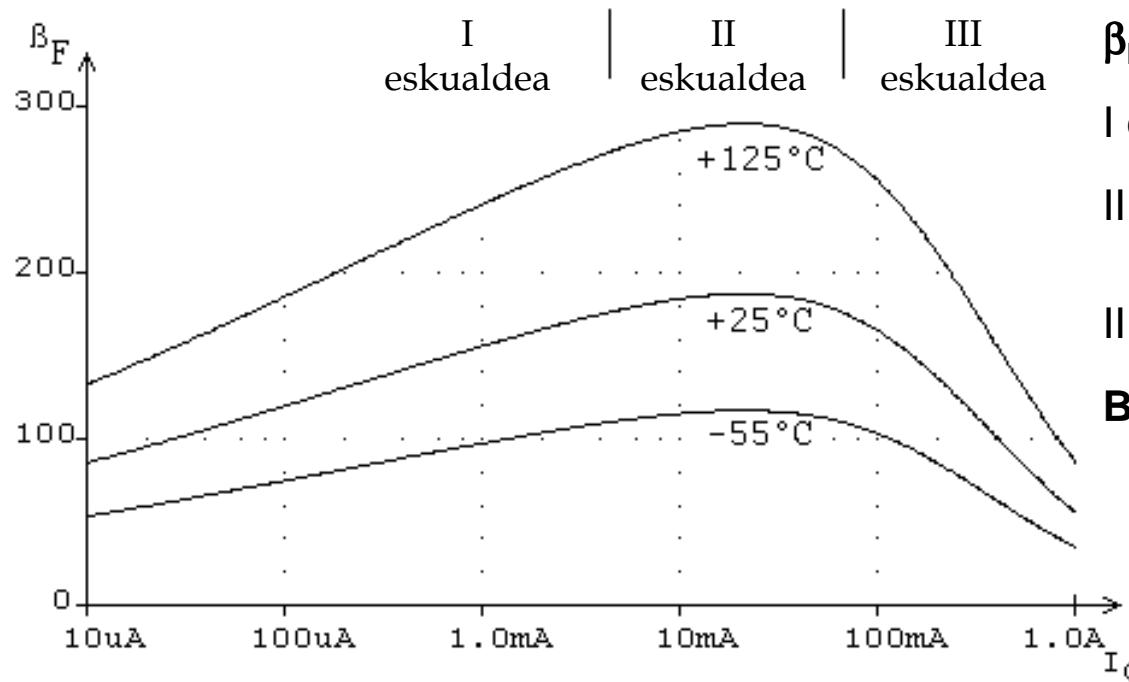
Hau ez da egia

$$T \uparrow \Rightarrow \beta_F \uparrow$$

Tenperaturak β_F handiagotzen du

β_F -ko tenperatura-koefizientearen ohiko balio bat +7000 ppm/ $^{\circ}\text{C}$ da
=> % 70eko gehikuntza 0 100 $^{\circ}\text{C}$ -ren arteko tartean.

$$I_C \uparrow \Rightarrow \beta_F \uparrow \text{edo kte. edo } \downarrow$$



β_F kolektoreko korrontearen mende dago.

I eskualdea: Korronte txikietan, $\beta_F \uparrow \Rightarrow I_C \uparrow$

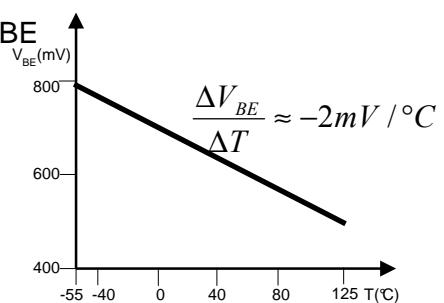
II eskualdea: Korronte ertainetan, β_F gutxi aldatzen da I_C -arekin.

III eskualdea: Korronte handietan, $\beta_F \downarrow \Rightarrow I_C \uparrow$,

Base-igorle tentsioa V_{BE}

$$T \uparrow \Rightarrow V_{BE} \downarrow$$

($-2 \text{ mV}/^{\circ}\text{C}$)



2. OSAGAI AKTIBOAK Z.I.ETAN

2.2 Transistore bipolarra (BJT)

2.2.4 Transistore bipolarren ekoizpenari buruzko oharrak, laburpen gisa

Transistore bipolararen ezaugarriak honako hauen mende daude:

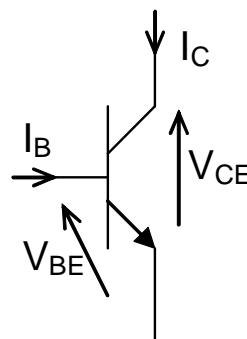
Polarizazio korrontea.

Aukeratutako **gaia**.

Dopaketa profila.

Azken horren kontrola zail samarra da, beraz, β -ren balioa **oso aldakorra da maiz**, eta kontuan hartu behar da zirkuitu bat diseinatzerakoan.

Esku-kalkuluan honako formula hauek erabiltzen dira:

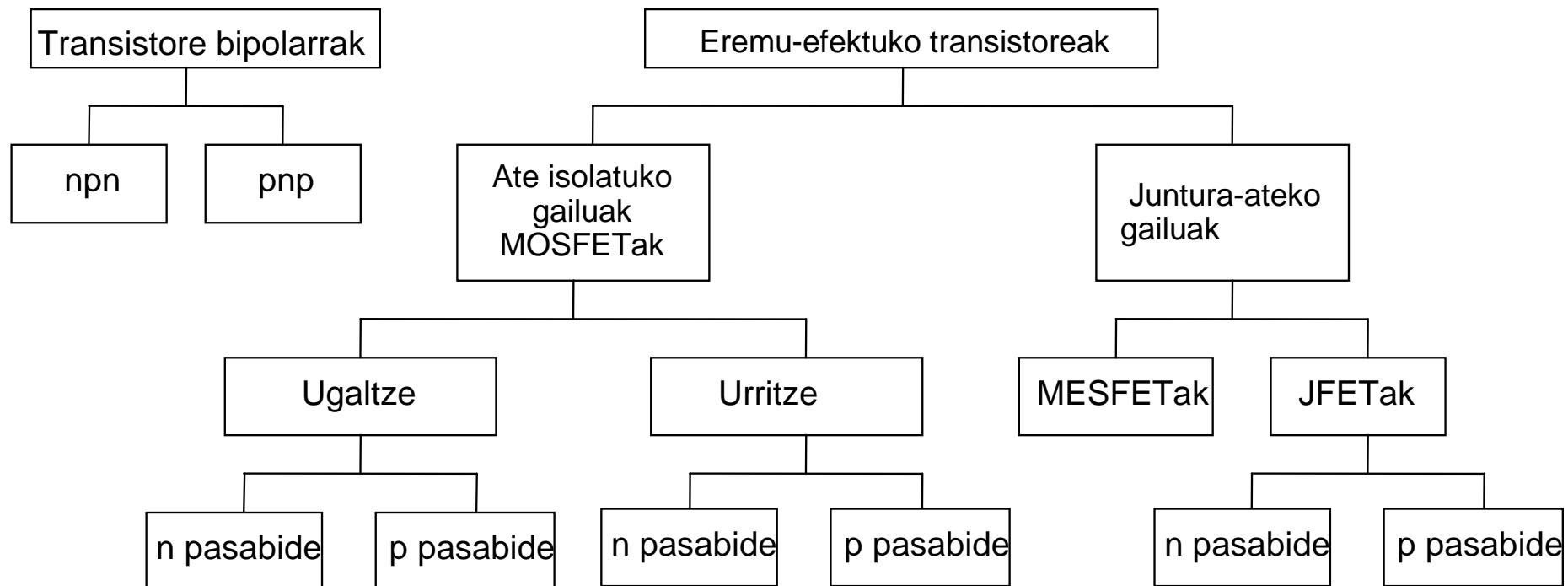


$$\begin{aligned} V_{BE} < V_{BEu} &\longrightarrow \text{ETENALDIA} \Rightarrow I_B \approx 0 \approx I_C \\ V_{BE} > V_{BEu} &\begin{cases} V_{CE} > V_{BE} \longrightarrow \text{E. AKTIBOA} \Rightarrow I_C = \beta \cdot I_B \\ V_{CE} < V_{BE} \longrightarrow \text{ASETASUNA} \Rightarrow I_C < \beta \cdot I_B, \\ V_{BE} = V_{BEs} \text{ y } V_{CE} = V_{CEs} \end{cases} \end{aligned}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

Haien jardueraren oinarria: eroateko, pasabide batean eramaileen fluxua kontrolatzea, eremu elektriko baten bitarbez



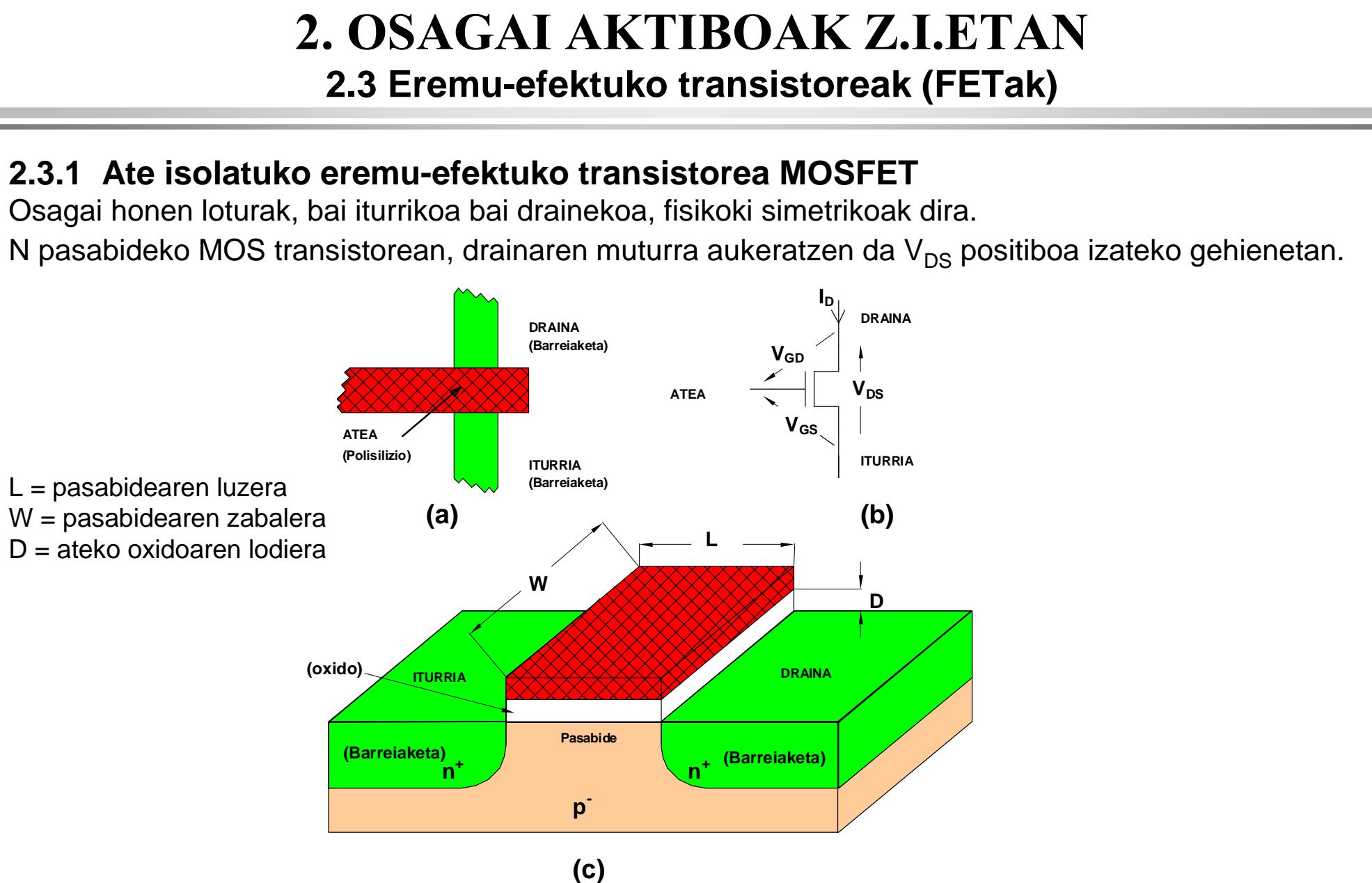
2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

Osagai honen loturak, bai iturriko bai drainekoak, fisikoki simetrikoak dira.

N pasabideko MOS transistorean, drainaren muturra aukeratzen da V_{DS} positiboa izateko gehienetan.



L = pasabidearen luzera

W = pasabidearen zabalera

D = ateko oxidoaren lodiera

Ateak eta pasabideak, oxidozko geruza mehe batek banandurik, kapazitate bat osatzen dute. Ekoizteko prozesuan, barreiaketakako pistak (maskararen lana egiten duen) polisiliziokoaren ondoren sortzen dira.

Beraz, **ezin da barreiaketarik egon polisilizioaren azpian**

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.1 Lanaren ekuazioei lehenengo hurbilketa

Iturri-draineko korrontea

$$I_D = \frac{Q_{canal}}{\tau}$$

Eramateko denbora

$$\tau = \frac{L}{V_{velocidad\ media}} = \frac{L}{\mu \cdot E}$$

$$\tau = \frac{L^2}{\mu \cdot V_{DS}}$$

$\tau \downarrow$ baldin $L \downarrow$ $\mu \uparrow$ $V_{DS} \uparrow$

Atearen kapazitatea

$$C_G = \epsilon_{SiO_2} \cdot \frac{W \cdot L}{D}$$

Eramandako karga

$$Q = -C_G \cdot (V_{GS} - V_u) = -\epsilon \cdot \frac{W \cdot L}{D} \cdot (V_{GS} - V_u)$$

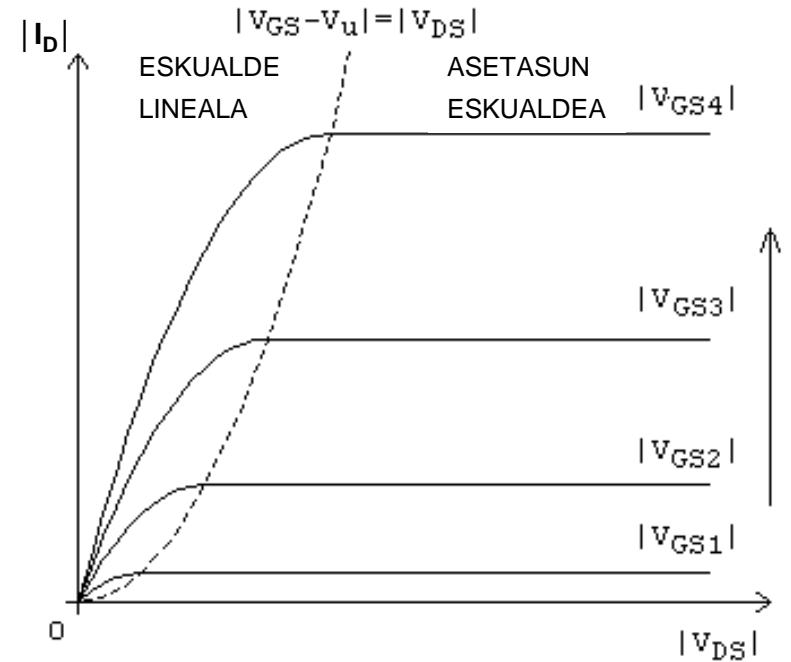
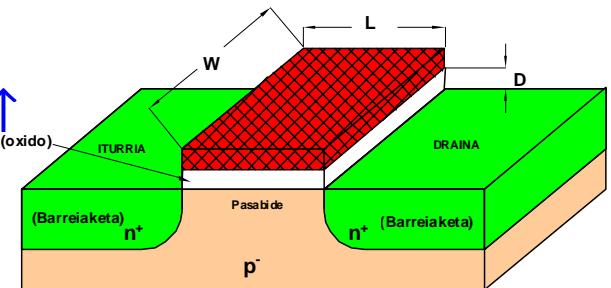
V_{DS} txikietako korrontea

$$I_D = -I_S = \frac{Q}{\tau} \Rightarrow$$

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D} \cdot (V_{GS} - V_u) \cdot V_{DS}$$

LINEALA V_{DS} txikietan

$I_D \uparrow$ baldin $\mu \uparrow$ $W \uparrow$ $L \downarrow$ $D \downarrow$ $V_u \downarrow$ (P. teknologikoak)
 $I_D \uparrow$ baldin $V_{DS} \uparrow$ $V_{GS} \uparrow$ (P. elektrikoak)



2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

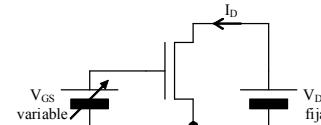
2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.1 Lanaren ekuazioei lehenengo hurbilketa (jarraipena)

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D} \cdot (V_{GS} - V_u) \cdot V_{DS}$$

LINEALA

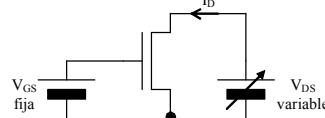
=> V_{DS} txikietan:



a) V_{DS} finkaturik eta V_{GS} aldatuz:

=> I_D draineko korrontea kontrolpean dago

b) V_{GS} finkaturik $I_D = K_2 \cdot V_{DS}$:



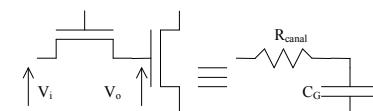
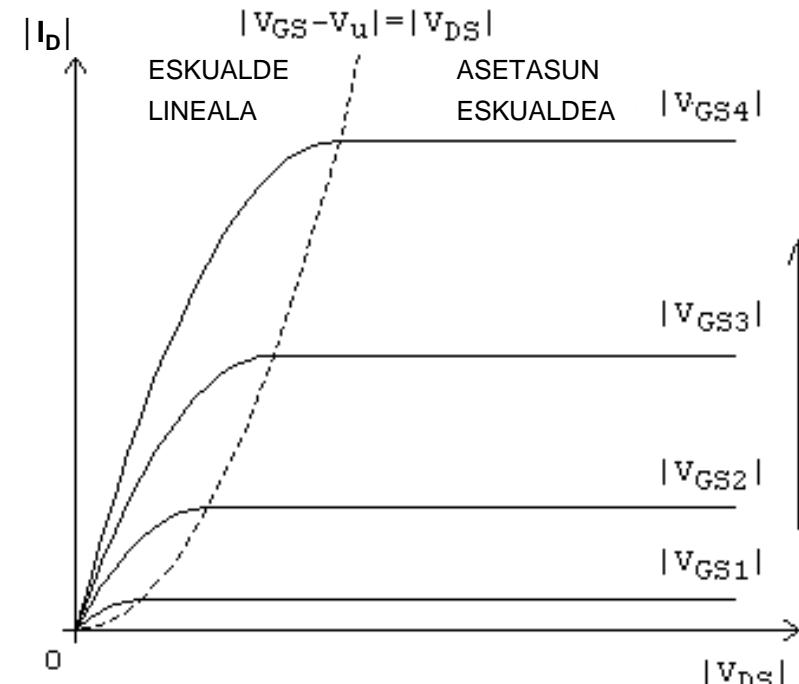
=> Transistorea erresistentziatzat har daiteke

$$R_{pasabidea} = \frac{V_{DS}}{I_D} = \frac{L \cdot D}{\mu \cdot \epsilon \cdot W \cdot (V_{GS} - V_u)}$$

R_{pasabidea}↓ baldin L↓ D↓ W↑ μ↑ V_u↓ V_{GS}↑

c) Seinale bat MOS transistore batean zehar garraiatu beste baten atera

$$\tau_0 = R_{pasabidea} \cdot C_G = \frac{L^2}{\mu \cdot (V_{GS} - V_u)}$$



2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

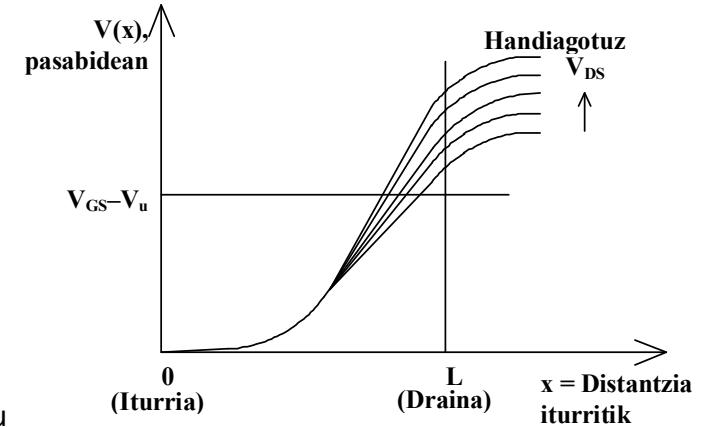
2.3.1.1 Lanaren ekuazioei lehenengo hurbilketa (jarraipena)

$V_{DS} \geq V_{GS} - V_u$, ez dago aurreko adierazpena erabiltzerik
 $\Rightarrow I_D$ ez dago V_{DS} ren mende ($V_{DS} > V_{GS} - V_u \Rightarrow V_{GD} < V_u$)

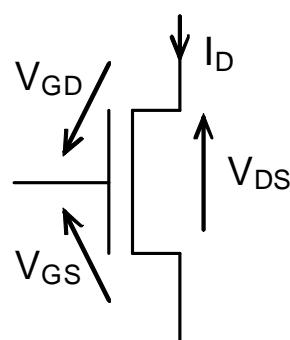
Gailua asetasunean ari da:

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{2 \cdot L \cdot D} \cdot (V_{GS} - V_u)^2$$

ASETASUNA $V_{GD} < V_u$ con $V_{GS} > V_u$



Eskuz kalkulatzeko, lehenengo hurbilketa honetan, hona hemen adierazpenak:



$V_{GS} < V_u \longrightarrow$ ETENALDIA $\Rightarrow I_D \approx 0$

$V_{GS} > V_u$ $V_{GD} < V_u \longrightarrow$ ASETASUNA $\Rightarrow I_D = \frac{\mu \cdot \epsilon \cdot W}{2 \cdot L \cdot D} \cdot (V_{GS} - V_u)^2$

$V_{GD} > V_u \longrightarrow$ LINEALA $\Rightarrow I_D = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D} \cdot (V_{GS} - V_u) \cdot V_{DS}$

$$R_{pasabidea} = \frac{L \cdot D}{\mu \cdot \epsilon \cdot W \cdot (V_{GS} - V_u)}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

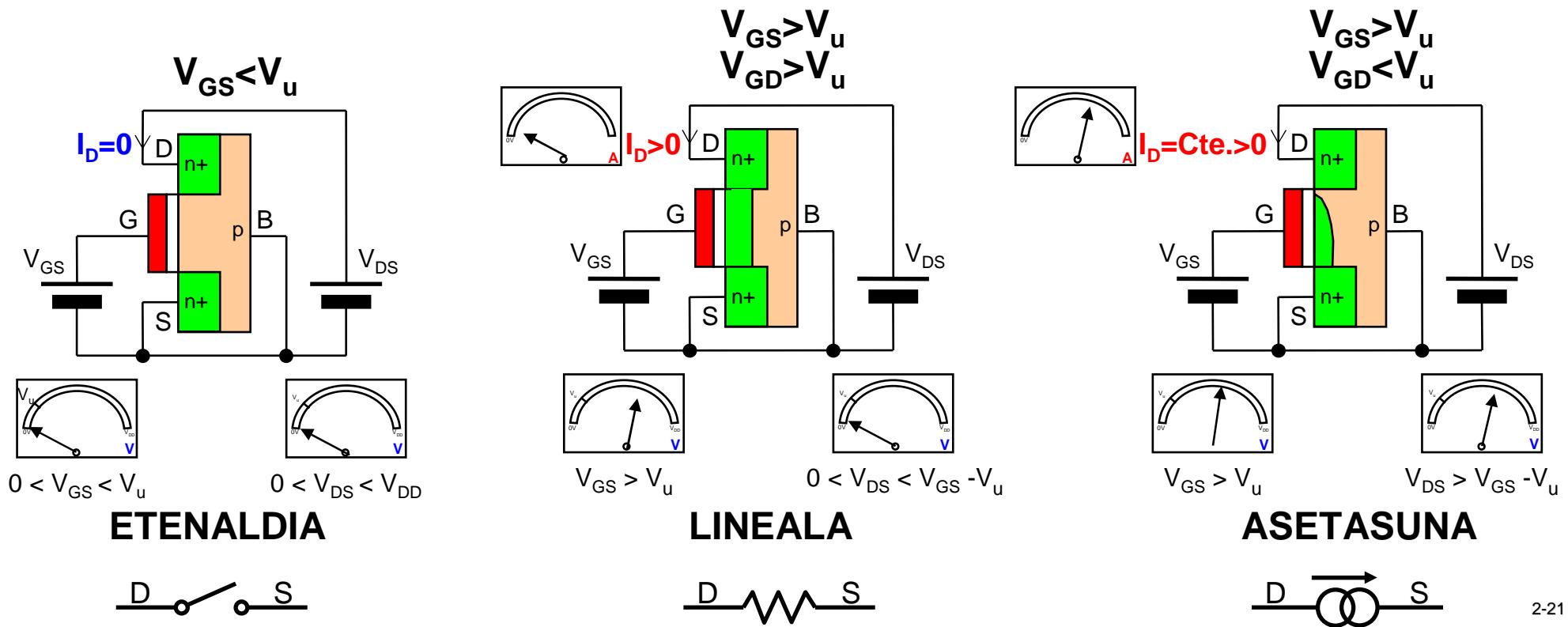
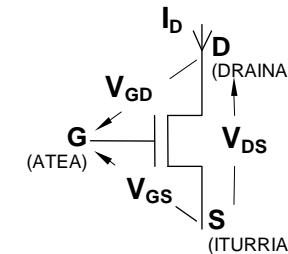
2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

Lehenengo hurbilketakoa adierazpenak:

$$V_{GS} < V_u \rightarrow \text{ETENALDIA} \Rightarrow I_D \approx 0$$

$$V_{GS} > V_u \rightarrow \begin{cases} V_{GD} > V_u \rightarrow \text{LINEALA} \\ V_{GD} < V_u \rightarrow \text{ASETASUNA} \end{cases} \Rightarrow I_D = K \cdot (V_{GS} - V_u) \cdot V_{DS}$$

$$I_D = \frac{K}{2} \cdot (V_{GS} - V_u)^2$$

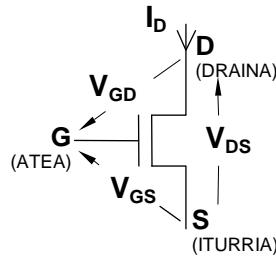


2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

Lehenengo hurbilketako adierazpenak:

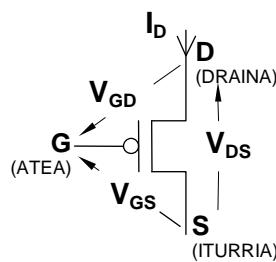
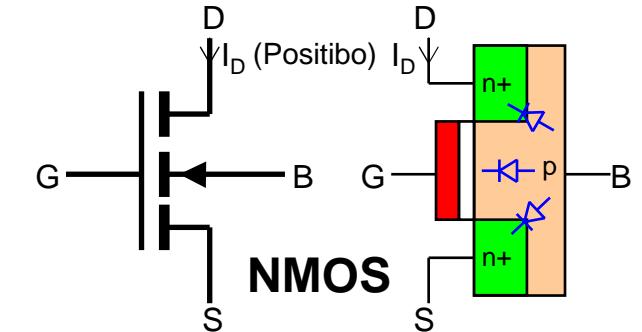


NMOS: V_u positibo eta I_D positibo

$$V_{GS} < V_u \rightarrow \text{ETENALDIA} \Rightarrow I_D \approx 0$$

$$V_{GS} > V_u \rightarrow \begin{cases} V_{GD} > V_u \rightarrow \text{LINEALA} \\ V_{GD} < V_u \rightarrow \text{ASETASUNA} \end{cases} \Rightarrow I_D = K \cdot (V_{GS} - V_u) \cdot V_{DS}$$

$$I_D = \frac{K}{2} \cdot (V_{GS} - V_u)^2$$

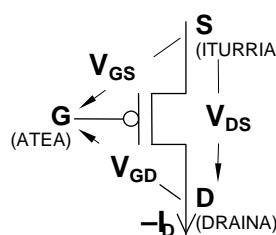
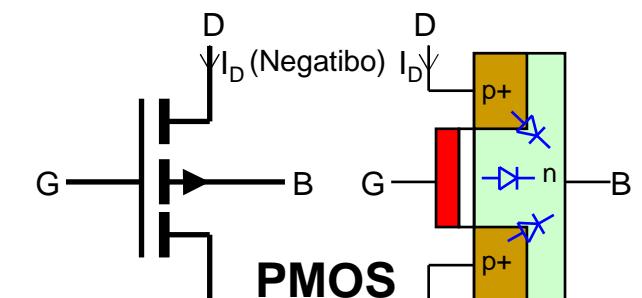


PMOS: V_u negatibo eta I_D negatibo

$$V_{GS} > V_u \rightarrow \text{ETENALDIA} \Rightarrow I_D \approx 0$$

$$V_{GS} < V_u \rightarrow \begin{cases} V_{GD} < V_u \rightarrow \text{LINEALA} \\ V_{GD} > V_u \rightarrow \text{ASETASUNA} \end{cases} \Rightarrow I_D = -K \cdot (V_{GS} - V_u) \cdot V_{DS}$$

$$I_D = -\frac{K}{2} \cdot (V_{GS} - V_u)^2$$

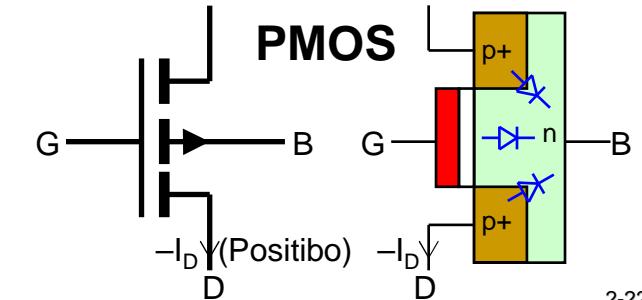


Ala, errazago gogora ekartzen:

$$|V_{GS}| < |V_u| \rightarrow \text{ETENALDIA} \Rightarrow I_D \approx 0$$

$$|V_{GS}| > |V_u| \rightarrow \begin{cases} |V_{GD}| > |V_u| \rightarrow \text{LINEALA} \\ |V_{GD}| < |V_u| \rightarrow \text{ASETASUNA} \end{cases} \Rightarrow |I_D| = K \cdot (V_{GS} - V_u) \cdot V_{DS}$$

$$|I_D| = \frac{K}{2} \cdot (V_{GS} - V_u)^2$$

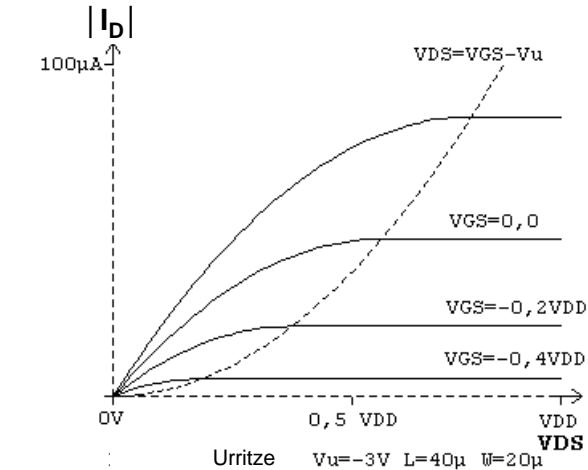
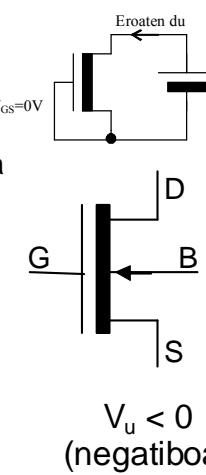
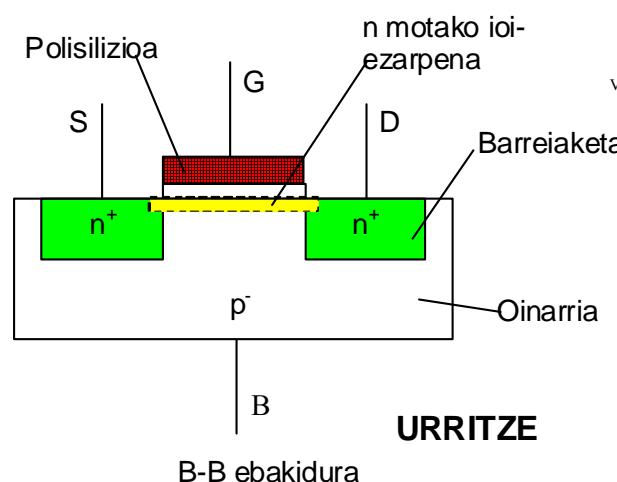
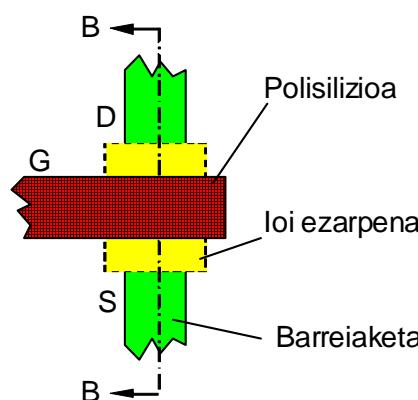
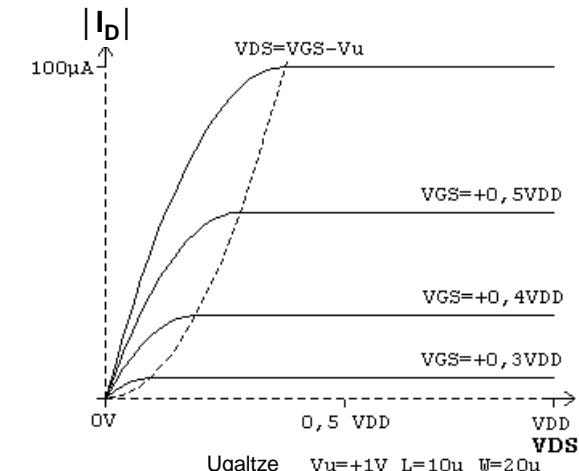
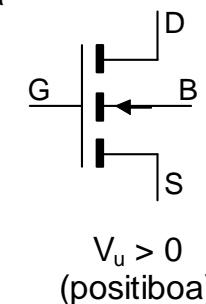
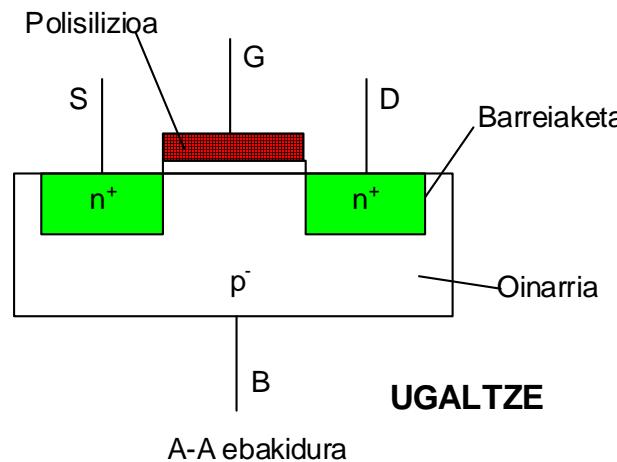
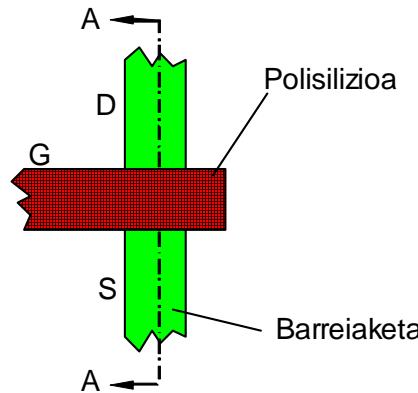


2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.2 Urritze MOSFET transistorea

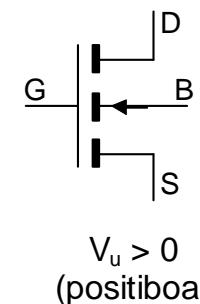
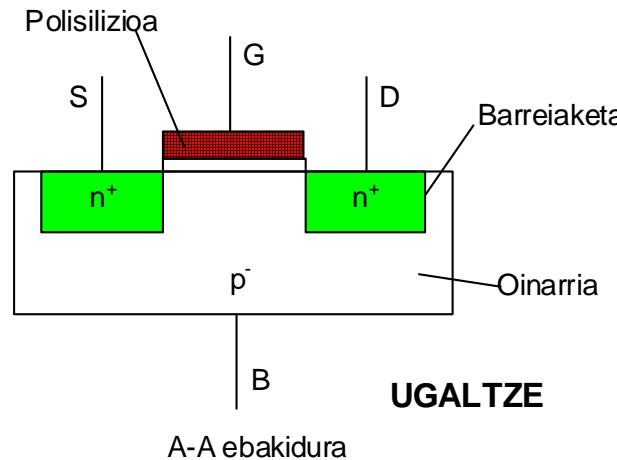
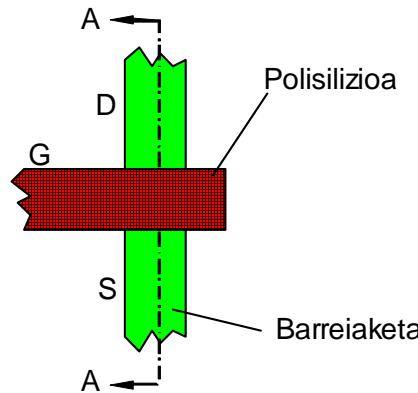


2. OSAGAI AKTIBOAK Z.I.ETAN

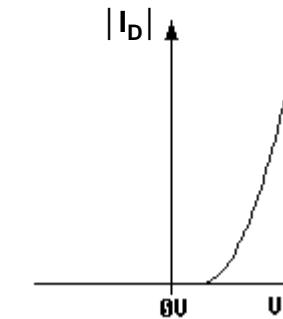
2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

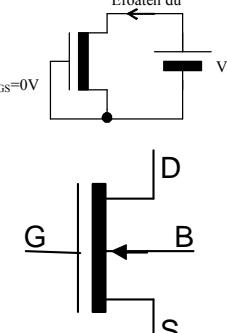
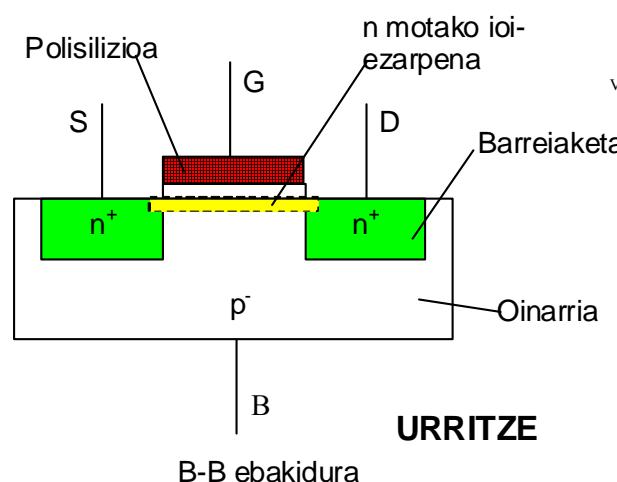
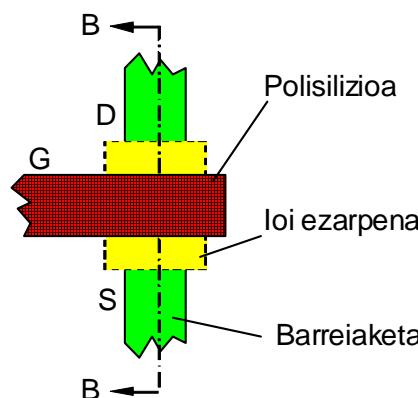
2.3.1.2 Urritze MOSFET transistorea



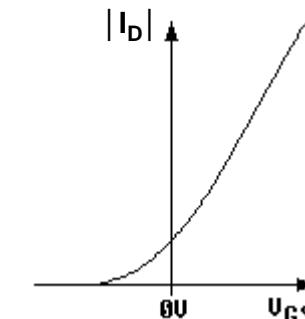
$V_u > 0$
(positiboa)



$V_D=kte$, ($V_{DS} > V_{GS} - V_u$) izanik



$V_u < 0$
(negatiboa)

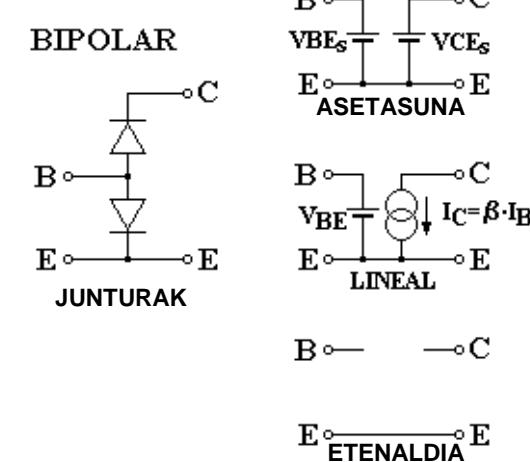
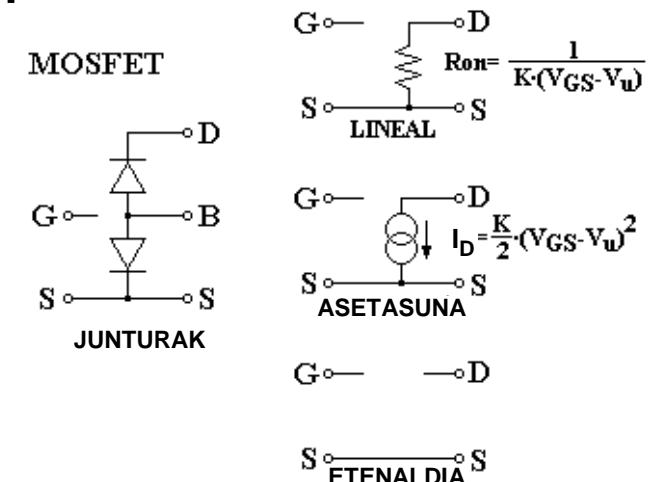
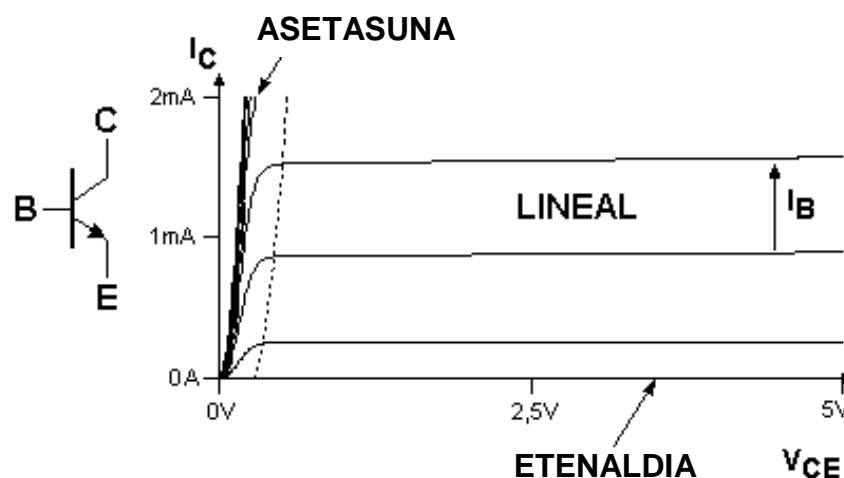
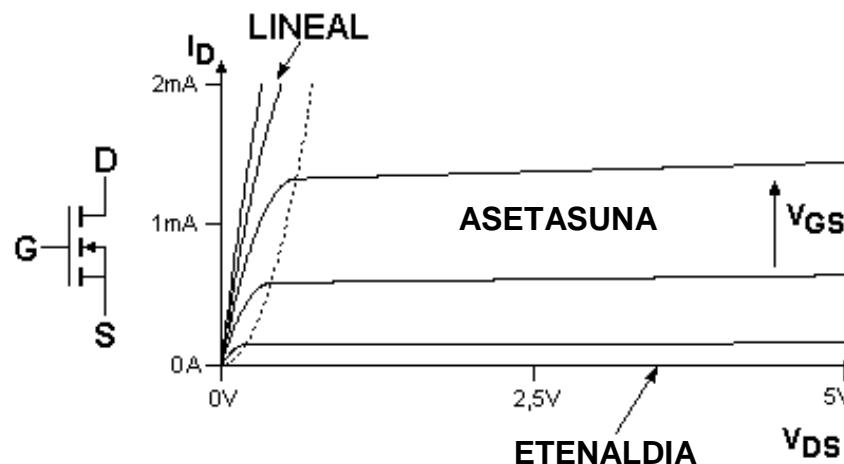


2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.3 MOS eta BJTren lan-eskualdeen arteko konparaketa



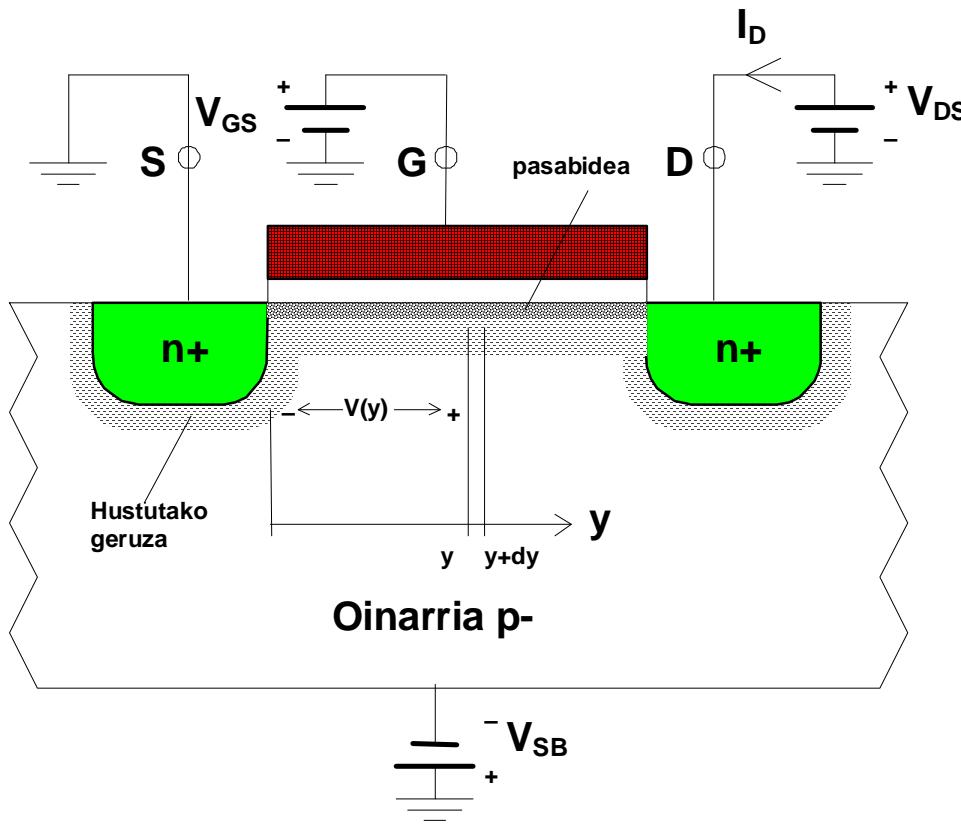
2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.4 Parametro elektrikoen ikasketa sakona

a) Eskualde lineala: $0 < V_{DS} < V_{GS} - V_u$



Pasabideko 'y' puntuaren induzituriko karga azalera-unitateko:

$$Q_I(y) = C_{ox} \cdot [V_{GS} - V(y) - V_u]$$

Ate-oxidoaren kapazitatea, azalera-unitateko: $C_{ox} = \frac{\epsilon_{ox}}{D}$

dy luzerako pasabideko elementu baten dR erresistentzia:

$$dR = \frac{dy}{W \cdot \mu \cdot Q_I(y)}$$

dy luzerako pasabidean dV tentsio-erorikoa:

$$dV = I_D \cdot dR = \frac{I_D}{W \cdot \mu \cdot Q_I(y)} \cdot dy$$

Ordezkatuz: $I_D \cdot dy = W \cdot \mu \cdot C_{ox} \cdot [V_{GS} - V(y) - V_u] \cdot dV$

Integratzu: $I_D \int_0^L dy = W \cdot \mu \cdot C_{ox} \cdot \int_0^{V_{DS}} [V_{GS} - V(y) - V_u] \cdot dV$

Hortaz: $I_D = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot \left[(V_{GS} - V_u) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right]$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.4 Parametro elektrikoen ikasketa sakona

a) Eskualde lineala: $0 < V_{DS} < V_{GS} - V_u$ (jarraipena)

$$I_D = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot \left[(V_{GS} - V_u) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right]$$

Definizioak: Prozesuaren transeroankortasun parametroa:

Gailuaren transeroankortasun parametroa:

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D} \left[(V_{GS} - V_u) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right]$$

$$K' = \mu \cdot C_{ox} = \frac{\mu \cdot \epsilon}{D}$$

$$K = K' \cdot \frac{W}{L} = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D}$$

LINEALA $V_{GS} > V_u$ eta $V_{GD} > V_u$

$V_{DS} << 2 \cdot (V_{GS} - V_u)$ eskualde linealaren adierazpena ematen du, 1. hurbilketan.

$V_{DS} = V_{GS} - V_u$ puntuari, asetasunaren adierazpena betetzen du.

b) Asetasun-eskualdea: $V_{DS} > V_{GS} - V_u$

Benetan, I_D handiagotzen da apurka, V_{DS} draineko tentsioarekin

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{2 \cdot L \cdot D} \left[(V_{GS} - V_u)^2 \cdot (1 + \lambda \cdot V_{DS}) \right]$$

ASETASUNA $V_{GS} > V_u$ eta $V_{GD} < V_u$

λ (Lambda) **pasabideko modulazioaren faktore** empiriko bat izanez ($\approx 0,02 \div 0,04 \text{ V}^{-1}$)

OHARRA: V/I ezaugarrian ez-jarraitasunak eragozteko, faktore hau sartu behar dugu bi
eskualdeetan, linealean eta asetasunean, akats baztergarri bat sortuz.

2. OSAGAI AKTIBOAK Z.I.ETAN

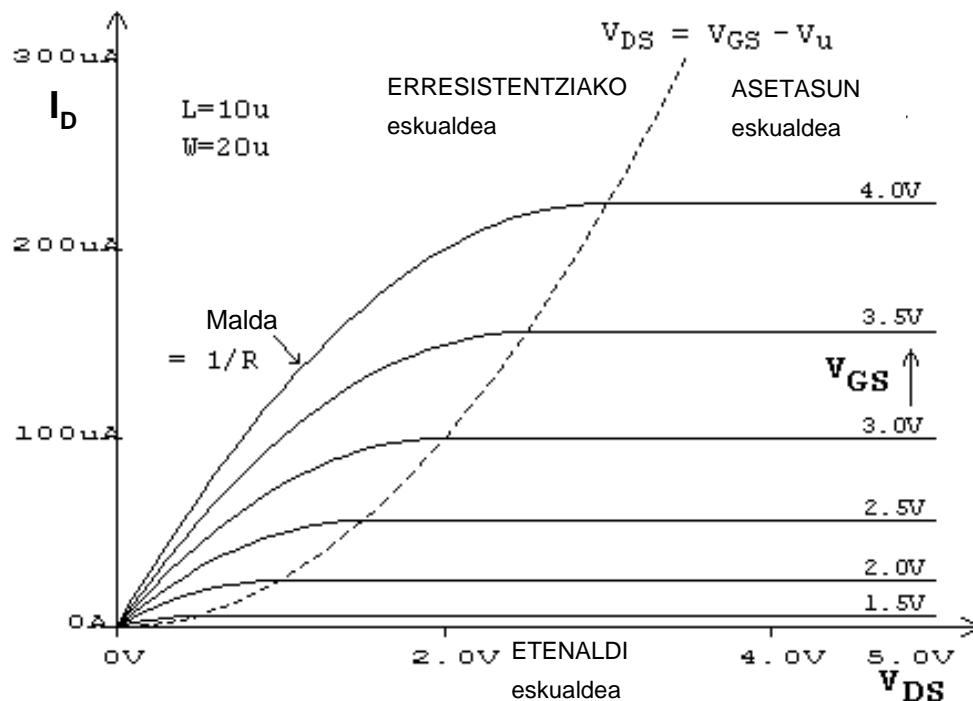
2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.4 Parametro elektrikoen ikasketa sakona

$$I_D = \frac{\mu \cdot \epsilon \cdot W}{L \cdot D} \left[(V_{GS} - V_u) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right] \cdot (1 + \lambda \cdot V_{DS})$$

LINEALA $V_{GS} > V_u$ eta $V_{GD} > V_u$



$$I_D = \frac{\mu \cdot \epsilon \cdot W}{2 \cdot L \cdot D} (V_{GS} - V_u)^2 \cdot (1 + \lambda \cdot V_{DS})$$

ASETASUNA $V_{GS} > V_u$ eta $V_{GD} < V_u$

ETENALDIA: $V_{GS} < V_u$, $I_D = 0 \Rightarrow$ **Zirkuitu irekia**

LINEALA edo ERRESISTENTZIAKOA:
 $V_{GS} > V_u$, eta V_{DS} nahiko txiki $V_{GD} > V_u$ edo
 $V_{DS} < V_{GS} - V_u$ izateko
 $(V_{GS} - V_u)$ -rekiko alderantziz proportzionala
 den **erresistentzia** baten balioidea da

ASETASUNA:
 $V_{GS} > V_u$, eta V_{DS} nahiko handi $V_{GD} < V_u$ edo
 $V_{DS} > V_{GS} - V_u$ izateko
 $(V_{GS} - V_u)^2$ -rekiko proportzionala den I_D
korronte sorgailu baten balioidea da

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.4 Parametro elektrikoen ikasketa sakona

c) Azpiatalase-eskualdea

V_u -ren azpian eroankortasuna ez da zero:

$$I_D \propto e^{\frac{V_{GS}-V_u}{K \cdot T/q}} \quad (\propto \equiv \text{proporzionala})$$

(Ohiko balioak $I_D \approx 0,1\mu\text{A}$ baldin $V_{GS}-V_u = 0\text{V}$ eta $I_D \approx 1\text{pA}$ -ra txikiagotzen da baldin $V_{GS}-V_u = -0,4\text{V}$)

d) Atalase-tentsioa

Hauexen mende: Atearen gaia

Pasabidearen dopaketa

Ateko isolamenduaren gaia

Isolamendu-silizio eskualdeko ezpurutasunak

Ateko isolamenduaren lodiera

Transistore baten atalase-tentsioa, oinarria iturriari loturik, V_{u0} , honako hauexek osatzen dute:

1) Atearen eta pasabidearen (oinarriaren) gaietako lan-funtzioen diferentzia konpentsatzeko tentsioa. $\Psi_{GC} = \Psi_{F(\text{Pasabide})} - \Psi_{F(\text{Atea})}$ Izanik: $\Psi_{F(\text{Pasabide})} = \frac{K \cdot T}{q} \cdot \ln \frac{n_i}{N_{a(\text{Oinarri})}}$ $\Psi_{F(\text{Atea})} = \frac{K \cdot T}{q} \cdot \ln \frac{N_{d(\text{Atea})}}{n_i}$

2) Q_B karga hustutako eskualdea sortzeko eta azaleko potentziala aldatzeko tentsioa.

$$-2 \cdot \Psi_B - Q_B / C_{ox} \quad \text{Izanik} \quad \Psi_B = \Psi_{F(\text{Pasabide})}, \quad C_{ox} = \frac{\epsilon_{ox}}{D} \quad \text{eta} \quad Q_B = -\sqrt{2 \cdot q \cdot \epsilon_{Si} \cdot N_a \cdot |-2 \cdot \Psi_B|}$$

3) Oxidoko kargen eragina konpentsatzeko tentsioa.

$$-Q_{ox} / C_{ox}$$

Hiru osagai horien baturak atalase tentsioaren balioa ematen du:

Pasabidean ezpurutasunak sartzeak V_{u0} -ren balioa aldatuko du.

Atalase-tentsio berria kalkulatzeko Q_C / C_{ox} batzen diogu V_{u0} -ri:

$$V_{u0} = \Psi_{GC} - 2 \cdot \Psi_B - \frac{Q_B}{C_{ox}} - \frac{Q_{ox}}{C_{ox}}$$

$$V_{u0} = \Psi_{GC} - 2 \cdot \Psi_B - \frac{Q_B}{C_{ox}} - \frac{Q_{ox}}{C_{ox}} - \frac{Q_C}{C_{ox}}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.4 Parametro elektrikoen ikasketa sakona

e) Oinarri (substratu) efektua

MOS transistore baten V_u , iturri eta oinarriaren arteko tentsioaren mende aldatzten da apurka.

$$V_{SB} \uparrow \Rightarrow V_u \uparrow$$

Atalase-tentsioaren balio zehatzago bat ematen du honako adierazpen honek:

$$V_u = V_{u0} + \gamma \cdot \left[\sqrt{|V_{SB} - 2 \cdot \Psi_F|} - \sqrt{2 \cdot |\Psi_F|} \right]$$

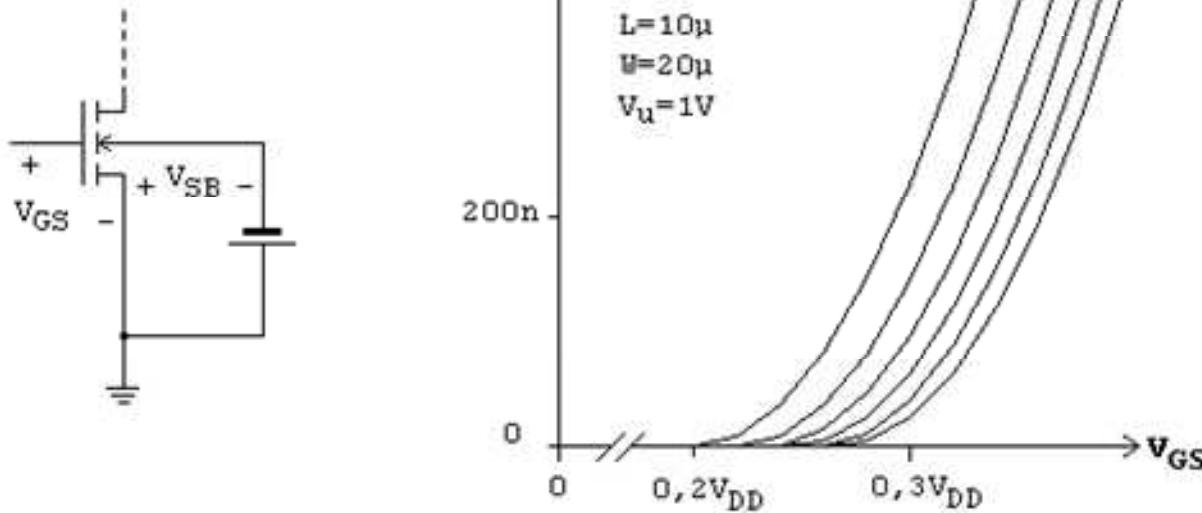
Eroankortasuna

($1/R$)

$L=10\mu$
 $W=20\mu$
 $V_u=1V$

Gehikuntza

$V_{SB}=0$ ————— $V_{SB}=V_{DD}$



Izanik:

V_{u0} = atalase-tentsioa $V_{SB} = 0$ denean

V_{SB} = oinarria polarizatzen duen tentsioa

Ψ_F = Potentzial termodinamikoa

γ = oinarria polarizatzearen eragina definitzen duen konstante bat (gamma)

$$\gamma = \frac{D}{\epsilon_{ox}} \cdot \sqrt{2 \cdot q \cdot \epsilon_{Si} \cdot N_a}$$

D = ateko oxidoaren lodiera

ϵ_{ox} = SiO_2 -aren permitibitatea

$(3,9 \cdot 8,85 \cdot 10^{-14} F/cm)$

q = elektroiaren karga = $1,6 \cdot 10^{-19} C$

ϵ_{Si} = siliziozko oinarriaren permitibitatea
 $(11,7 \cdot 8,85 \cdot 10^{-14} F/cm)$

N_a = oinarriko kontzentrazioaren dentsitatea

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.1 Ate isolatuko eremu-efektuko transistorea MOSFET

2.3.1.5 Temperaturaren eraginak

Ihes-korrontea:

$$T \uparrow \Rightarrow I_{ihes} \uparrow$$

6 eta 10 °C-ren arteko gehikuntzak, temperaturan, ihes-korrontea bikoizten du (Kontuz zirkuitu dinamikoetan).

Eramaileen mugikortasuna:

$$T \uparrow \Rightarrow \mu \downarrow$$

$$T \uparrow \Rightarrow K' \downarrow$$

$$T \uparrow \Rightarrow R_{on} \uparrow$$

MOS transistore baten pasabideko eramaileen mugikortasuna temperatura absolutuaren alderantzizko funtzioa da, honako adierazpen enpiriko honen arabera:

$$\mu(T) = \frac{\mu(300\text{ K})}{\left[\frac{T}{300}\right]^a}$$

T temperatura (absolutua) Kelvin gradutan da eta “a” berretzailea 1,0ren eta 1,5en artean dago

Eramateko denbora:

$$T \uparrow \Rightarrow \tau \uparrow$$

Temperatura igotzean, proportzionalki igotzen da, honako adierazpen honen arabera:

$$\tau = \frac{L^2}{\mu(T) \cdot V_{DS}}$$

Atalase-tentsioa:

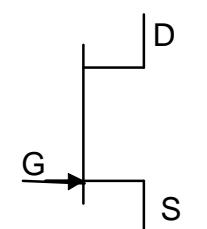
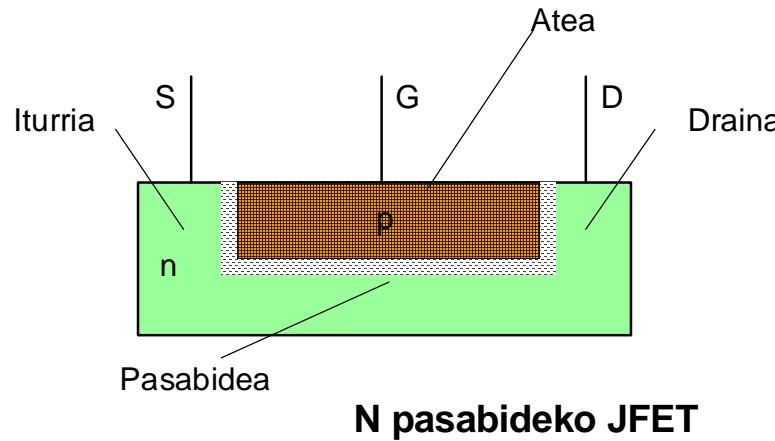
$$T \uparrow \Rightarrow V_u \downarrow$$

Ugaltze NMOS eta PMOS transistore mota bietan, temperatura igotzeak atalase-tentsioa txikiagotzen du, 1,5 eta 2 mV/°C-ren artean, Ψ_F aldatzen delako.

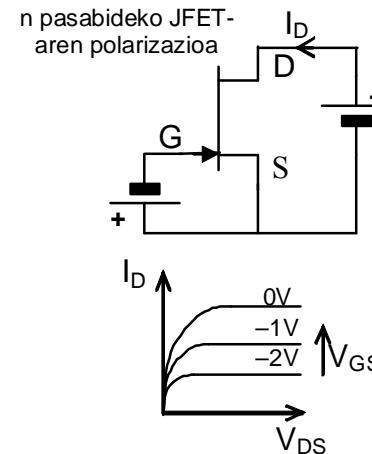
2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.2 Junturako eremu-efektuko transistorea JFET



$V_p < 0$
(negatiboa)



$$I_D = \beta \cdot [2 \cdot (V_{GS} - V_p) \cdot V_{DS} - V_{DS}^2]$$

ERRESISTENTZIAKOA $V_{GS} > V_p$ eta $V_{GD} > V_p$

$$\beta = \frac{\mu_n \cdot \epsilon_{Si} \cdot W}{L \cdot D} \cdot \frac{4}{3 \cdot N_d}$$

izanik. V_{DS} txikietan ($V_{DS} < 0,2 \cdot (V_{GS} - V_p)$)

$$R_{pasabide} = \frac{1}{2 \cdot \beta \cdot (V_{GS} - V_p)}$$

$V_{GS} > V_p$ baino handiagoa denean eta $V_{GD} < V_p$ baino txikiagoa, $I_D = \beta \cdot (V_{GS} - V_p)^2$

JFET diskretuen datu-orrialdeetan

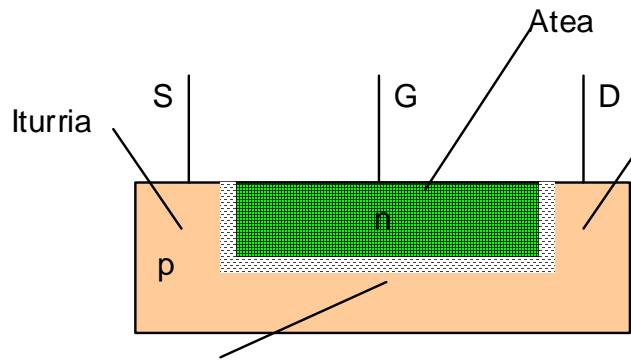
$$\beta = \frac{I_{DSS}}{V_p^2}$$

AKTIBOA $V_{GS} > V_p$ eta $V_{GD} < V_p$

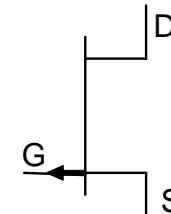
2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

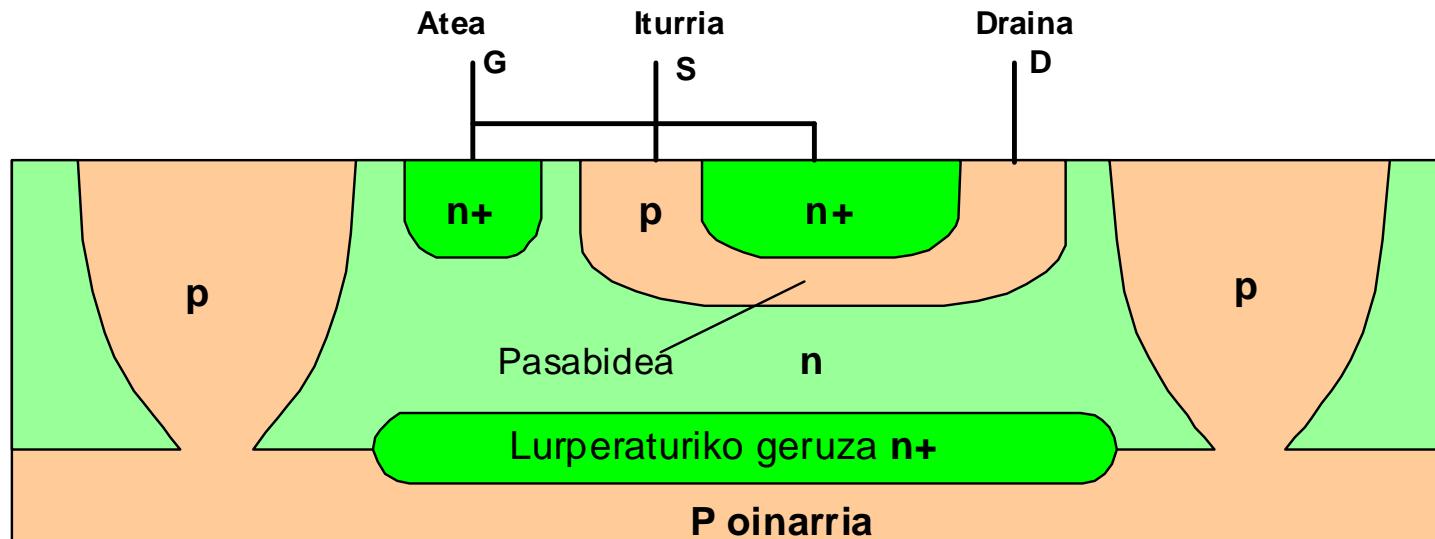
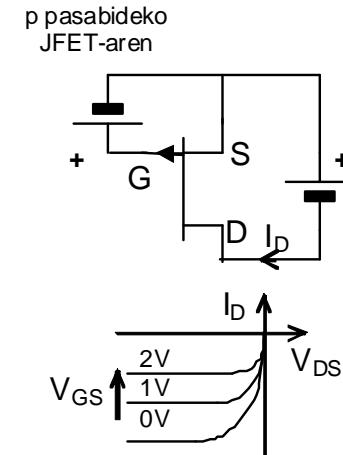
2.3.2 Junturako eremu-efektuko transistorea JFET (jarraipena)



P pasabideko JFET



$V_p > 0$
(positiboa)



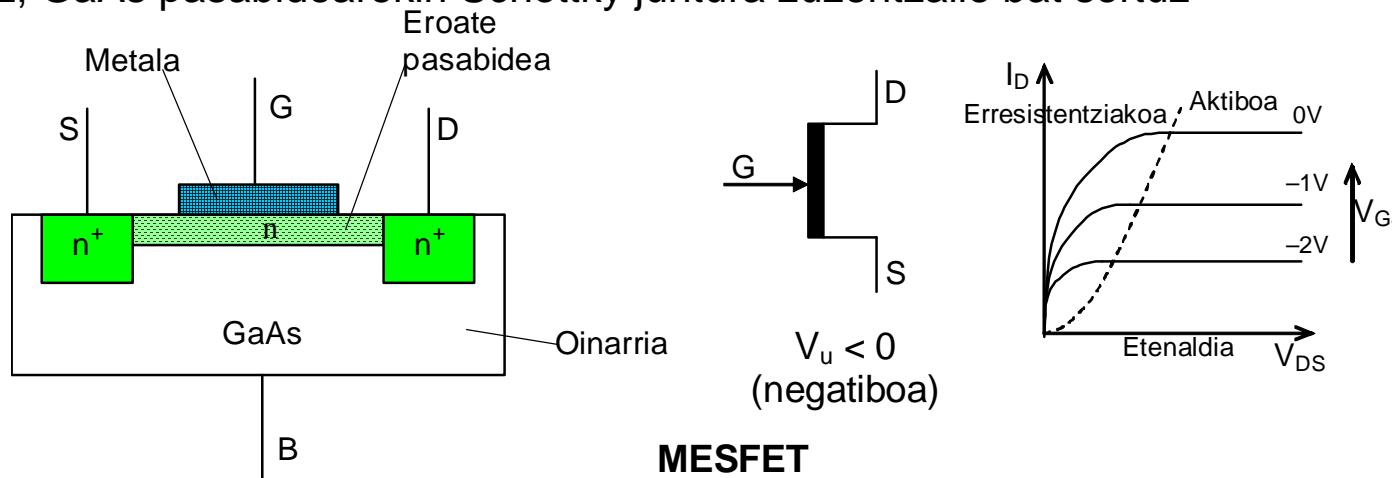
P pasabideko JFET Integratua (Ez eskalan)

2. OSAGAI AKTIBOAK Z.I.ETAN

2.3 Eremu-efektuko transistoreak (FETak)

2.3.3 Galio arseniurozko eremu-efektuko transistorea MESFET

Berezko galio arseniurozko (GaAs) oinarri baten gainean n pasabide bat sorrarazten da, baita n gaiko biziki dopaturiko bi putzuren artean ere. n pasabidearen gainean metal bat gainjarriz sorrarazten da atea, hortaz, GaAs pasabidearekin Schottky juntura zuzentzaile bat sortuz



Erresistentziako eskualdean (ohmikoa) transistorea zeharkatzen duen korrontea honek ematen du:

$$I_D = \beta \cdot [2 \cdot (V_{GS} - V_t) \cdot V_{DS} - V_{DS}^2] \cdot \tanh(\alpha \cdot V_{DS})$$

α neurri fisikoek finkaturiko konstante bat da eta $0,3 < \alpha < 2$ dago

ERRESISTENTZIAKOA $V_{GS} > V_t$ y $V_{GD} > V_t$

$$I_D = \beta \cdot (V_{GS} - V_t)^2 \cdot \tanh(\alpha \cdot V_{DS})$$

AKTIBOA $V_{GS} > V_t$ y $V_{GD} < V_t$

2. OSAGAI AKTIBOAK Z.I.ETAN

ZIRKUITU INTEGRATUETAKO

OSAGAI AKTIBOEN

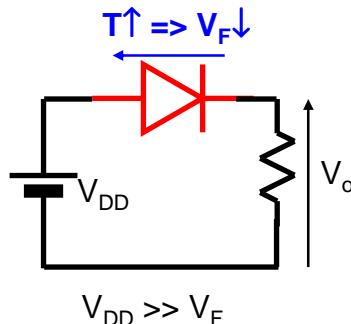
ARIKETAK

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

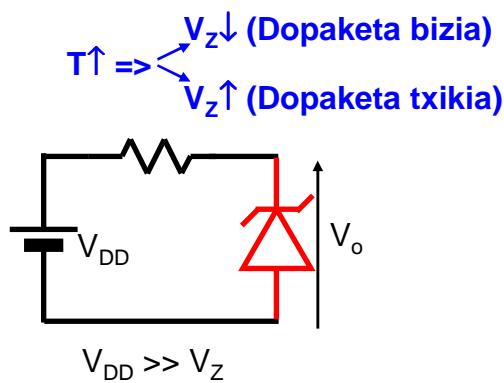
2.9 ARIKETA:

a) Nola aldatzen da V_o tentsioa temperatura igotzean?



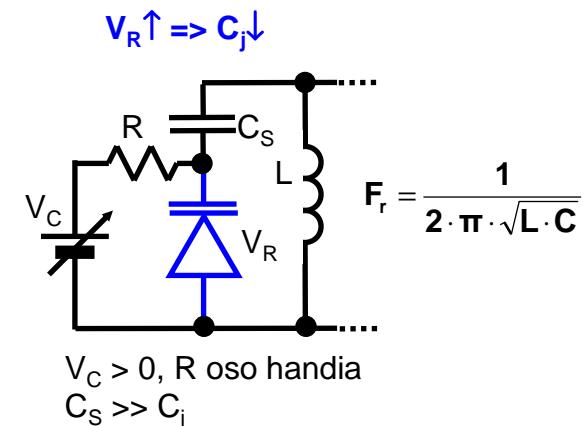
=> V_o HANDIAGOTU

b) Nola aldatzen da V_o tentsioa temperatura igotzean?



$V_o \downarrow$ (Dopaketa bizia)
 $V_o \uparrow$ (Dopaketa txikia)

c) Nola aldatzen da erresonantzia-maiztasuna V_C tentsioa handiagotzean?



=> F_r HANDIAGOTU

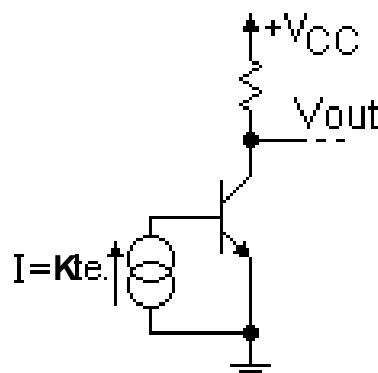
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.10 ARIKETA:

Tenperatura igotzean...

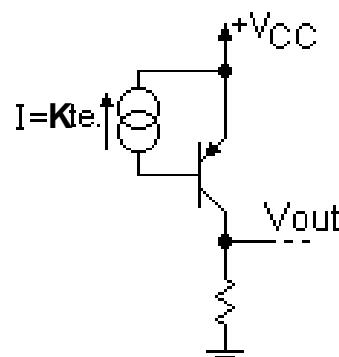
- a) Eskualde LINEALean dagoela hartuz, nola aldatzen da **Vout tentsioa?**



$$T \uparrow \Rightarrow \beta \uparrow \\ I_B = K_{te.} \Rightarrow I_C \uparrow$$

$\Rightarrow V_{out}$ TXIKIAGO

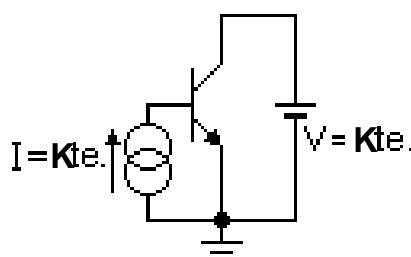
- b) Eskualde LINEALean dagoela hartuz, nola aldatzen da **Vout tentsioa?**



$$T \uparrow \Rightarrow \beta \uparrow \\ I_B = K_{te.} \Rightarrow |I_C| \uparrow$$

$\Rightarrow V_{out}$ HANDIAGO

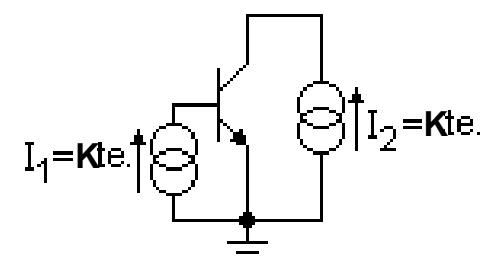
- c) Eskualde LINEALean dagoela hartuz, nola aldatzen da **transistorean erretako potentzia?**



$$T \uparrow \Rightarrow \beta \uparrow \\ I_B = K_{te.} \Rightarrow I_C \uparrow \\ P = V_{CE} \cdot I_C$$

$\Rightarrow P$ HANDIAGO

- d) Eskualde LINEALean dagoela hartuz, nola aldatzen da **transistorean erretako potentzia?**



$$T \uparrow \Rightarrow \beta \uparrow \\ I_1 = K_{te.} \quad I_2 = K_{te.} \\ \beta \cdot I_B > I_C \text{ (ASE)} \\ \Rightarrow V_{CE} \downarrow \quad P = V_{CE} \cdot I_C$$

$\Rightarrow P$ TXIKIAGO

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

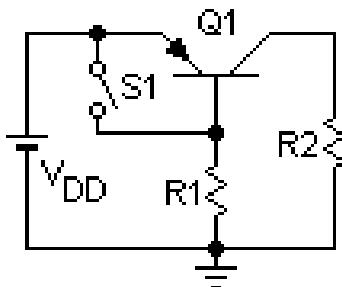
2.11 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_F = zuzenean polarizaturiko pn juntura baten tentsio-erorikoa izanik.

Demagun: $|V_{CEs}| \ll V_{DD}$, $\beta_F > \beta_R$ eta $V_{DD} \gg |V_{BEu}| = V_F$

$$\frac{V_{DD}}{R2} < \beta_R \cdot \frac{(V_{DD} - |V_{BE}|)}{R1} \text{ hots } |I_C| < \beta_R \cdot |I_B| \text{ (asetasunaren baldintza)}$$

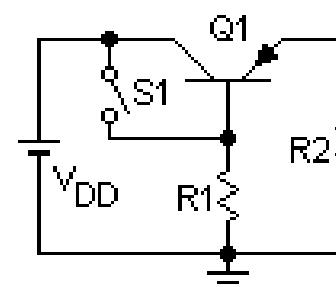


a) S1 irekita

$\sim V_{DD}$

b) S1 itxita

0 V

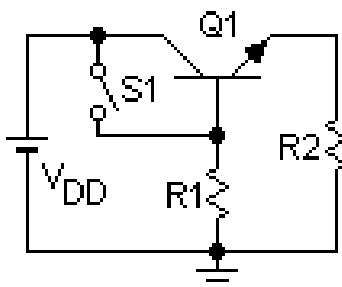


c) S1 irekita

$\sim V_{DD}$

d) S1 itxita

0 V

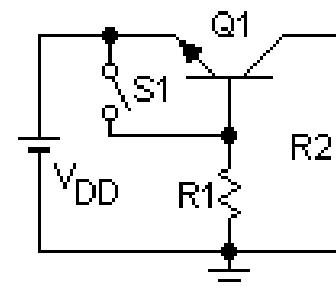


e) S1 irekita

0 V

f) S1 itxita

$V_{DD} - V_F$



g) S1 irekita

0 V

h) S1 itxita

$V_{DD} - V_F$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

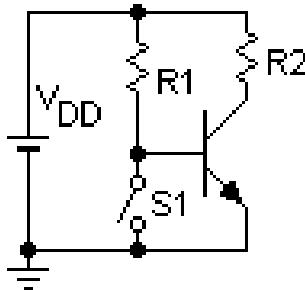
2.12 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

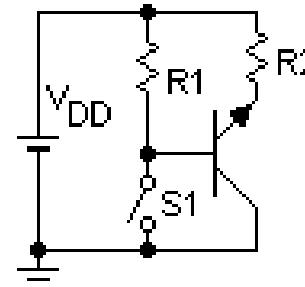
V_F = zuzenean polarizaturiko pn juntura baten tentsio-erorikoa izanik.

Demagun: $|V_{CEs}| \ll V_{DD}$, $\beta_F > \beta_R$ eta $V_{DD} \gg |V_{BEu}| = V_F$

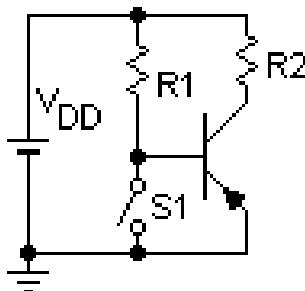
$$\frac{V_{DD}}{R2} < \beta_R \cdot \frac{(V_{DD} - |V_{BE}|)}{R1} \text{ hots } |I_C| < \beta_R \cdot |I_B| \text{ (asetasunaren baldintza)}$$



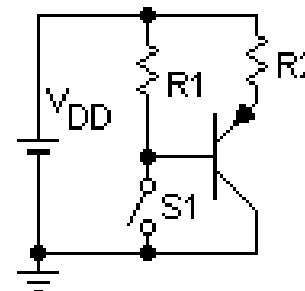
- a) S1 irekita
 $\sim V_{DD}$
- b) S1 itxita
0 V



- c) S1 irekita
 $\sim V_{DD}$
- d) S1 itxita
0 V



- e) S1 irekita
0 V
- f) S1 itxita
 $V_{DD} - V_F$



- g) S1 irekita
0 V
- h) S1 itxita
 $V_{DD} - V_F$

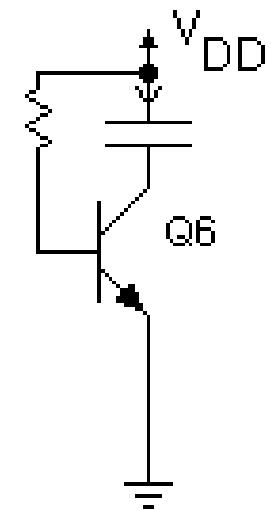
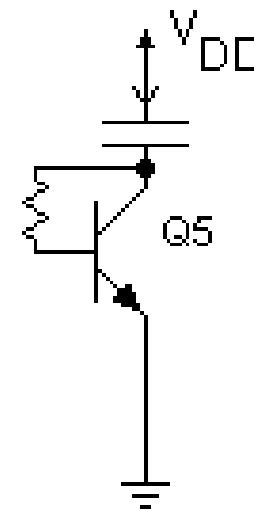
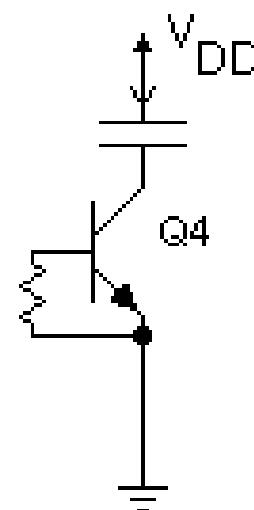
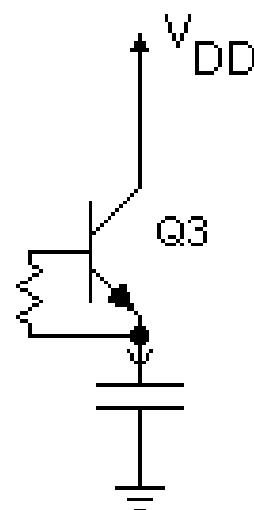
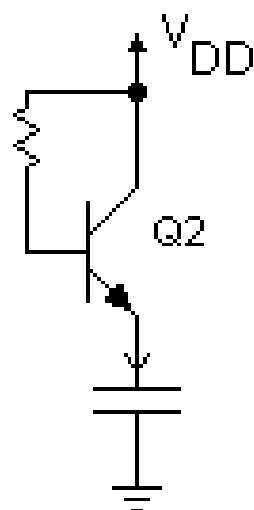
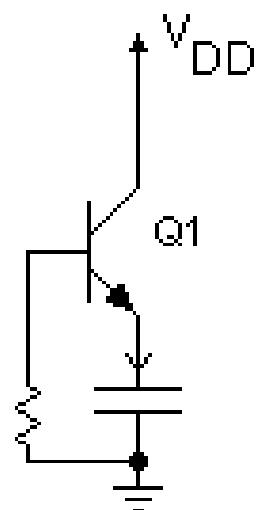
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.13 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

Hartu: $V_C(0^+) = 0V$ eta $V_{DD} > |V_{BEu}|$



$$V_C(t \rightarrow \infty) = 0 V$$

$$V_{DD} - |V_{BEu}|$$

$$0 V$$

$$0 V$$

$$V_{DD} - |V_{BEu}|$$

$$V_{DD}$$

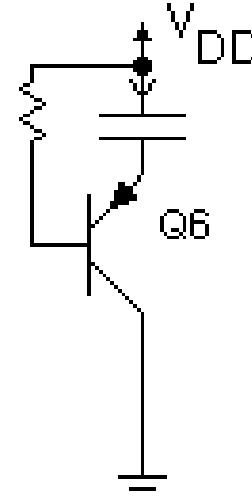
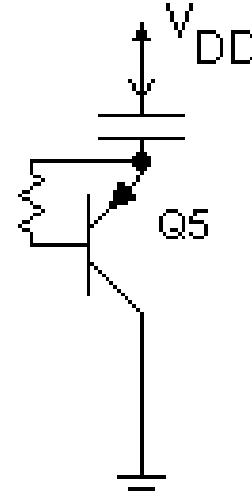
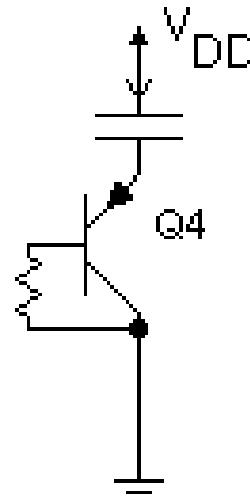
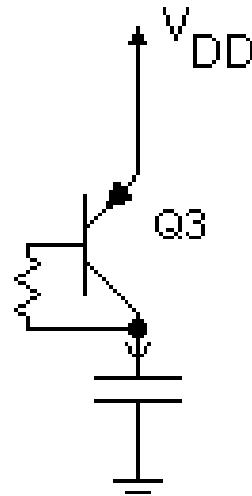
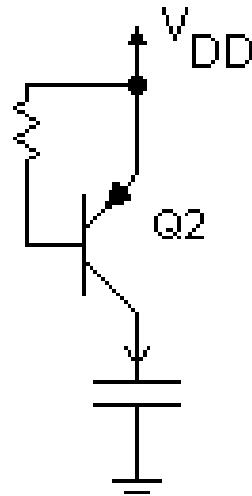
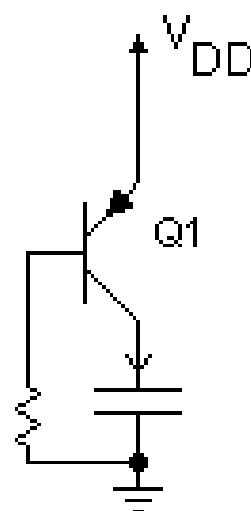
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.14 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

Hartu: $V_C(0^+) = 0V$ y $V_{DD} > |V_{BEu}|$



$$V_C(t \rightarrow \infty) = V_{DD}$$

$$0 \text{ V}$$

$$V_{DD} - |V_{BEu}|$$

$$V_{DD} - |V_{BEu}|$$

$$0 \text{ V}$$

$$0 \text{ V}$$

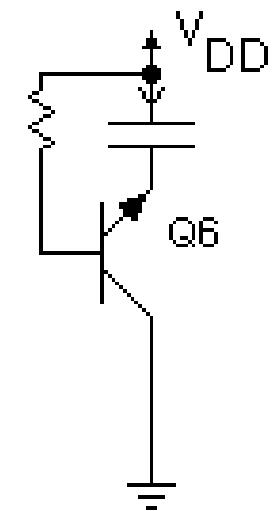
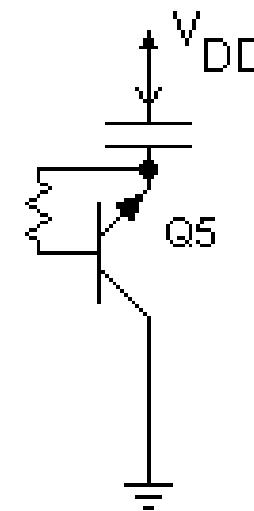
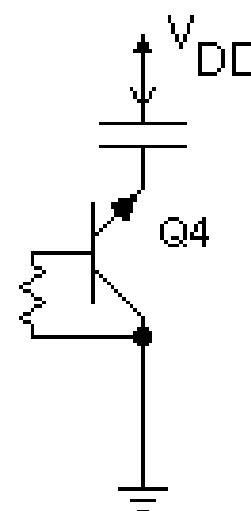
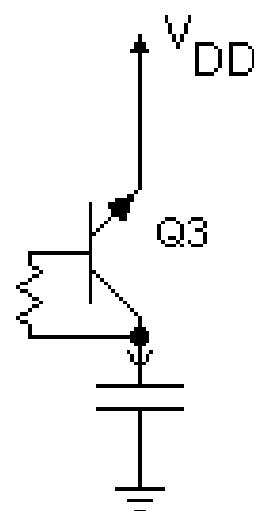
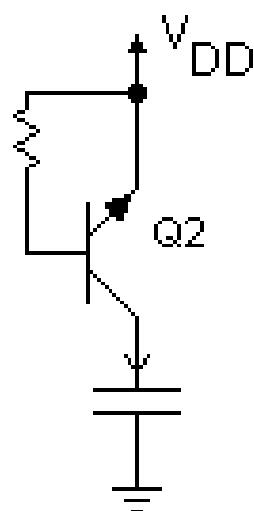
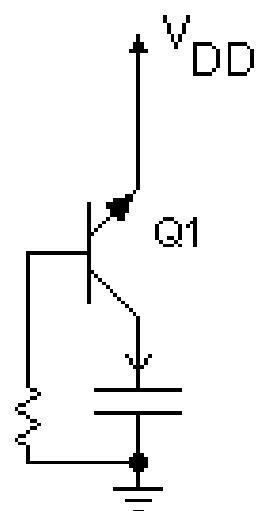
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.15 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

Hartu: $V_C(0^+) = 0V$ y $V_{DD} > |V_{BEu}|$



$$V_C(t \rightarrow \infty) = 0 V$$

$$V_{DD} - |V_{BEu}|$$

$$0 V$$

$$0 V$$

$$V_{DD} - |V_{BEu}|$$

$$V_{DD}$$

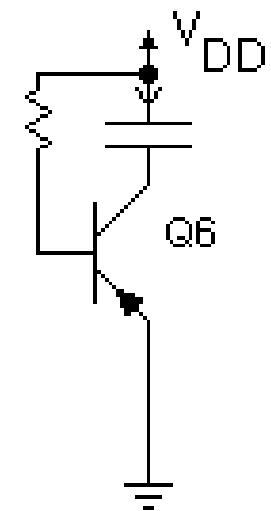
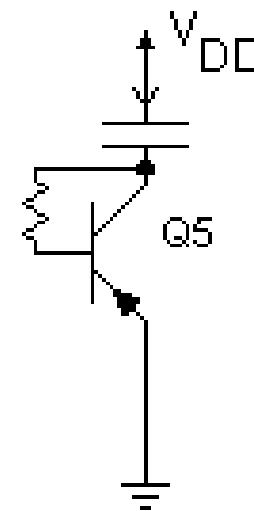
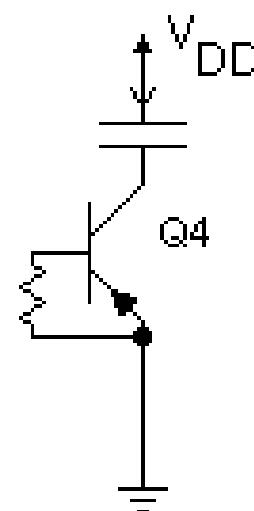
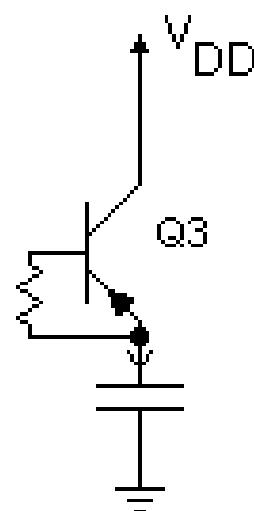
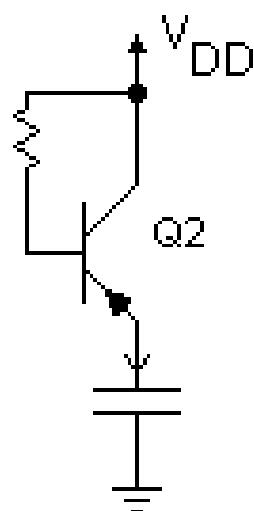
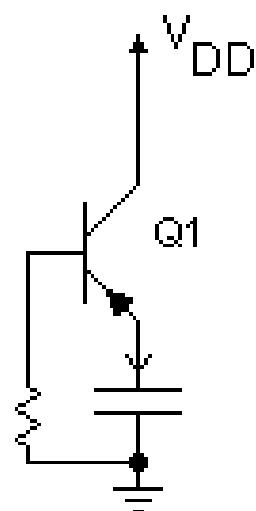
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.16 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

Hartu: $V_C(0^+) = 0V$ y $V_{DD} > |V_{BEu}|$



$$V_C(t \rightarrow \infty) = V_{DD}$$

$$0 \text{ V}$$

$$V_{DD} - |V_{BEu}|$$

$$V_{DD} - |V_{BEu}|$$

$$0 \text{ V}$$

$$0 \text{ V}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

ZIRKUITU INTEGRATUETAKO

OSAGAI AKTIBOEN

ARIKETAK

(Jarraipena)

2. OSAGAI AKTIBOAK Z.I.ETAN

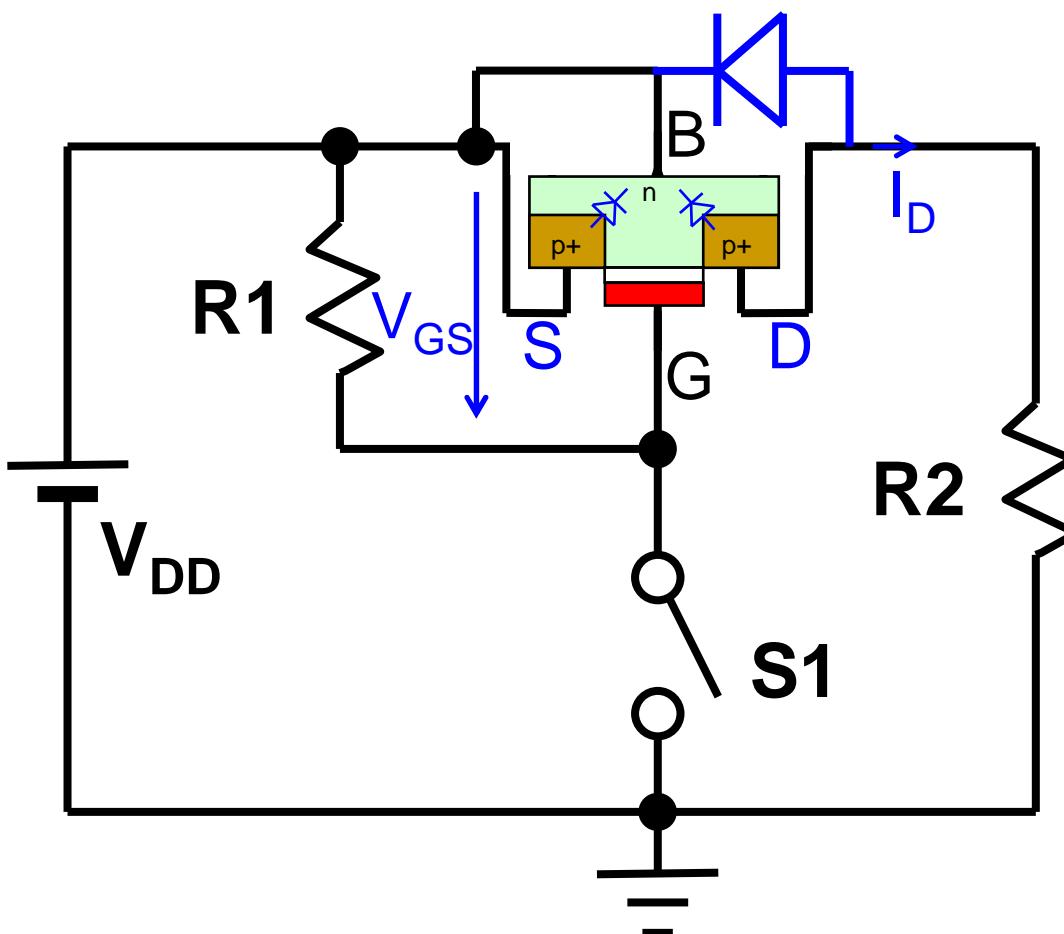
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.17 ARIKETA;

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_E = zuzenean polarizaturiko *pn* juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R_2$, $V_{DD} \gg |V_H| > V_E$



- a) S1 irekita 0 V

b) S1 itxita $\sim V_{DD}$

Urratsak:

 1. NMOS ala PMOS?
 2. Oinarriko diodoa?
 3. Draina?
 4. $|V_{GS}| > |V_U|$?

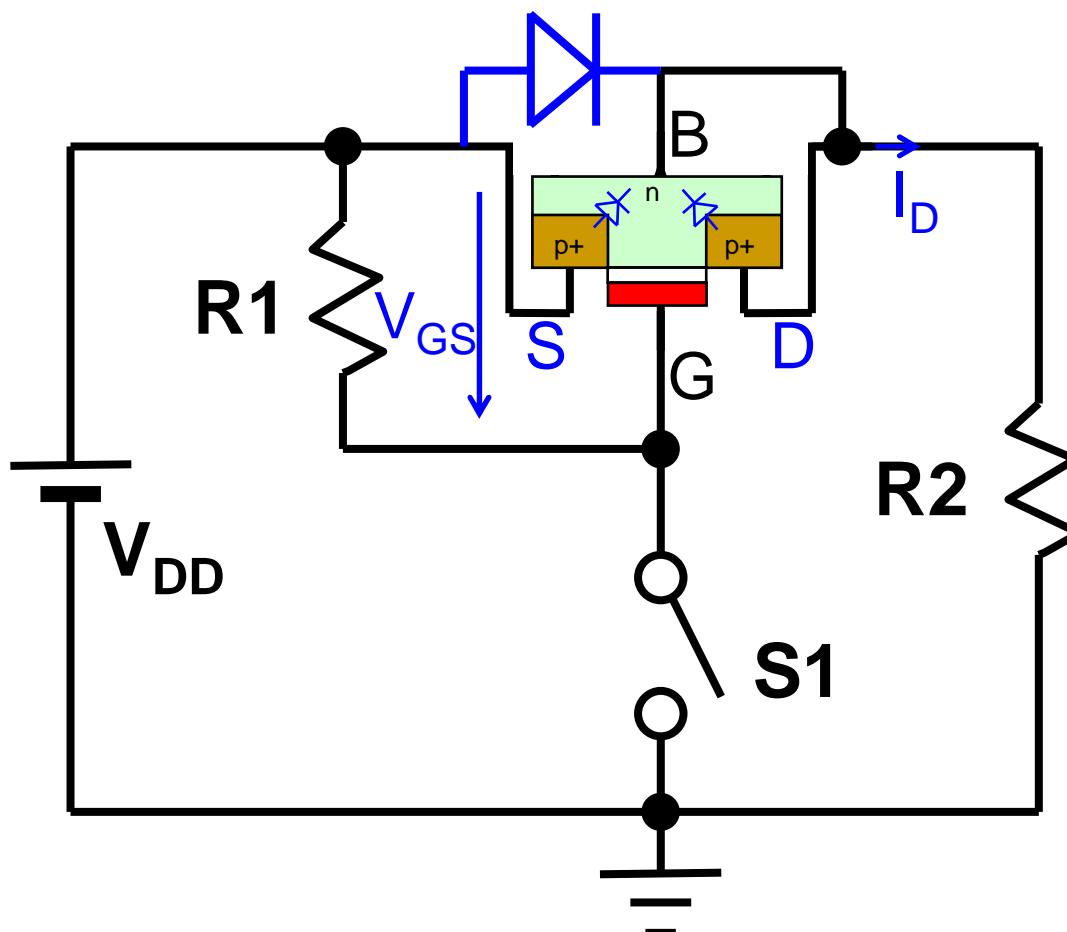
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.17 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_F = zuzenean polarizaturiko *pn* juntura baten tentsio-erorikoa izanik. Demagun: $R_{on} \ll R_2, V_{DD} \gg |V_u| > V_F$



c) S1 irekita

$$V_{DD} - V_F$$

d) S1 itxita

$$\sim V_{DD}$$

Urratsak:

1. NMOS ala PMOS?
2. Oinarriko diodoa?
3. Draina?
4. $|V_{GS}| > |V_u|$?

2. OSAGAI AKTIBOAK Z.I.ETAN

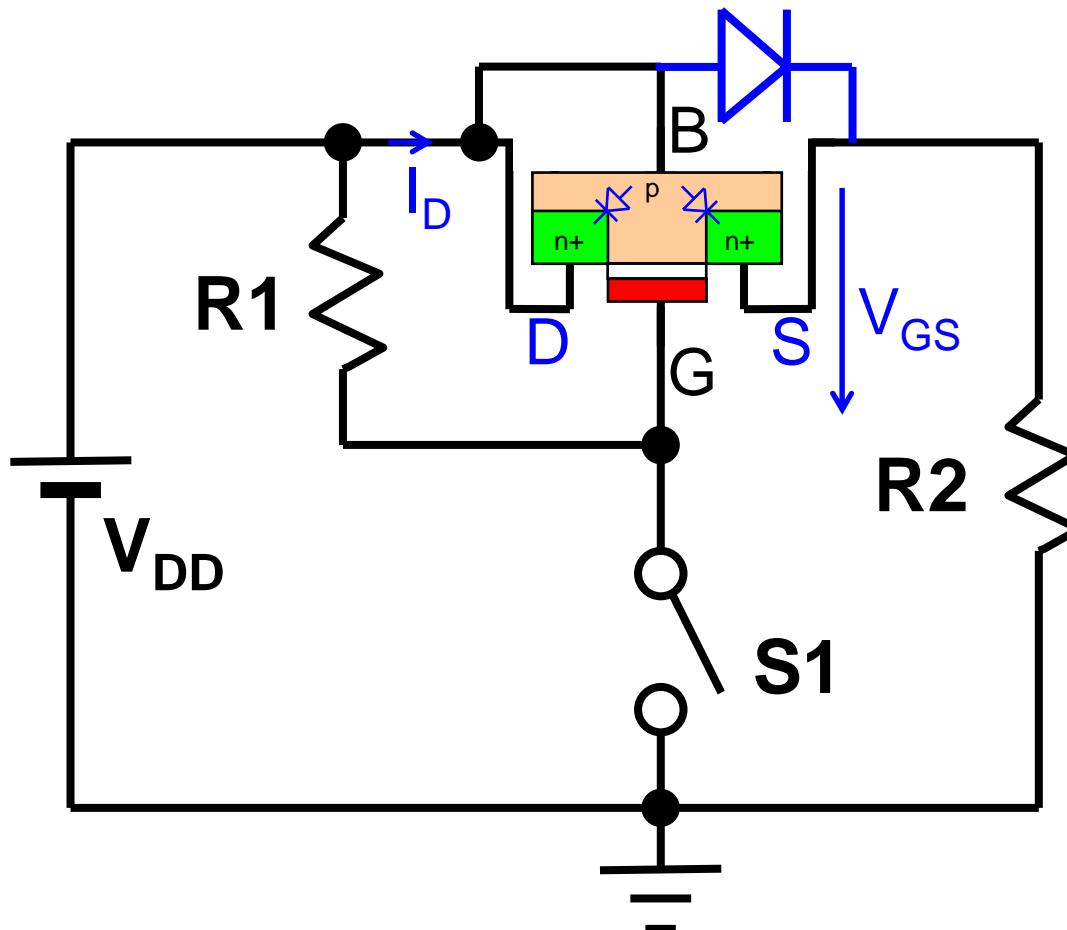
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.17 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_E = zuzenean polarizaturiko *pn* juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R_2$, $V_{DD} \gg |V_H| > V_E$



e) S1 irekita

$$V_{DD} - V_F$$

f) S1 itxitat

$$V_{DD} - V_E$$

Urratsak:

1. NMOS ala PMOS?
 2. Oinarriko diodoa?
 3. Draina?
 4. $|V_{GS}| > |V_U|$?

2. OSAGAI AKTIBOAK Z.I.ETAN

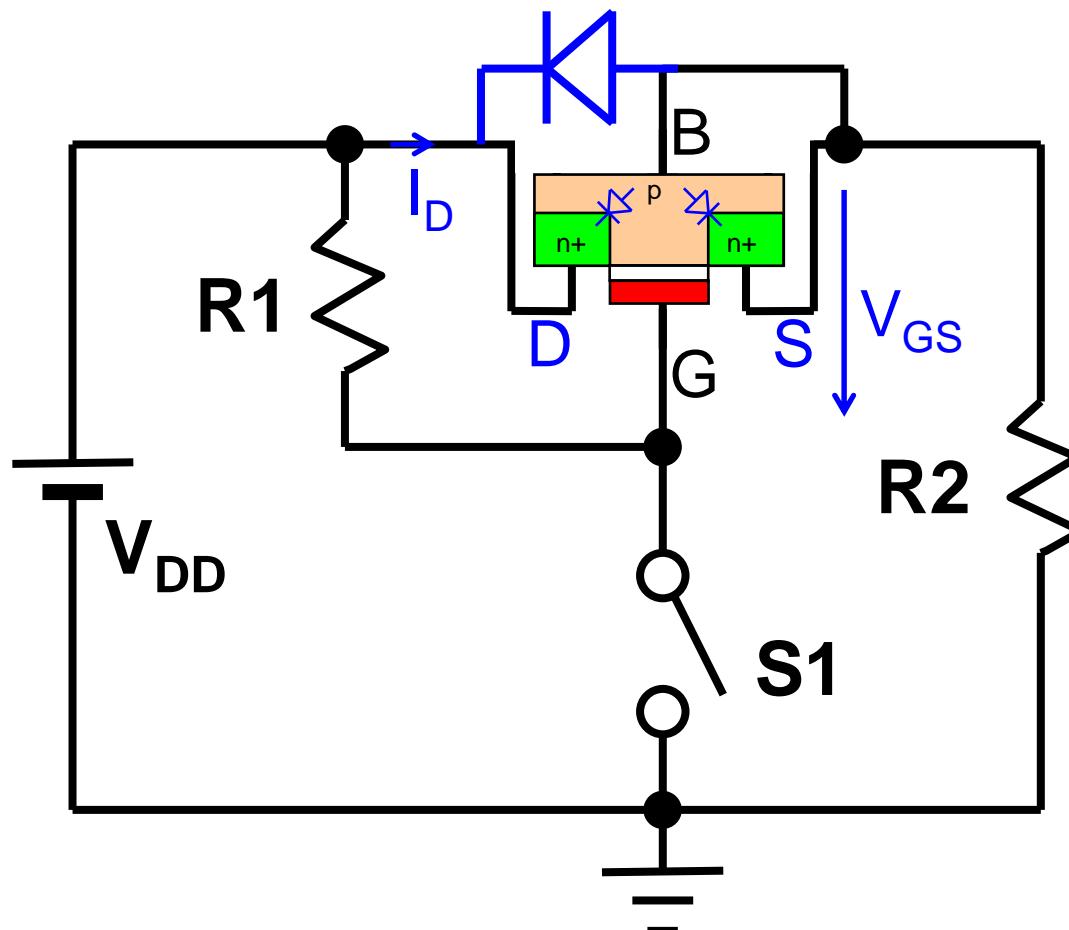
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.17 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_F = zuzenean polarizaturiko *pn* juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R_2, V_{DD} \gg |V_u| > V_F$



g) S_1 irekita

$$\sim V_{DD} - |V_u|$$

h) S_1 itxita

$$0 \text{ V}$$

Urratsak:

1. NMOS ala PMOS?
2. Oinarriko diodoa?
3. Draina?
4. $|V_{GS}| > |V_u|$?

2. OSAGAI AKTIBOAK Z.I.ETAN

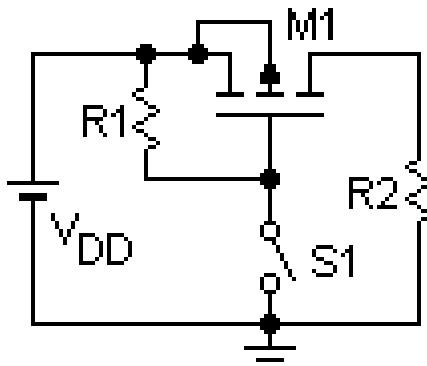
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.17 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

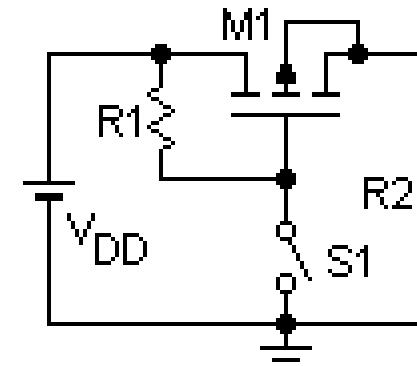
V_F = zuzenean polarizaturiko pn juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R_2$, $V_{DD} \gg |V_u| > V_F$



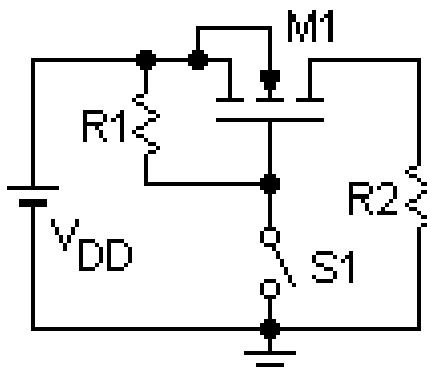
a) S1 irekita
0 V

b) S1 itxita
 $\sim V_{DD}$



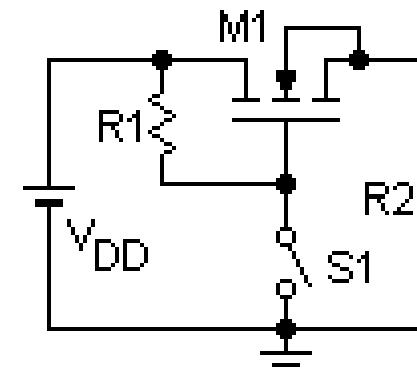
c) S1 irekita
 $V_{DD} - V_F$

d) S1 itxita
 $\sim V_{DD}$



e) S1 irekita
 $V_{DD} - V_F$

f) S1 itxita
 $V_{DD} - V_F$



g) S1 irekita
 $V_{DD} - |V_u|$

h) S1 itxita
0 V

2. OSAGAI AKTIBOAK Z.I.ETAN

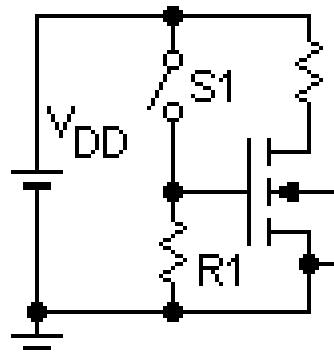
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.18 ARIKETA:

Zein tentsio dago irudiko zirkuituko R2 erresistentziaren muturren artean?

V_F = zuzenean polarizaturiko pn juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R_2, V_{DD} \gg |V_u| > V_F$

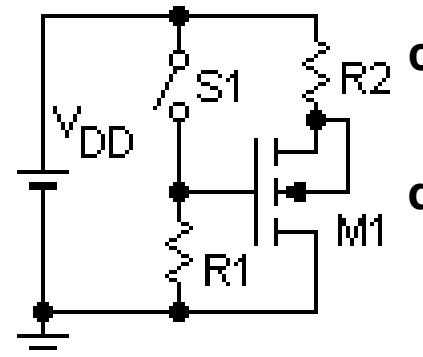


a) S1 irekita

0 V

b) S1 itxita

$\sim V_{DD}$

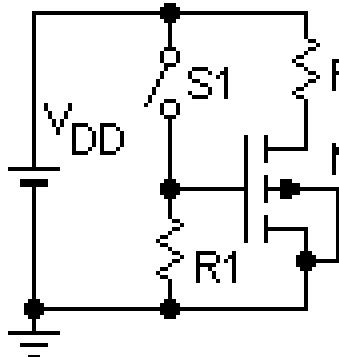


c) S1 irekita

$V_{DD} - V_F$

d) S1 itxita

$\sim V_{DD}$

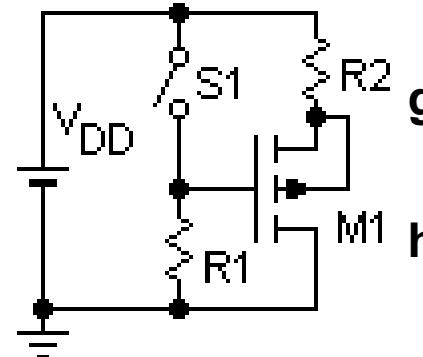


e) S1 irekita

$V_{DD} - V_F$

f) S1 itxita

$V_{DD} - V_F$



g) S1 irekita

$V_{DD} - |V_u|$

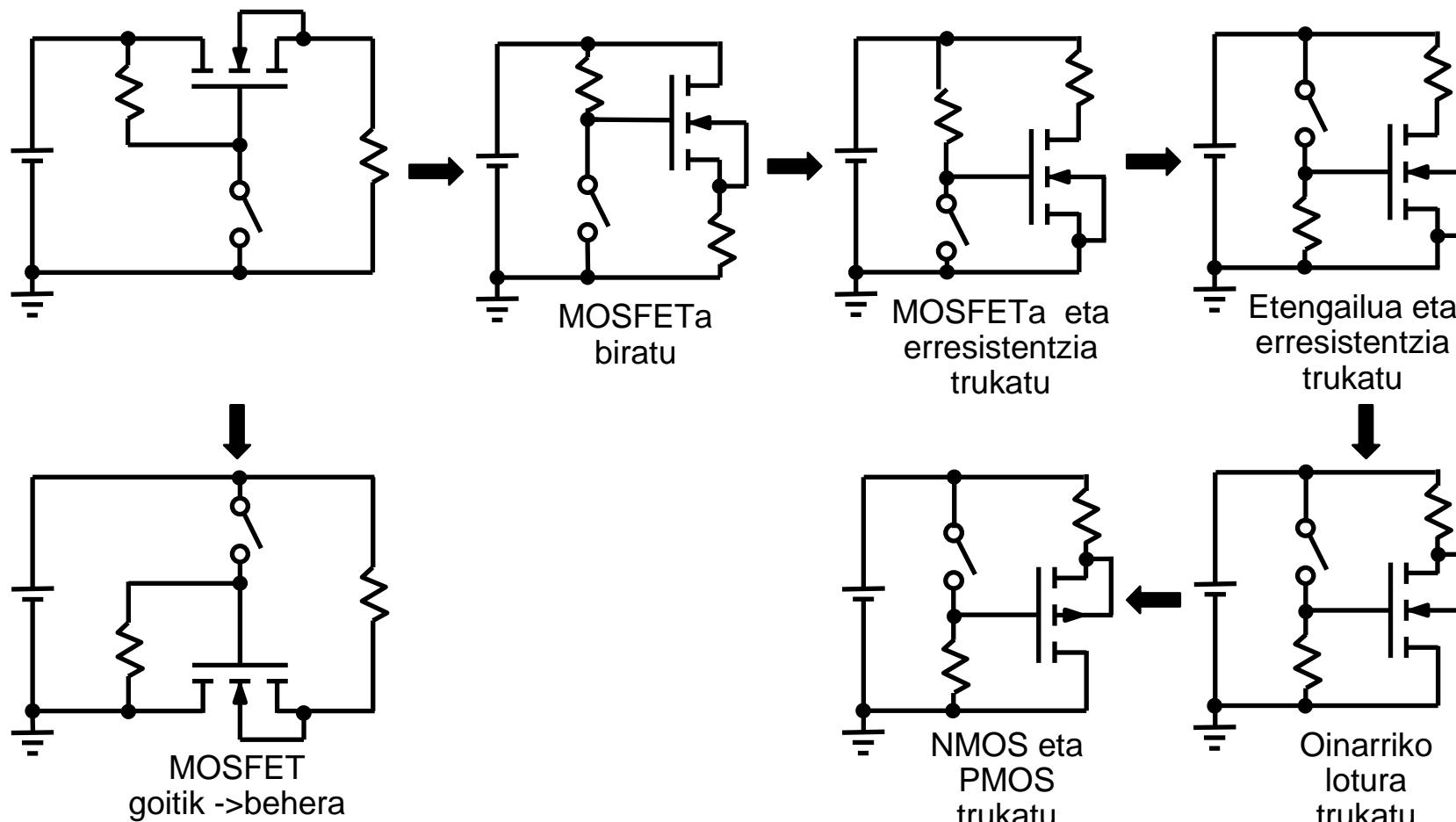
h) S1 itxita

0 V

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

LITEZKEEN ALDAKETAK MOSFETEN ARIKETETAN:

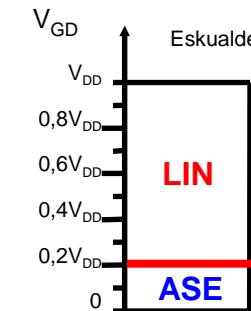
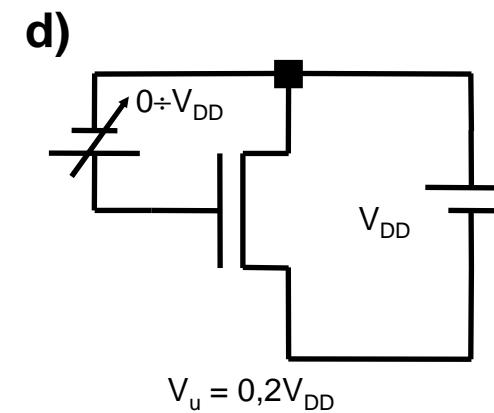
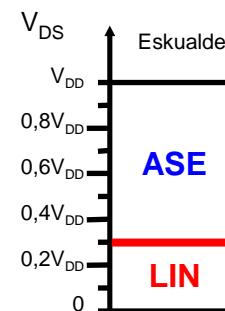
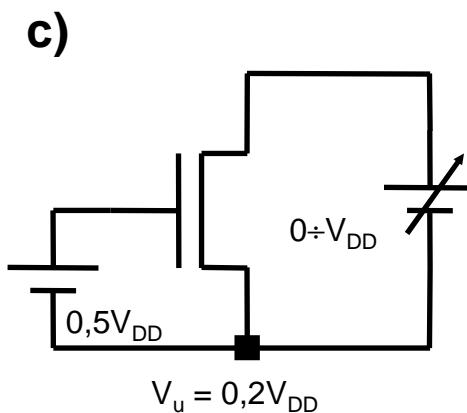
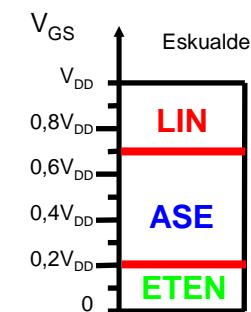
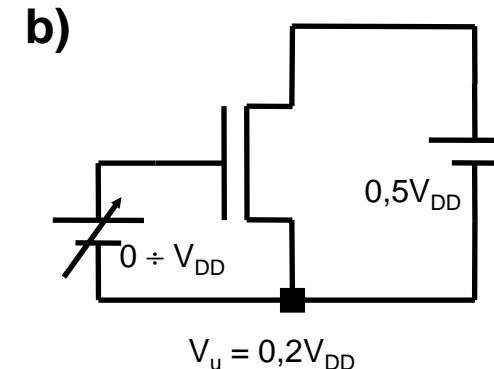
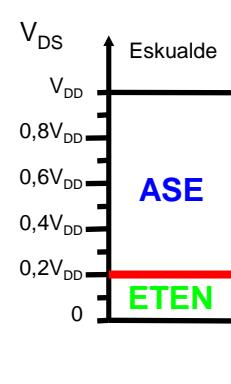
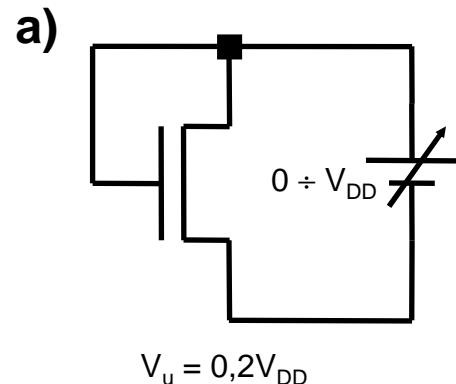


2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.19 ARIKETA:

Esan zein Ian-eskualdetan diharduen ugaltze-NMOS transistoreak, sorgailu-aldagaiaren tentsioaren arabera.



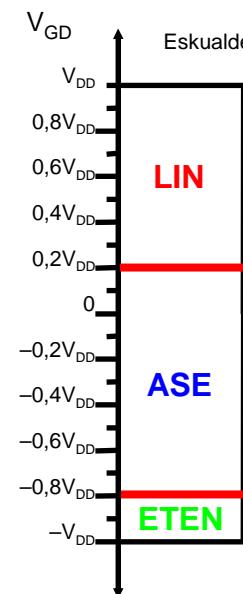
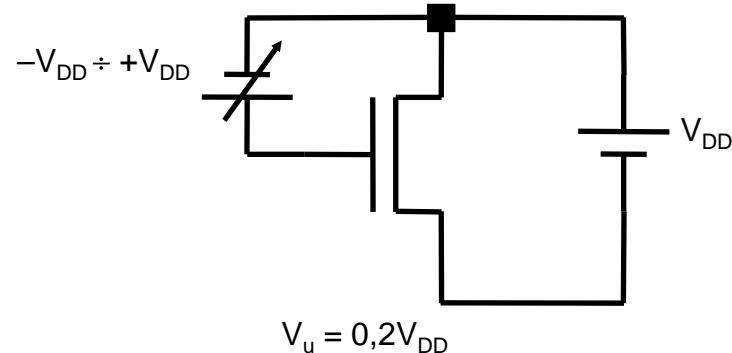
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.19 ARIKETA (Jarraipena):

Esan zein lan-eskualdetan diharduen ugaltze-NMOS transistoreak, sorgailu-aldagaiaren tentsioaren arabera.

e)



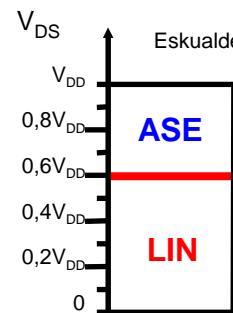
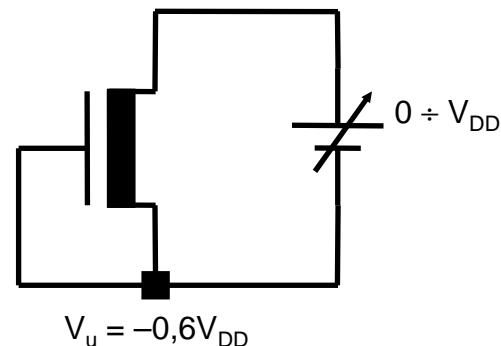
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

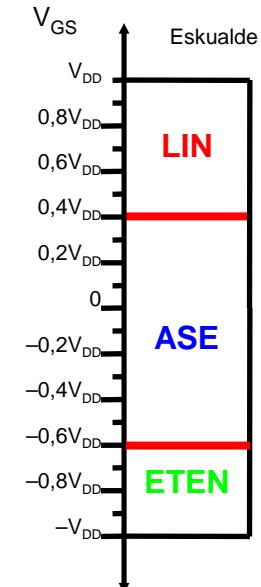
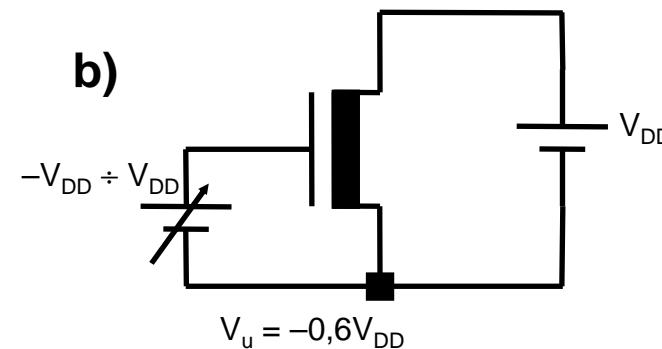
2.20 ARIKETA:

Esan zein lan-eskualdetan diharduen urritze-NMOS transistoreak, sorgailu-aldagaiaren tentsioaren arabera.

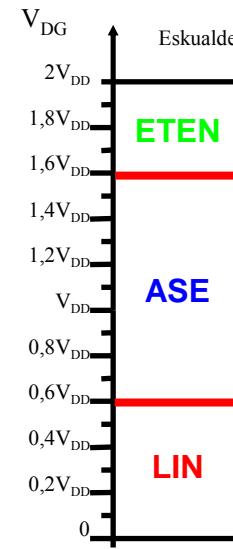
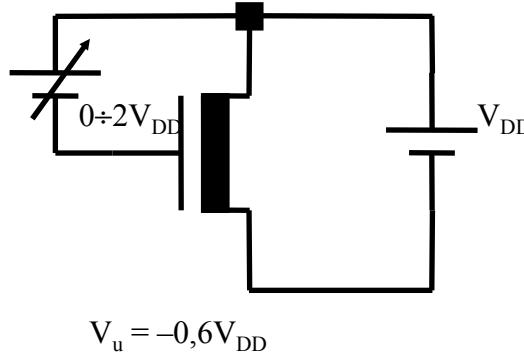
a)



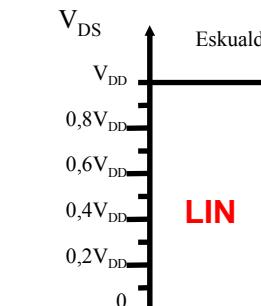
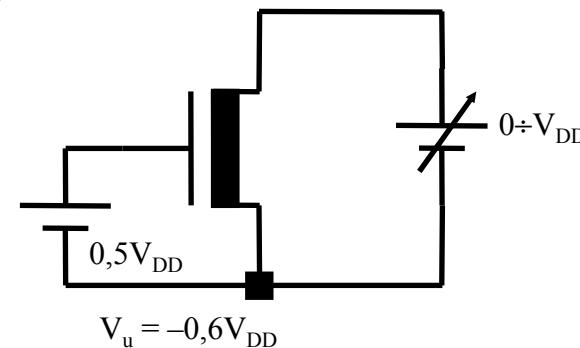
b)



c)



d)



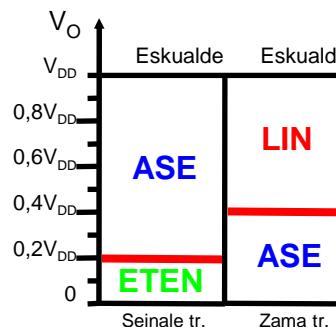
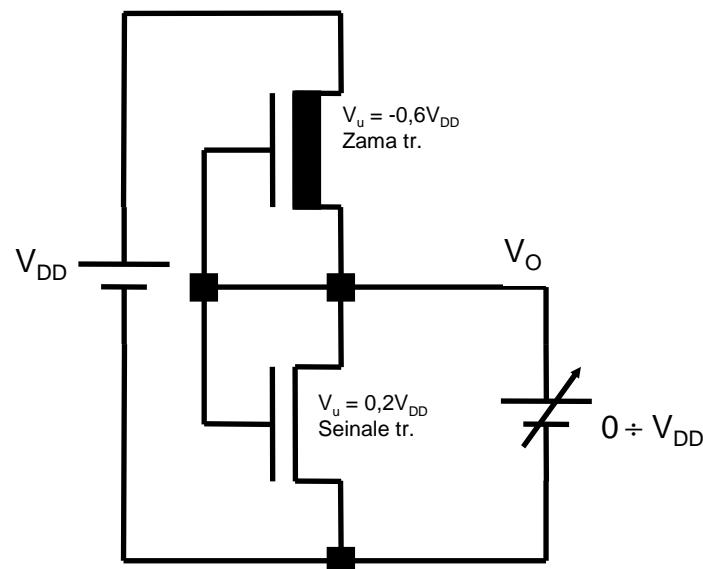
2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.20 ARIKETA (Jarraipena):

Esan zein lan-eskualdetan diharduen NMOS transistoreak, sorgailu-alda-gaiaren tentsioaren arabera.

e)



2. OSAGAI AKTIBOAK Z.I.ETAN

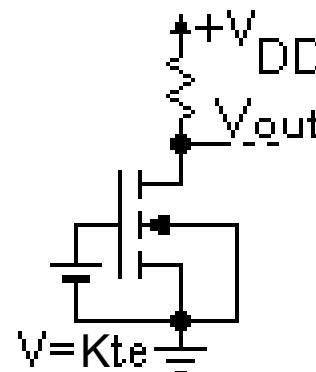
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.21 ARIKETA:

Tenperatura igotzean

(V_u ren aldaketa baztergarria dela hartuz)

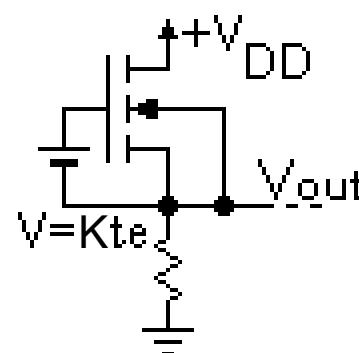
- a) ASETASUNEKO
eskualdean ari
dela hartuz:
Nola aldatzen da
Vout tentsioa?



$$T \uparrow \Rightarrow K \downarrow \\ V_{GS} = Kte. \Rightarrow I_D \downarrow$$

$\Rightarrow V_{out}$ HANDIAGO

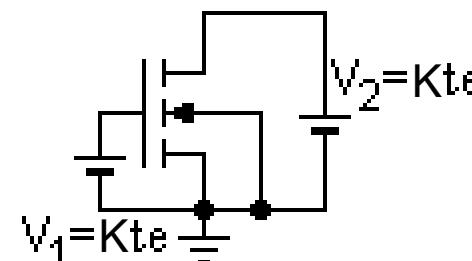
- b) ASETASUNEKO
eskualdean ari
dela hartuz:
Nola aldatzen da
Vout tentsioa?



$$T \uparrow \Rightarrow K \downarrow \\ V_{GS} = Kte. \Rightarrow I_D \downarrow$$

$\Rightarrow V_{out}$ TXIKIAGO

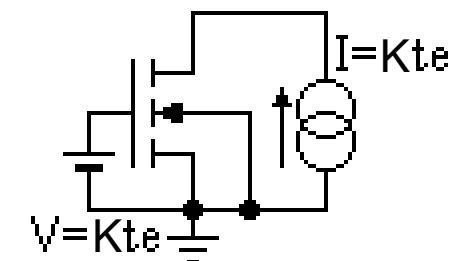
- c) Nola aldatzen da
transistorean
alferrik erretako
potentzia?



$$T \uparrow \Rightarrow K \downarrow \\ V_{GS} = Kte. \Rightarrow I_D \downarrow \\ P = V_{DS} \cdot I_D = V_{DS}^2 / R_{on}$$

$\Rightarrow P$ TXIKIAGO

- d) Nola aldatzen da
transistorean
alferrik erretako
potentzia?



$$T \uparrow \Rightarrow K \downarrow \\ V_{GS} = Kte. \Rightarrow I_D \downarrow \\ P = V_{DS} \cdot I_D = R_{on} \cdot I_D^2$$

$\Rightarrow P$ HANDIAGO

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.22 ARIKETA:

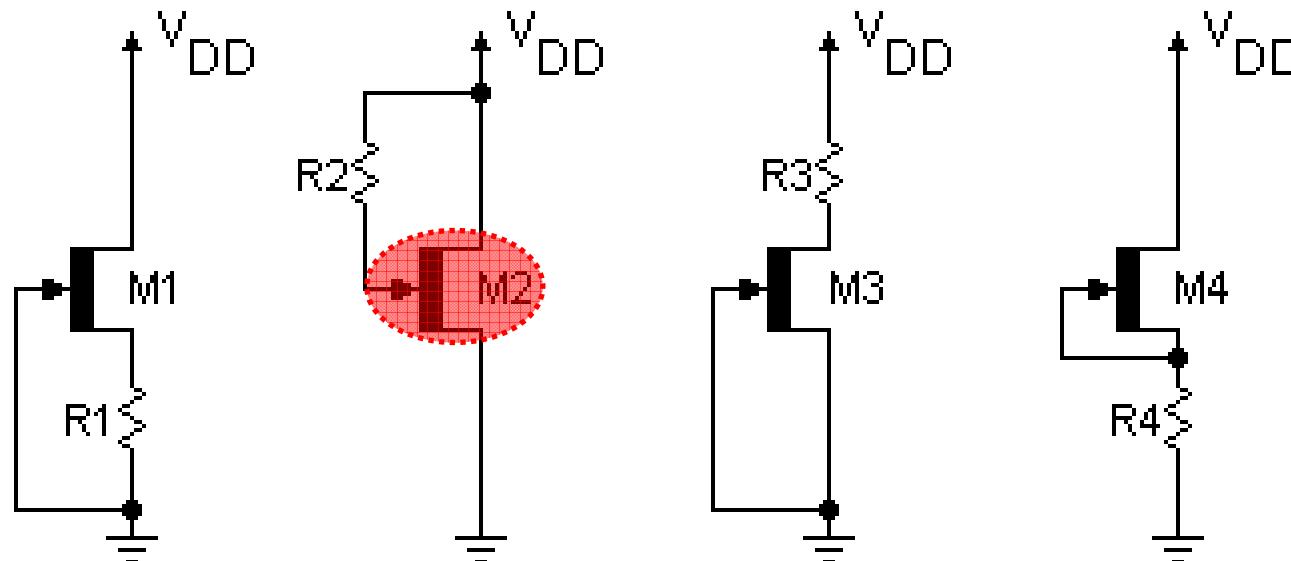
Irudiko MESFET transistoreak prozesu berean ekoitzi dituzte eta ateek neurri berak dauzkate.

Zein R erresistentziak eroaten du korronterik handiena?

Zein MESFETek eroaten du korronterik handiena?

V_F = zuzenean polarizaturiko Schottky juntura baten tentsio-erorikoa izanik.

Demagun: $R_{on} \ll R$, $V_{DD} \gg |V_t| > V_F$



$$V_R = \sim |V_t|$$

$$I_{R1}$$

$$I_{M1}$$

$$V_R = V_{DD} - V_F$$

$$< I_{R2}$$

$$< I_{M2}$$

$$V_R = \sim V_{DD}$$

$$I_{R3} = I_{M3}$$

$$= I_{M3}$$

$$V_R = \sim V_{DD}$$

$$I_{R4} = I_{M4}$$

$$= I_{M4}$$

$$< I_{M2}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.23 ARIKETA:

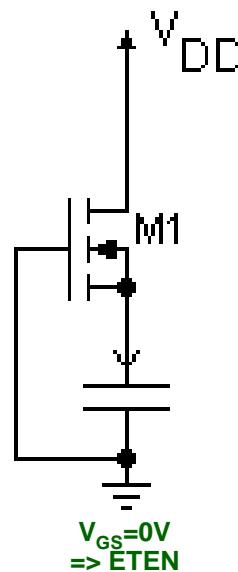
Zein da kondentsadorearen hasierako korrontea?

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

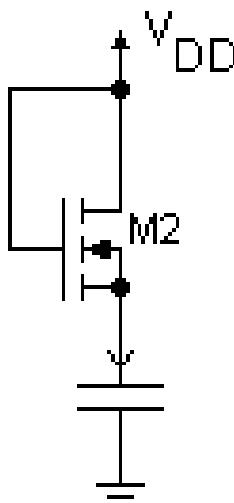
K = Gailuaren transeroankortasun-parametroa.

Demagun: $V_C(0^+)=0$, $V_u = 0,2V_{DD}$, 1. hurbilketa eta $V_{DD} > |V_u| > V_F$



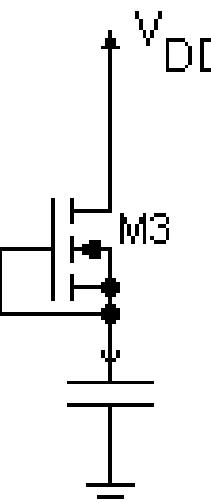
$$I_C(0^+) = \text{0 A}$$

$V_{GS}=0V$
=> ETEN

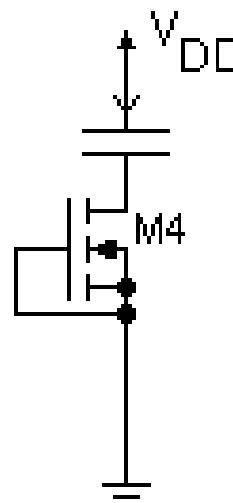


$$\begin{aligned} V_{GD} &= 0V < 0,2V_{DD} = V_u \\ &\Rightarrow \text{ASE} \\ K/2(V_{DD}-0,2V_{DD})^2 & \\ &= 0,32K(V_{DD})^2 \end{aligned}$$

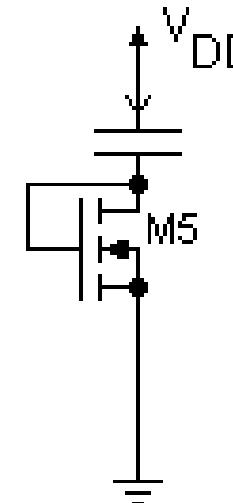
$$V_C(t \rightarrow \infty) = V_{DD} - V_u$$



$$0 \text{ A}$$

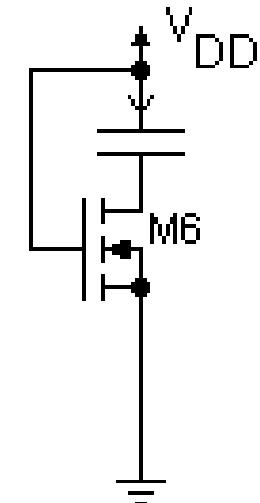


$$0 \text{ A}$$



$$\begin{aligned} K/2(V_{DD}-0,2V_{DD})^2 & \\ &= 0,32K(V_{DD})^2 \end{aligned}$$

$$V_{DD} - V_u$$



$$\begin{aligned} K/2(V_{DD}-0,2V_{DD})^2 & \\ &= 0,32K(V_{DD})^2 \end{aligned}$$

$$V_C(t \rightarrow \infty) = 0 \text{ V}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.24 ARIKETA:

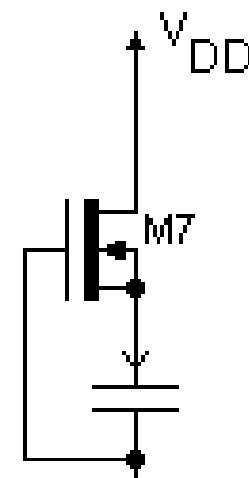
Zein da kondentsadorearen hasierako korrontea?

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

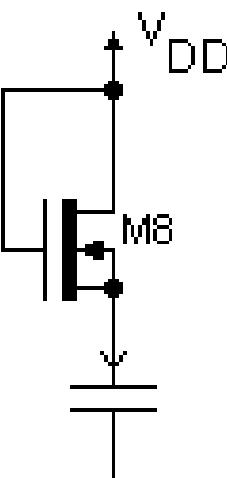
K = Gailuaren transeroankortasun-parametroa.

Demagun: $V_C(0^+) = 0$, $V_u = -0,6V_{DD}$, 1. hurbilketa eta $V_{DD} > |V_u| > V_F$



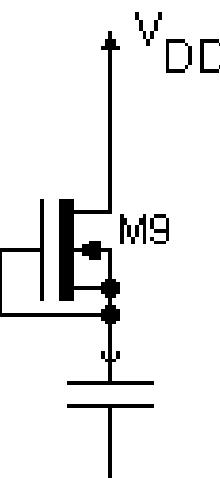
$$V_{GD} = -V_{DD} < -0,6V_{DD} = V_u \Rightarrow SAT$$

$$\begin{aligned} I_C(0^+) &= K/2(0+0,6V_{DD})^2 \\ &= 0,18K(V_{DD})^2 \end{aligned}$$

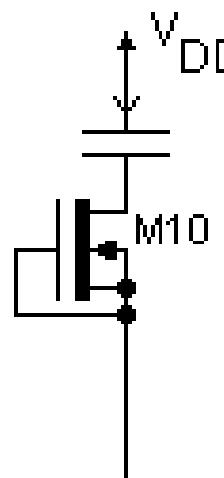


$$V_{GD} = 0V > -0,6V_{DD} = V_u \Rightarrow LIN$$

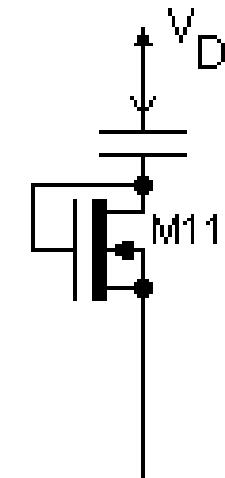
$$\begin{aligned} &K(V_{DD}+0,6V_{DD})V_{DD} \\ &= 1,6K(V_{DD})^2 \end{aligned}$$



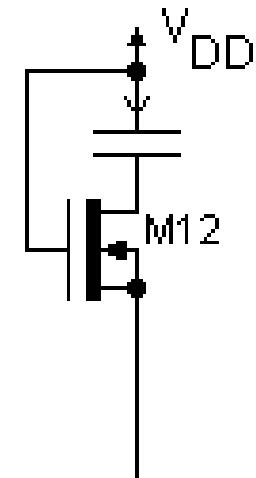
$$\begin{aligned} &K/2(0+0,6V_{DD})^2 \\ &= 0,18K(V_{DD})^2 \end{aligned}$$



$$\begin{aligned} &K/2(0+0,6V_{DD})^2 \\ &= 0,18K(V_{DD})^2 \end{aligned}$$



$$\begin{aligned} &K(V_{DD}+0,6V_{DD})V_{DD} \\ &= 1,6K(V_{DD})^2 \end{aligned}$$



$$\begin{aligned} &K(V_{DD}+0,6V_{DD})V_{DD} \\ &= 1,6K(V_{DD})^2 \end{aligned}$$

$$V_C(t \rightarrow \infty) = 0,6V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

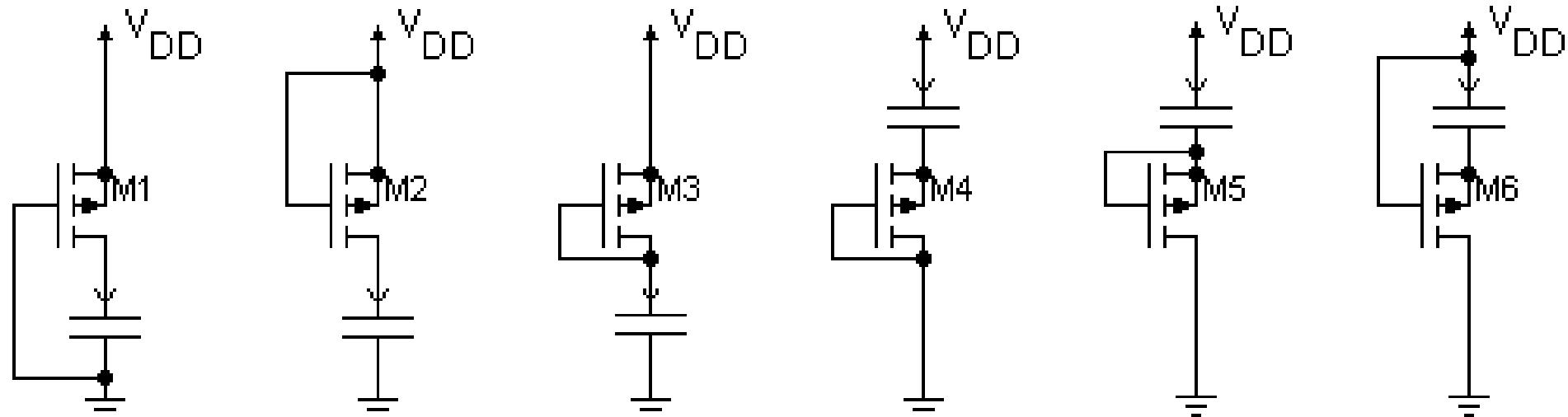
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.25 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

Demagun: $V_C(0^+) = 0 \text{ V}$ eta $V_{DD} > |V_u| > V_F$



$$V_C(t \rightarrow \infty) = V_{DD}$$

$$0 \text{ V}$$

$$V_{DD} - |V_u|$$

$$V_{DD} - |V_u|$$

$$0 \text{ V}$$

$$0 \text{ V}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

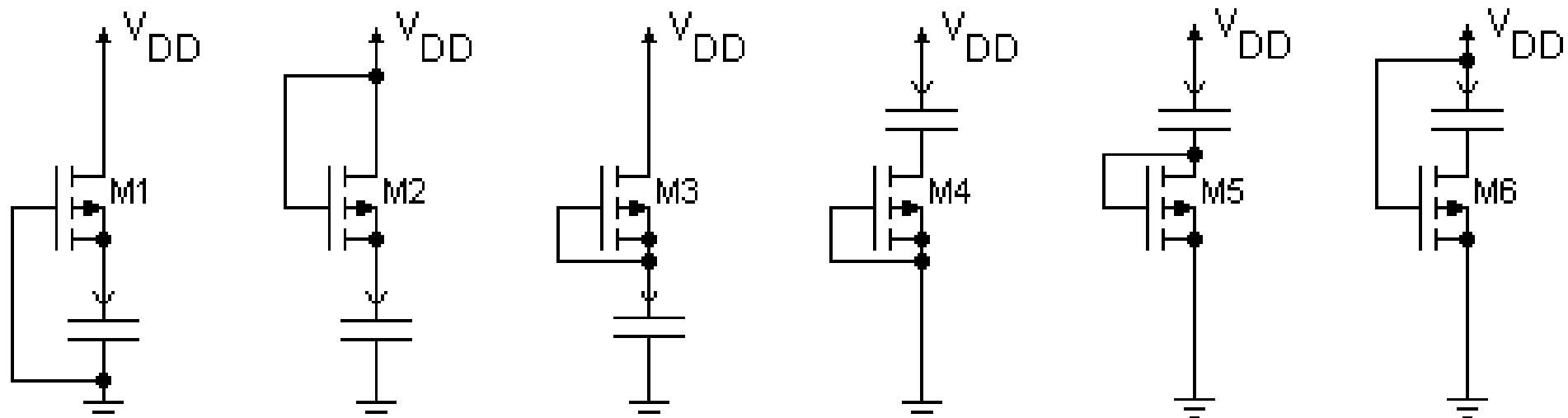
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.26 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

Demagun: $V_C(0^+) = 0 \text{ V}$ eta $V_{DD} > |V_u| > V_F$



$$V_C(t \rightarrow \infty) = V_{DD}$$

$$V_{DD} - V_F$$

2. OSAGAI AKTIBOAK Z.I.ETAN

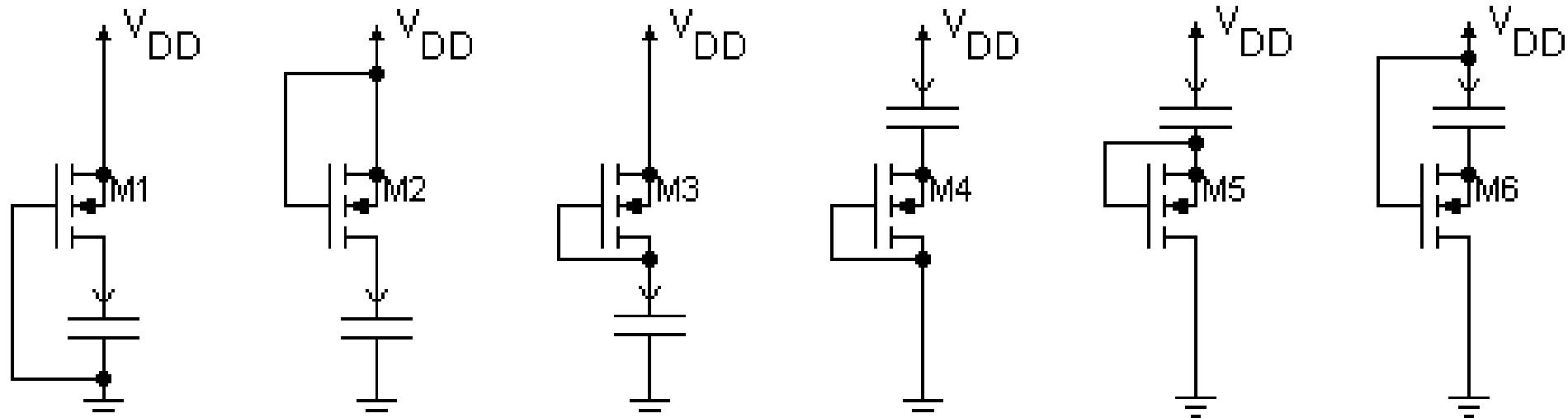
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.27 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

Demagun: $V_C(0^+) = 0 \text{ V}$ eta $V_{DD} > |V_u| > V_F$



$$V_C(t \rightarrow \infty) = V_{DD} - V_F$$

$$V_{DD} - V_F$$

$$V_{DD} - V_F$$

$$V_{DD} - V_F$$

$$V_{DD} - V_F$$

$$V_{DD}$$

2. OSAGAI AKTIBOAK Z.I.ETAN

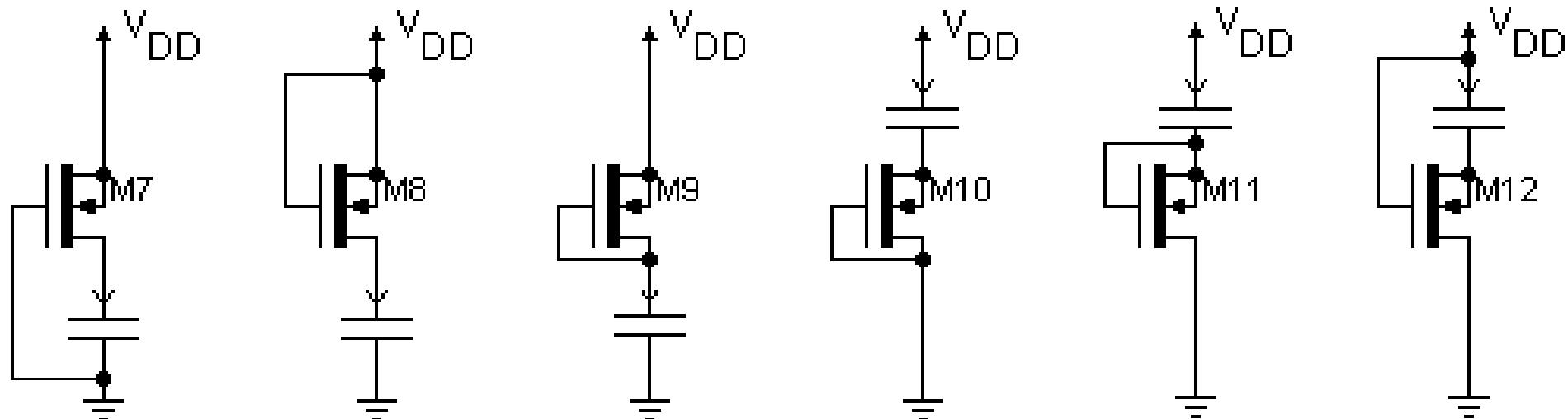
2.4 ZIRKUITU INTEGRATUETAKO OSAGAI AKTIBOEN ARIKETAK

2.28 ARIKETA:

Zein da kondentsadoreko tentsioa iragankorraren amaieran?

V_F = zuzenean polarizaturiko p-n juntura baten tentsio-erorikoa izanik

Demagun: $V_C(0^+)=0$ V eta $V_{DD} > |V_u| > V_F$



$$V_C(t \rightarrow \infty) = V_{DD} - V_F$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

$$V_{DD}$$

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.1 Zirkuitu integratuen ekoizpena

3.2 Oinarri erdieroaleak

3.3 Kristal norabide bakarreko silizioa lortzea

3.4 Norabide bakarreko kristalen hazkundea

3.5 Oinarria prestatzea

3.6 Epitaxia hazkundea

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea

3.8 Oxidazioa, isolatzaileak eta polisilizioa gainjartzea

3.9 Litografia-teknikak

3.10 Metalizazioa

3.11 Kapsulatzea

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.1 Zirkuitu integratuen ekoizpena

- Ekoizpen-prozesua edo teknologia: Diseinu geometrikoa => Zirkuitu integratua
- Zirkuitu integratua =>
maila eroaleak, isolatzaileak eta gaiak gainjarri, transistoreak sortzeko
Zirkuitu integratuen diseinatzaileak => Irudi geometrikoak zehaztu
Teknologiak => Mailak sorrarazi eta bakoitzean irudi geometrikoak gauzatu
- Z.I. ekoizteko teknologia =>
Inoiz gauzaturiko ekoizteko **prozesurik zehatzena**
- Teknologia-prozesu garatu samarrak =>
Z.I.ren diseinatzailea ez dute kezkatzen **ekoizteko detaile guztiekin**
- Atal honek teknologiaren ikuspegia aurkezten du, ildo nagusiak barne, batez ere Z.I.ren diseinuan eragiten diotenak.

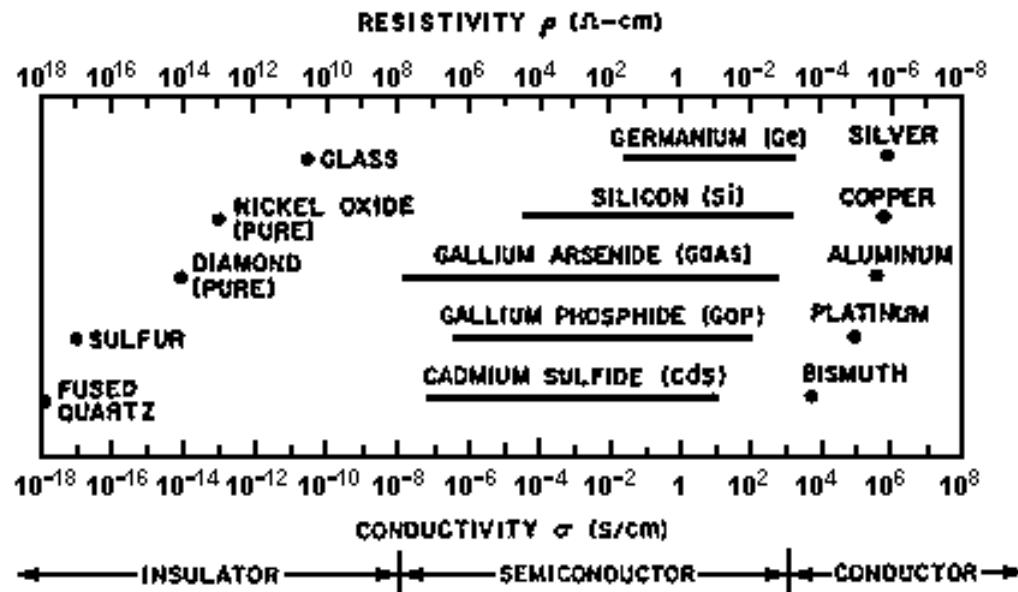
3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.2 Oinarri eroaleak

Ikuspuntu elektrikotik gaiak sailkatu:

Isolatzaileak: erresistititatea $> 10^8 \Omega\cdot\text{cm}$

Eroaleak: erresistititatea $< 10^{-8} \Omega\cdot\text{cm}$



Typical range of conductivities for insulators, semiconductors, and conductors.

Berezko gaien mugikortasunak

($\text{cm}^2/\text{V}\cdot\text{s}$)

Germanio:	$\mu_n = 3900$	$\mu_p = 1900$
Silizio:	$\mu_n = 1500$	$\mu_p = 480$
Galio arseniuro:	$\mu_n = 8500$	$\mu_p = 400$

Gailu eta zirkuitu integratuak => kristal-egitura bakarra (**norabide bakarreko kristal**)

Erdieroaleak honelakoak izan daitezke:

Bakunak: germanio eta silizio

eta konposatuak: galio arseniuro, galio fosfoarseniuro, galio eta aluminio arseniuro, etab.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.3 Norabide bakarreko kristal-silizioa lortu

3.3.1 Prozesu kimikoak eta fisikoak

Prozesu **kimikoak**:

1ppm -ko (sei bederatziko) purutasun gradua lor dezakete

Prozesu **fisikoak**:

Mila milioiko hamar (zortzi bederatziko) zatira irits daitezke

Bereizte koefizientea.

Ezpurutasun kontzentrazioa solidoa

$$K_0 = \frac{\text{Ezpurutasun kontzentrazioa solidoa}}{\text{Ezpurutasun kontzentrazioa likidoa}}$$

Aldeka arazteko prozesua egin daiteke $\Rightarrow K_0 < 1$.

Silizioan:

$$K_{(\text{fósforo})} = 0,04$$

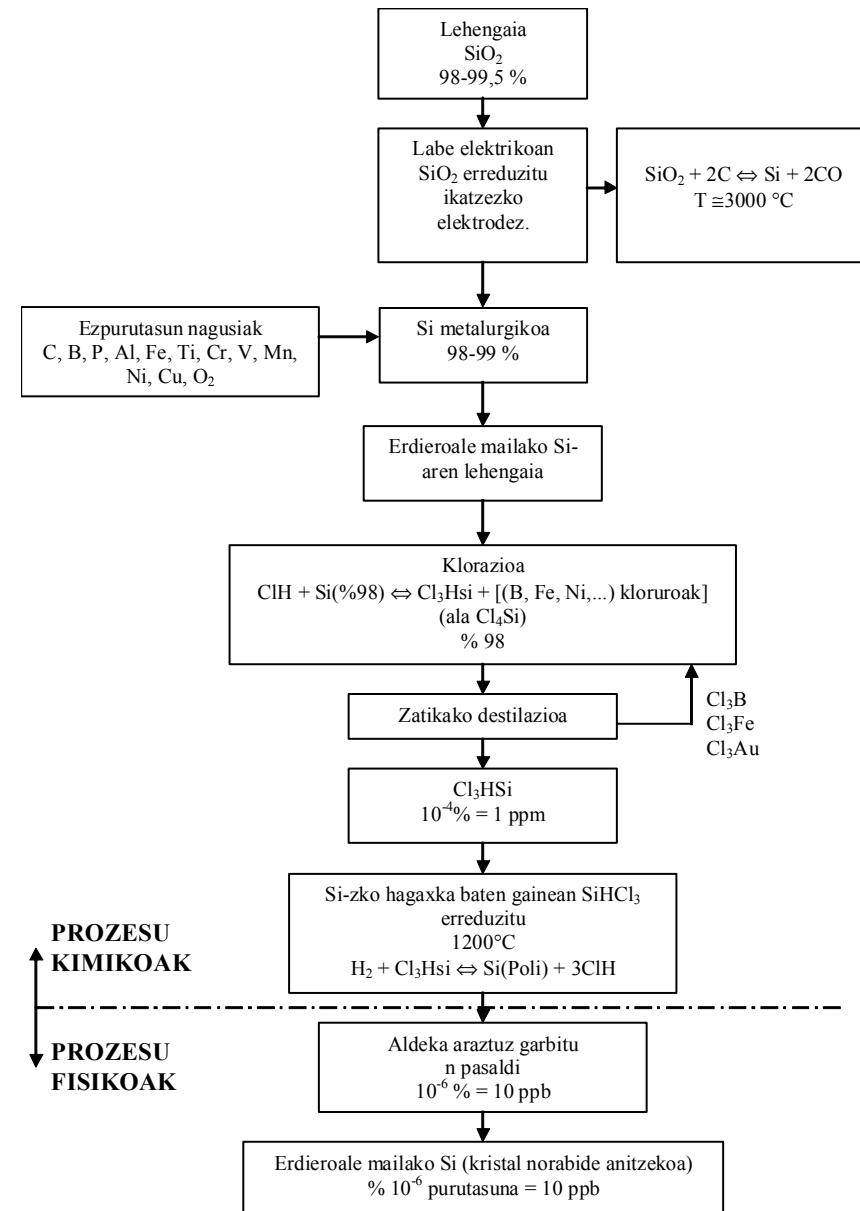
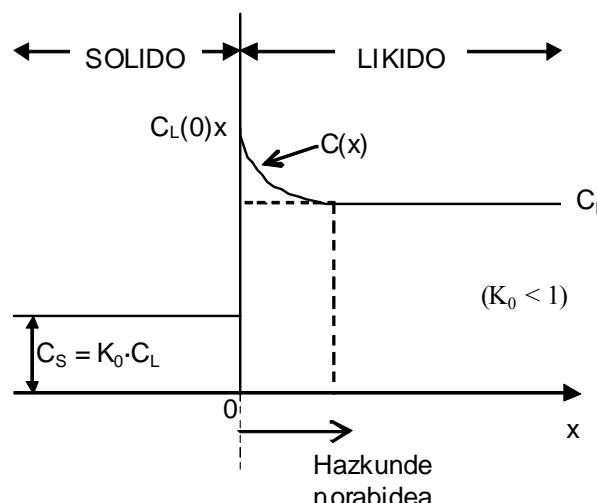
$$K_{(\text{arsénico})} = 0,07$$

$$K_{(\text{Al},\text{Ga},\text{In})} = 0,01$$

$$K_{(\text{boro})} = 0,68$$

Oro har:

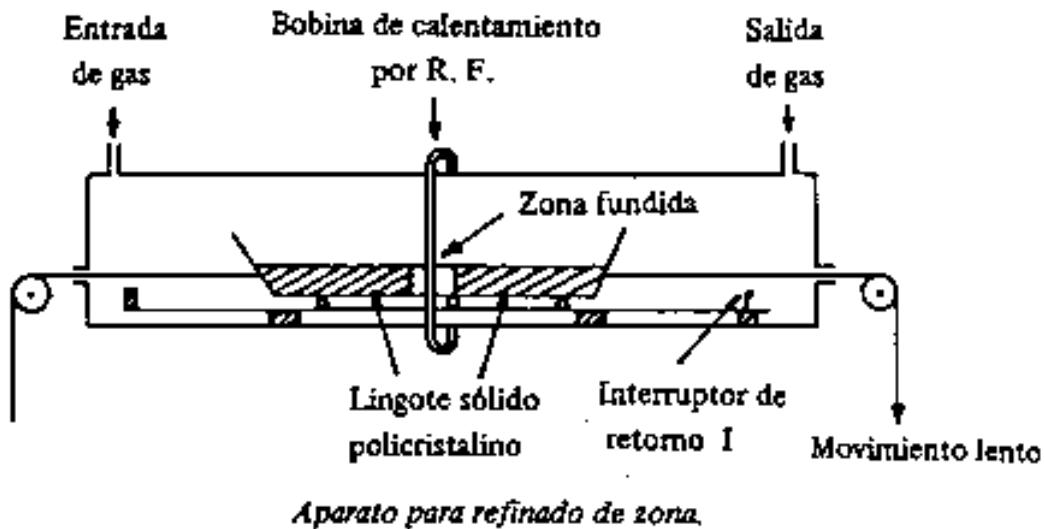
$$K_{0(p)} > K_{0(n)}$$



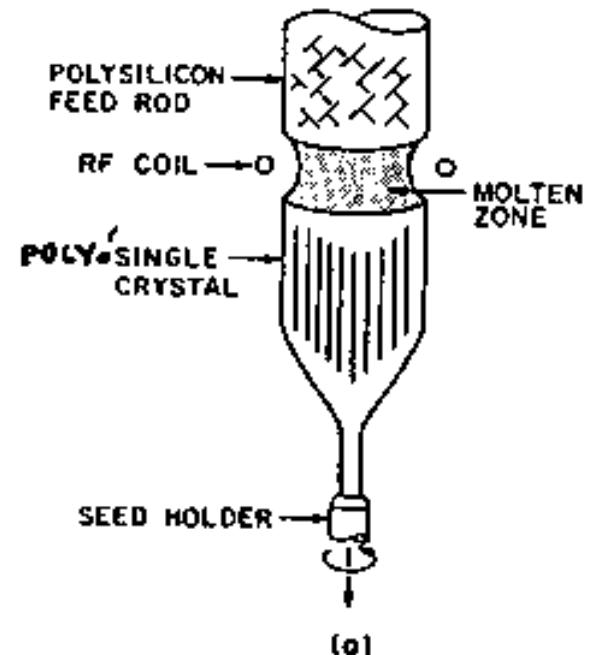
3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.3 Norabide bakarreko kristal-silizioa lortu

3.3.2 Aldeka arazteko sistemak



Ontzitxoaren metodoa



Float zone process. (a) Schematic setup.

Alde flotatzailearen metodoa

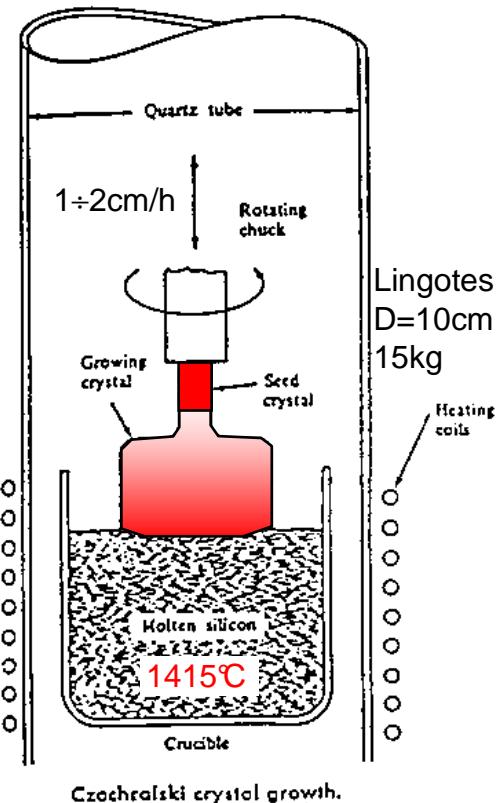
Euskarri-ontzirik ez erabiltzeak kutsadura iturriak desagerrazten ditu

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

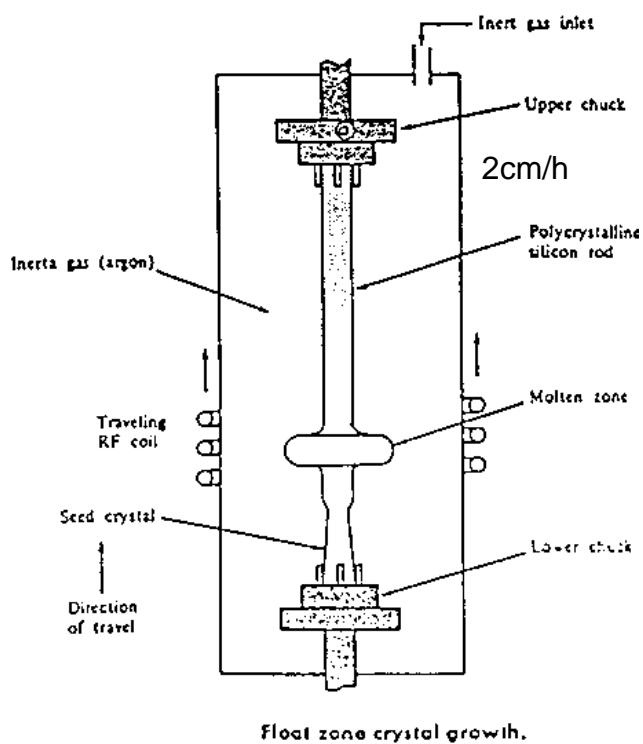
3.4 Norabide bakarreko kristalen hazkundea

Helburua: barra edo lingote erako **kristalak**. Ezaugarriak: hazkunde **norabide** bakarra zehazturiko **dopaketa**

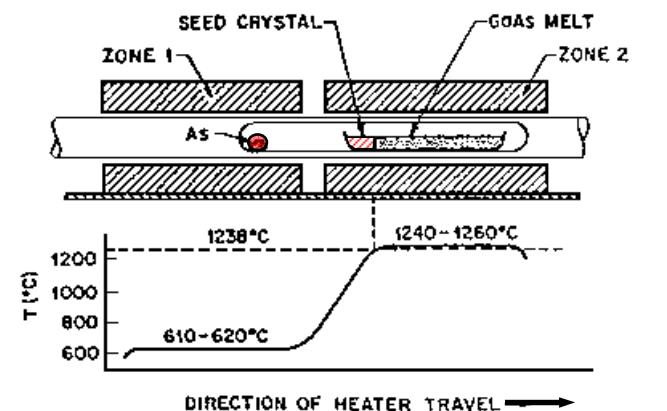
3.4.1 Czochralski metodoa



3.4.2 Alde flotatzailearen metodoa



3.4.3 Bridgman metodoa

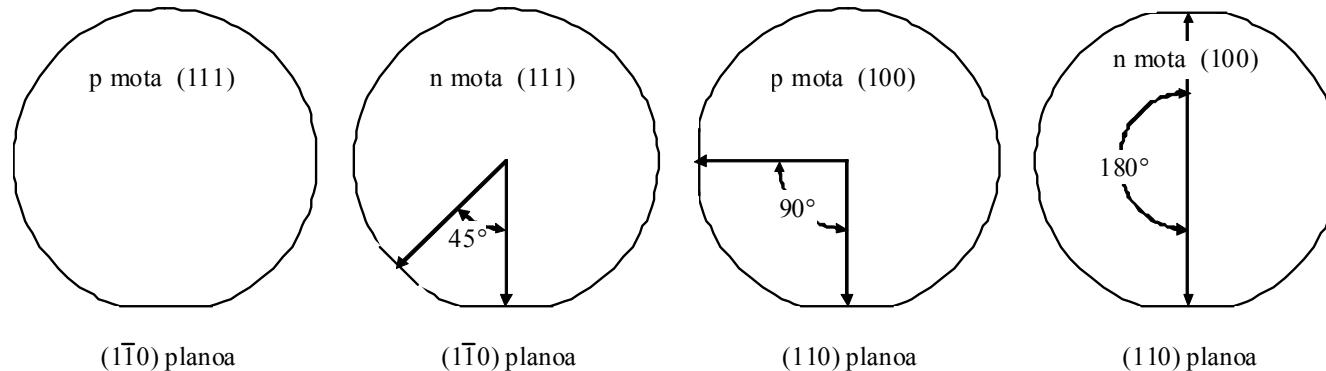


Bridgman technique for gallium arsenide with temperature profile of the furnace.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

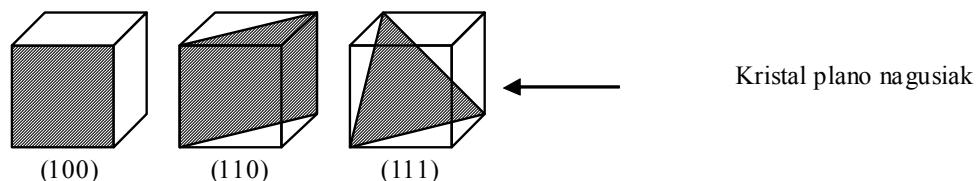
3.5 Oinarria prestatu

3.5.1 Lingoteak markatu



Alakek adierazten dute:
Kristaltze planoa
Dopaketa mota

Olatetako alaken egoera arautuak, SEMIK (Semiconductor Equipment and Materials Institute) onarturikoak, erresistibitate mota eta norabidea bereizteko asmoz. Alaka handiak, beti dagoenak, (110) ala (1T0) planoarekin ebakidura adierazten du. Alaka txikiak kodetu besterik ez du egiten.



3.5.2 Olatak moztu

Diamante-hautseko zerra biribilaz

3.5.3 Oinarria leundai

Mekanikoki leundai: gero eta ale txikiagoko alumina hautsezko oihalak

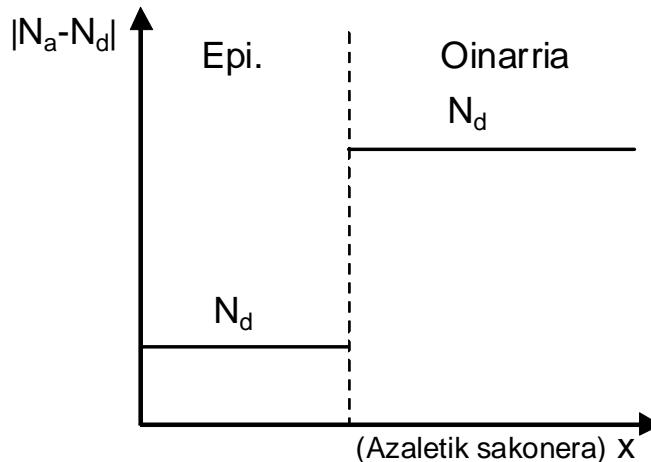
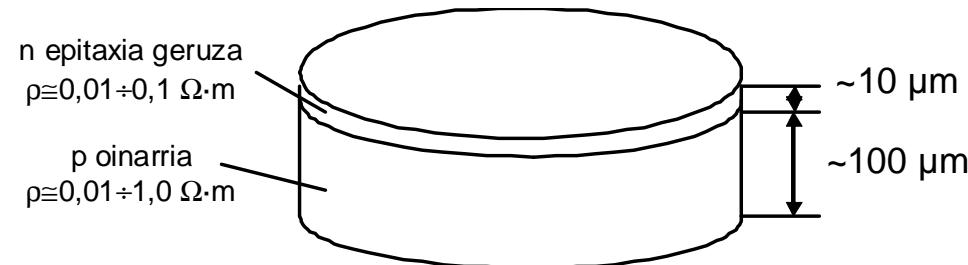
Kimikoki leundai: azido nitrikoa (oxidatzailea) + Azido fluorhidrikoa (oxidoari eraso)

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

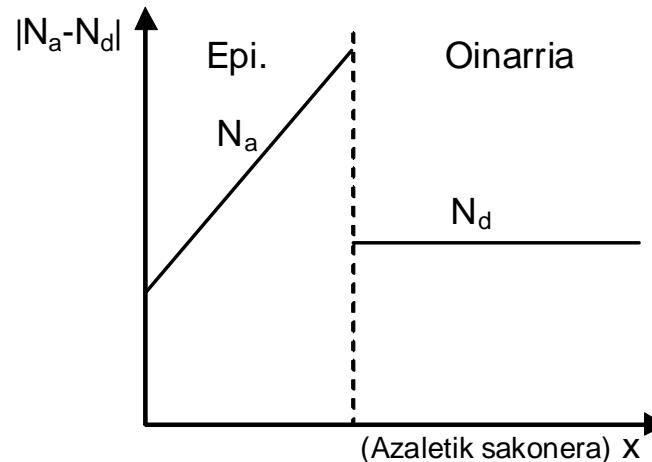
3.6 Epitaxia hazkundea

Epitaxia => “gainean hazi”

- Haziaren lana egiten duen oinarri baten gainean **norabide bakarreko kristal geruza mehe bat** hazarazi.
- Gaiak urtzeko puntu baino **temperatura txikiagotan** (% 40 eta % 70en artean).
- Epitaxia geruzen **kontzentrazioak eta dopaketa motak oinarriaren desberdinak** izan daitezke.



Oso dopaketa homogeneoa



Kontrolpeko profilak

- Oinarriko **azal osoaren gainean** hazten da geruza (epitaxia **bakarra**, ez tokiz toki)

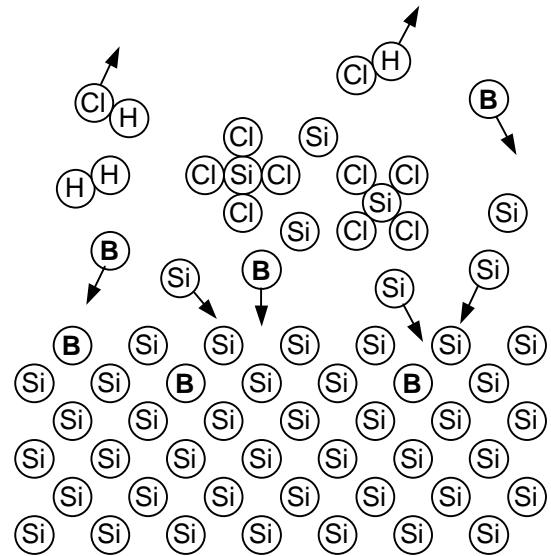
Epitaxia hazkundearen teknikak:

- Lurrun faseko epitaxia V.P.E.
- Fase likidoko epitaxia L.P.E.
- Molekula-sorten epitaxia M.B.E.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

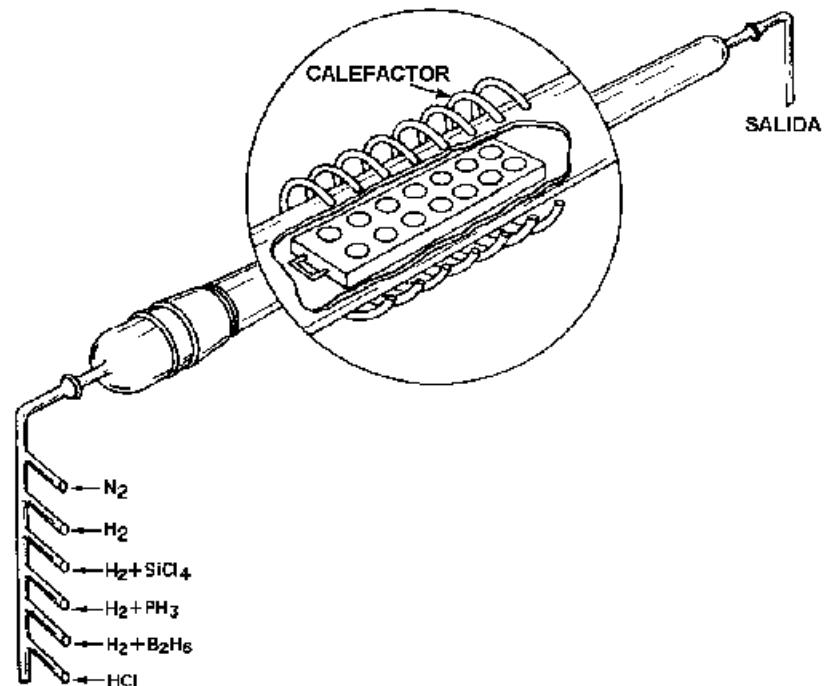
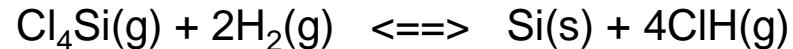
3.6 Epitaxia hazkundea

3.6.1 Lurrun faseko epitaxia (V.P.E.)



Epitaxia geruza bat hazarazi

1200 °C



Siliziozko epitaxia geruzak
hazarazteko sistema.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea

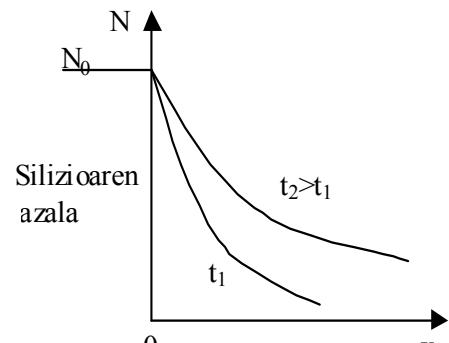
Kontrolpeko ezpurutasun kopuruak sartu oinarrian ala horren eskualde mugatu batzuetan, ezaugarri elektrikoak aldatzeko asmoz.

3.7.1 Ezpurutasunak barreiatu

3.7.1.1 Barreiaketa legea (edo Ficken 2. legea)

$$\frac{\partial N}{\partial t} = D \cdot \frac{\partial^2 N}{\partial x^2}$$

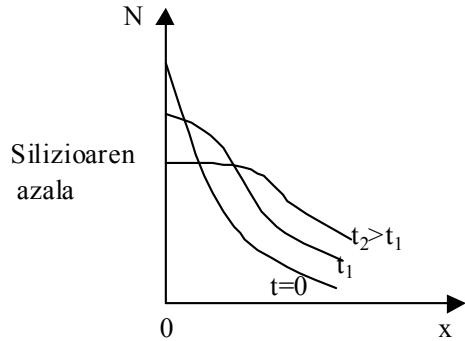
3.7.1.2 Errore funtzioko osagarria



$$N(x,t) = N_0 \cdot \left(1 - \frac{2}{\sqrt{\pi}} \cdot \int_0^{\frac{x}{2\sqrt{D \cdot t}}} e^{-\lambda^2} d\lambda \right)$$

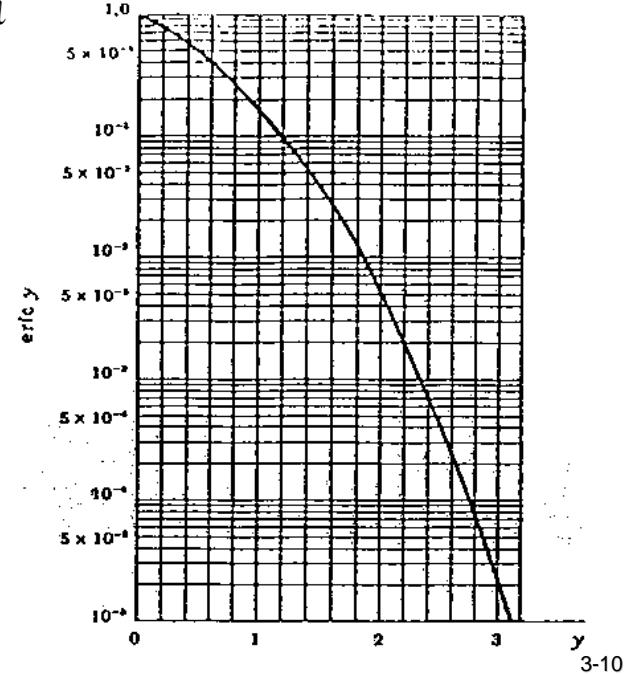
$$N(x,t) = N_0 \cdot \operatorname{erfc} \frac{x}{2\sqrt{D \cdot t}}$$

3.7.1.3 Gauss-en banaketa



$$N(x,t) = \frac{Q}{\sqrt{\pi \cdot D \cdot t}} \cdot e^{-\frac{x^2}{4 \cdot D \cdot t}}$$

N(x,t)	Azaletik x sakonerako puntu bateko kontzentrazioa, t denboraren ondoren, atomo/cm ³ -tan.
N ₀	Azaleko kontzentrazioa, atomo/cm ³ -tan.
x	Sakonera, cm-tan.
D	barreiaketa konstantea (cm ² /s).
t	Denbora, segundotan.

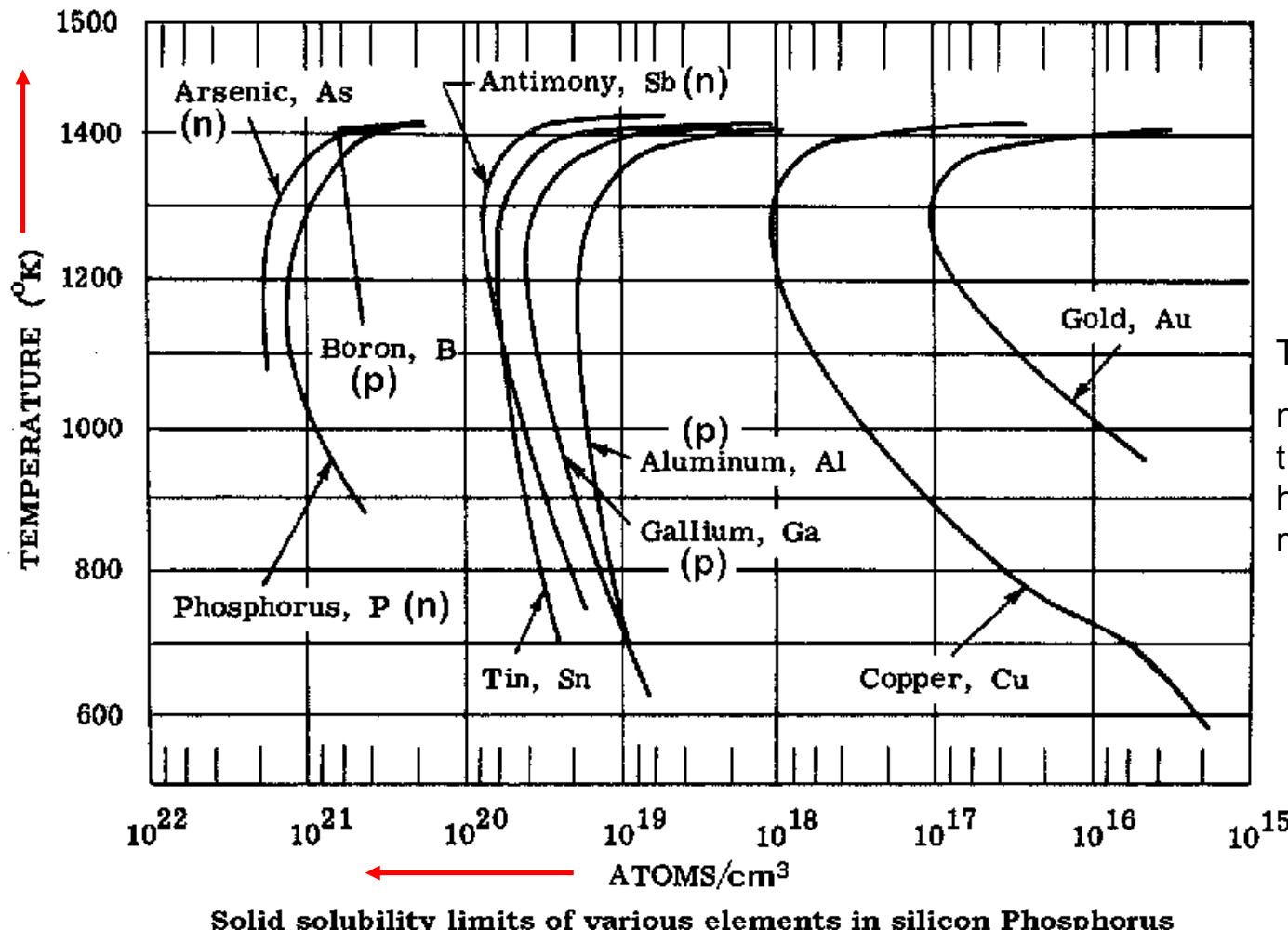


3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea 3.7.1 Ezpurutasunak barreiatu

3.7.1.4 Solidoaren disolbagarritasuna

SD Silizio solidoa disolba daitekeen gaiaren N_0 kontzentraziorik handiena, tenperatura jakin batean



Oro har:
 $SD(n) > SD(p)$

Transistore bipolarretan:
n motako igorlea (npn
transistorea) => dopaketa
handiagoa lortuko da, p
motakoan baino.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea 3.7.1 Ezpurutasunak barreiatu

3.7.1.5 Barreiaketa-koefizienteak

- D Dopatzaile jakin baten barreiatzeabiadura, tenperatura jakin batean

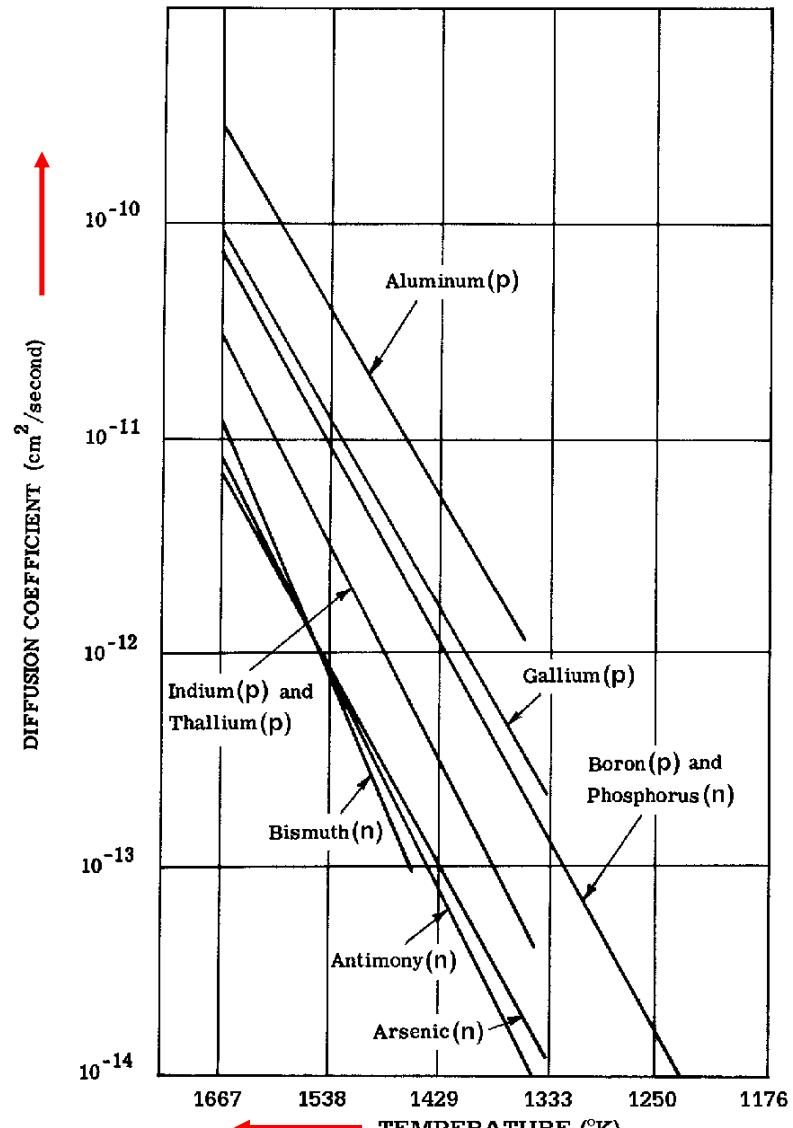
Gradu gutxi gehiagok bikoitzu ahal dute barreiaketa koefizientea

Oro har:
 $D(n) < D(p)$

Baina $D(\text{fosforo},n) = D(\text{boro},p)$

Transistore bipolarretan:

p motako baseak (npn transistorea) => eragozten du beroak C-B juntura mugiaraztea, basea barreiatzean.

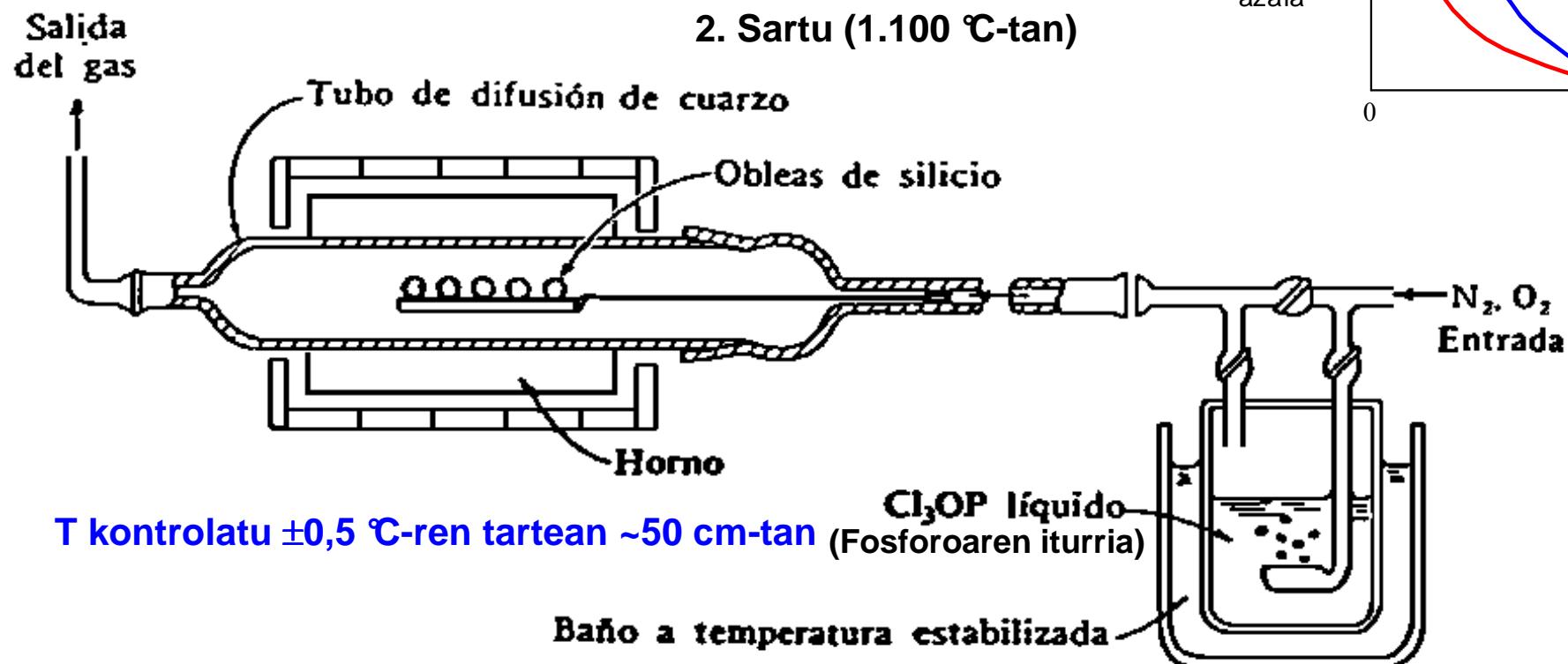


3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea 3.7.1 Ezpurutasunak barreiatu

3.7.1.6 Ohiko barreiaketa-labea

$T \approx 1000 \text{ }^{\circ}\text{C}$



Gauss-en banaketa:

1. Aurre-gainjarri (900 $^{\circ}\text{C}$ -tan)
2. Sartu (1.100 $^{\circ}\text{C}$ -tan)

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaaketa eta ioi-txertatzea

3.7.2 Ioi-txertatzea

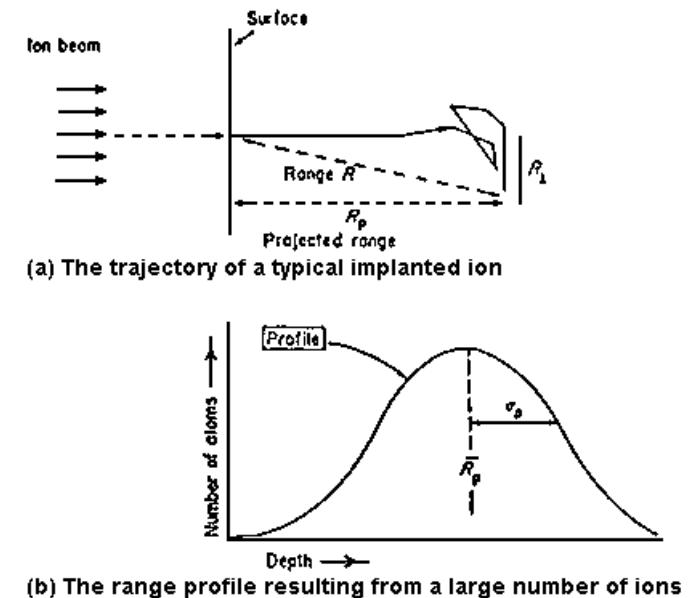
Dopatzaile atomoak, ioi moduan, injektatzea kristalean, 100 eta 400 kVen arteko potentzialek bizkorturik.

- Sartutako dopatzaile **kopurua** zehatz-mehatz kontrolatzea.
- Gogoko dopatzaile **profiloa** lortzea.
- Junturaren **sakonera** zehatz-mehatz kontrolatzea.
- Olata **giro-temperaturan** eta **hutsean**.
- Prozesuan zehar dopatzailez aldatzeko aukera.

3.7.2.1 Prozesuaren analisia

Oinarrian sartutakoan, ioien abiadura moteltzen dute kristalekiko elkarreraginek:

- Solidoaren elektroiiek => Marruskadura-indarra
- Solidoaren atomoekin => Ibilbidea desbideratu eta kristal-sarea izorrua



Ezpurutasunen profilak Gauss-en legeari jarraitzen dio, R_p batez bestekoa eta σ_p ohiko desbideratzea:

$$N(x) = \frac{Q}{\sqrt{2 \cdot \pi} \cdot \sigma_p} \cdot e^{-\frac{(x-R_p)^2}{2 \cdot \sigma_p^2}}$$

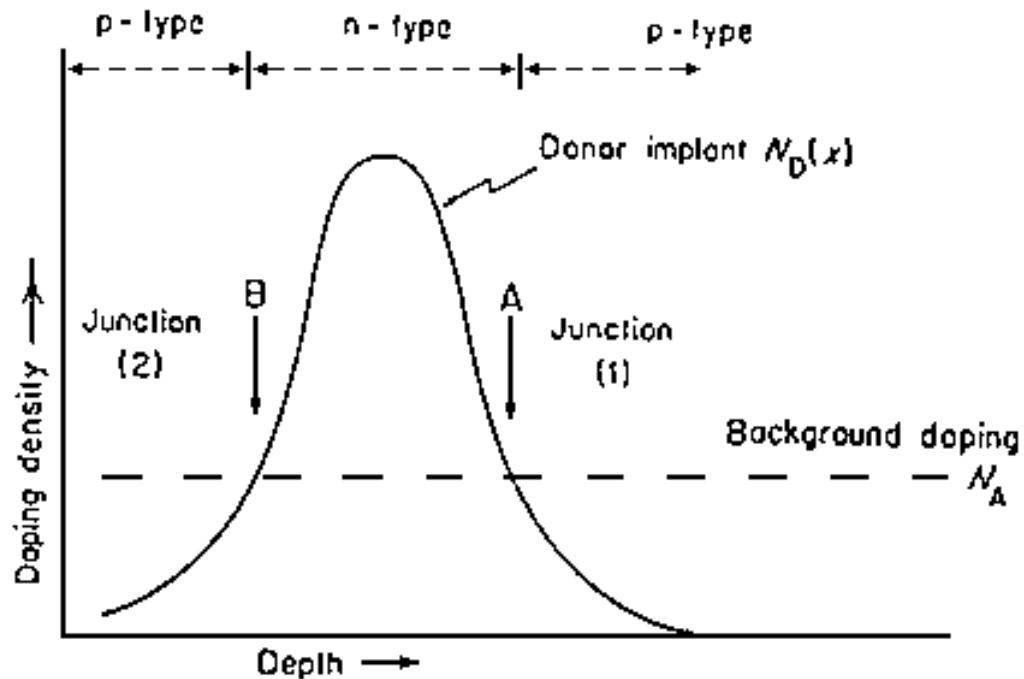
(Q: azalera unitateko ioi kopurua,
 R_p eta σ_p : elektroiaren masaren eta hasierako abiaduraren mendeko parametroak)

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzailak sartu: barreiaketa eta ioi-txertatzea 3.7.2 Ioi-txertatzea

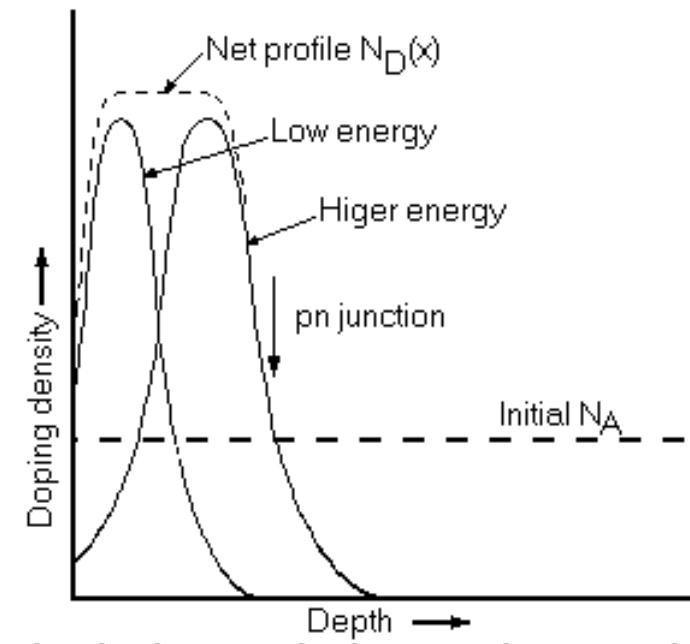
3.7.2.2 Gogoko ezpurutasun-profila lortu

p oinarri batean, n motako **ioi-txertatze bakar** baten bitartez, **p-n-p egitura** bat lortzen da



A schematic diagram of a single n-type implant into a p-type substrate, resulting in a pnp structure.

Bi ioi-txertatzeren **batuketa**, juntura latz bat sortzeko asmoz



Showing how two implants can be summed to give an abrupt pn junction.

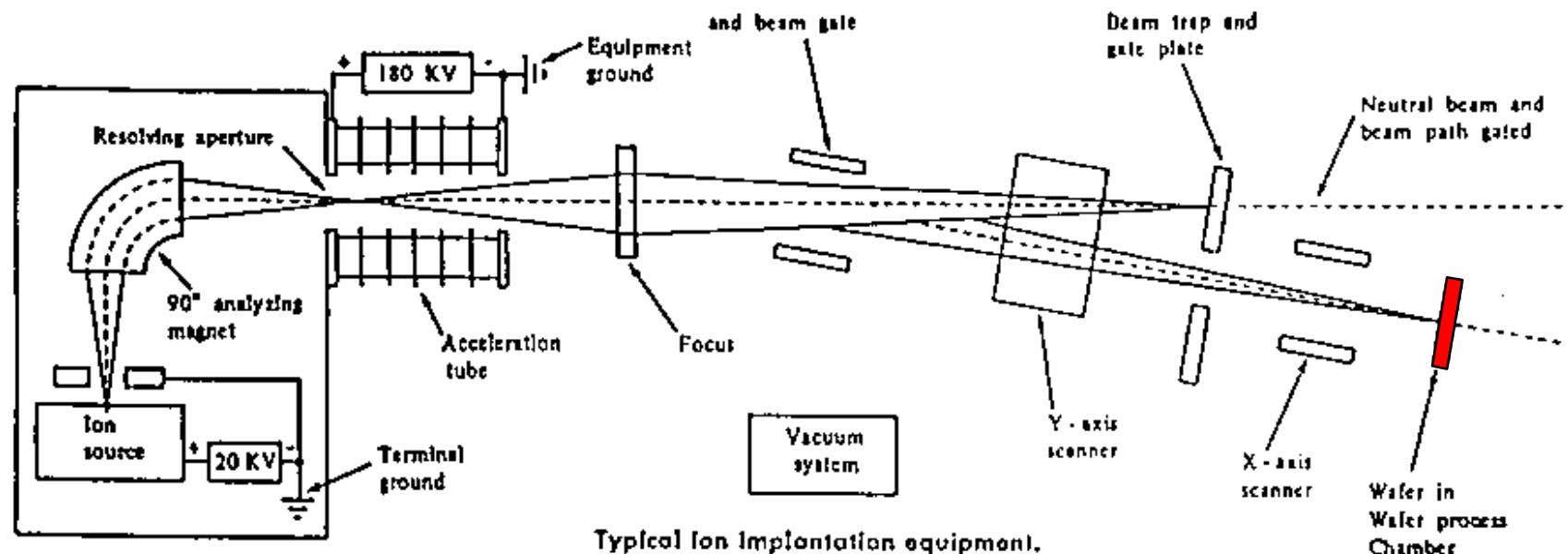
3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.7 Dopatzaileak sartu: barreiaketa eta ioi-txertatzea 3.7.2 Ioi-txertatzea

3.7.2.3 Ioi-txertatzeko tresneria

- Prozesu hau **hutsean eta giro-tenperaturan**
- Olata kutsatzea eragozten du

Ohiko energia: 100-400 keV
Kopurua: $10^{11} \div 10^{18}$ ioi/cm²



3.7.2.4 Ioi-txertatzeari buruzko zenbait alderdi

- a) Dopatuko den eremua zehaztu:

Argi-erretxinazko maskarak. Ertz-eragineko errorea biziki kontrolpean.

- b) Ioiak bideratzea:

Kristal-norabide nagusi bat eta ioi-sorta lerro-lerro.

- c) Sarea izorratu eta suberatu: sareko atomo batzuk bere oreka-egoeratik aterata

=> mugikortasuna txikiagotu => Suberatu, atomoak bere egoerara eramateko.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.8 Oxidazioa, isolatzaileak eta polisilizioa gainjartzea

Geruza isolatzaileak zertarako:

- MOS egiturak ekoizteko (atearen oxidoa).
- Oinarri berean gailuen arteko edo geruza eroaleen arteko isolamendua.
- Maskarak ekoizteko.
- Zirkuitu integratuaren azal osoko azken pasibaziao.

Polisilizioa zertarako:

- MOS gailuetan atearen gaia.
- Ukigune ohmikoaren junturak sortzeko barreiketa-iturria.
- Loturak sortu.
- Erresistentziak gauzatu.

Gai isolatzaileak:

Silizio oxidoa SiO_2 $\epsilon_r=3,9$ eta $E_{\max.}=10^7 \text{ V/cm}$ (erabiliena Si-an).

Sortzeko prozesuak: Oinarria **oxidatu**

Oinarrian **gainjarri**

Silizio nitruroa Si_3N_4 $\epsilon_r=7,5$ eta $E_{\max.}=10^7 \text{ V/cm}$ (AsGa-an erabiliena).

Honako hauetarako maskarak: Ga, Al, Zn, etab...

Pasibazioan eta oxidaziorako maskara (geldo oxidatzen da)

Sortzeko prozesuak : Oinarrian **gainjarri**

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.8 Oxidazioa, isolatzaileak eta polisilizioa gainjartzea

3.8.1 Oinarria oxidatu

Ondorioak:

- Guztirako lodiera handiagotu
- Oinarriko lodiera txikiagotu
(hazitako 1000 Å SiO₂-ko 440 Å)

3.8.1.1 Anodo-oxidazioa

Olata (+) sartu soluzio elektrolitiko batean.

Giro-temperaturan 600 Å-raino.

Kontrol zehatza eta errepikagarritasuna.

Ez da kalitate oneko oxidoa.

3.8.1.1 Oxidazio termikoa

Barreiaketakoaren antzeko errektorea, **goi-temperaturan**.

Oxidazio lehorra: oinarriko Si-a eta O₂-a erreakzionatu.

Oxidazio bustia: oinarriko Si-a eta H₂O lurrina erreakzionatu.

Hazkunde-abiadura:

Oxidatzailea gehituz (**barreiaketak mugatu**) Lodiera handiak.

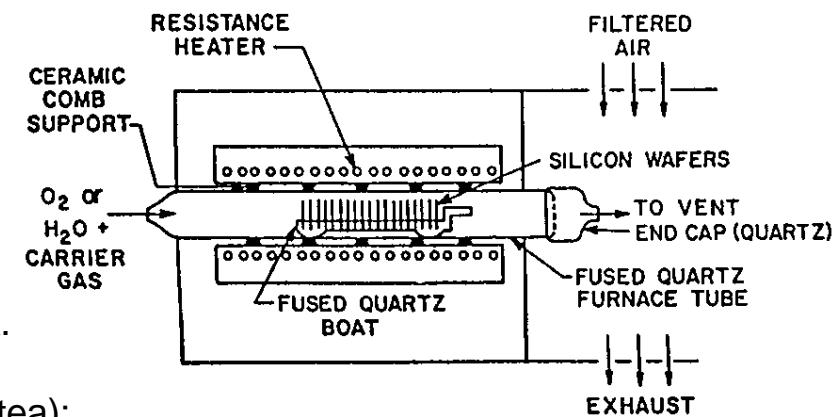
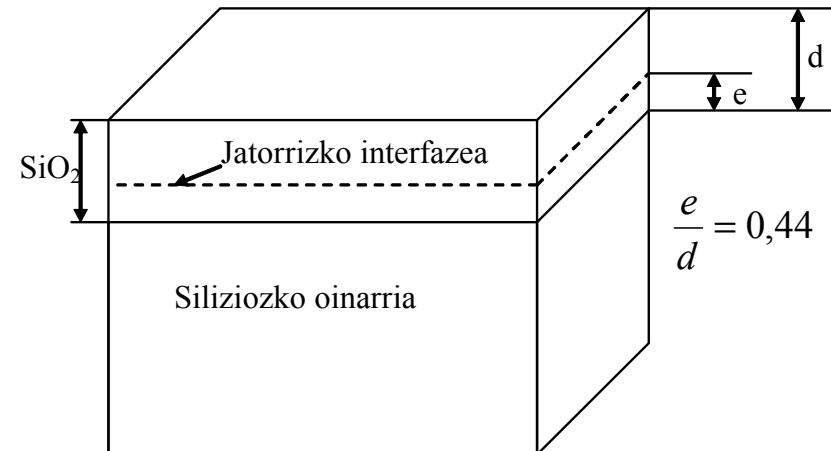
Erreakzio kimikoaz (**erreakzioak mugatu**) Lodiera txikiak.

Oinarria agortzen den heinean, dopatzaile batzuk (bereizte koefizientea):

Oinarrantz mugi daitezke. Oro har, **n motako** dopatzaileak (P, As, Sb, etab.).

Oxidoari eransten zaizkio. Oro har, **p motako** dopatzaileak (B, etab.).

Hazkundea **azkarragoa** da **biziki dopaturiko** eremuetan.



3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.8 Oxidazioa, isolatzaileak eta polisilizioa gainjartzea

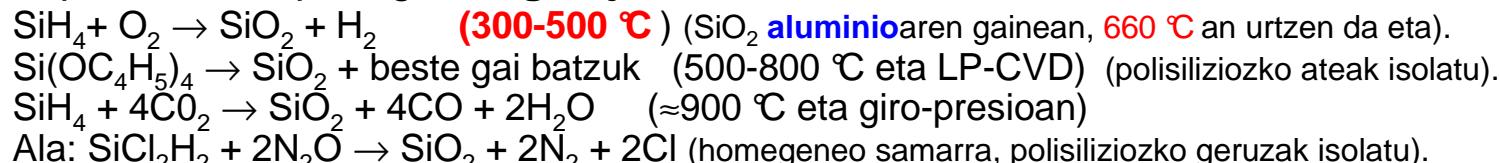
3.8.2 Isolatzaileak eta polisilizioa gainjarri

3.8.2.1 Lurrunaren bidezko gainjartze kimikoa (C.V.D.)

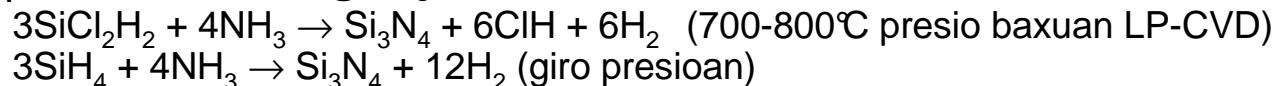
- Lurrun faseko epitaxiarenen (V.P.E.) antzeko ezaugarriak
- Gainjarritako geruza **amorfoak** ala **kristal norabide anitzekoak**.
- **300 eta 900 °C** -ren arteko temperatura eta presioa \leq girokoa.
- Oxidazio termikoaren erreaktorearen antzekoa, sarrerako gas desberdinak.

C.V.D. teknika honexetarako erabiltzen da:

a) **SiO₂** dopatua ala dopatu gabea gainjarri:



b) **Si₃N₄** silizio nitruroa gainjarri:



c) **Kristal norabide anitzeko silizioa gainjarri:**



3.8.2.2 Plasmaren bidez gainjarri eta beste teknika batzuk

Plasma: erabat ala ez guztiz ionizaturiko gasa, ioiek eta elektroiek konposatua.

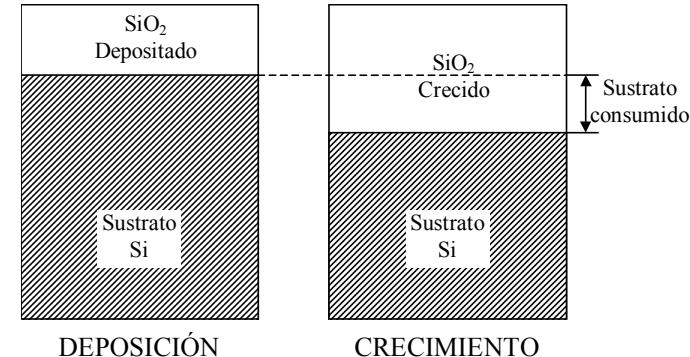
Eremu elektriko nahiko indartsu batek atomoen eta elektroien loturak hausten ditu, ionizatzeko beste.

Plasma + C.V.D.=> **temperatura baxuagotan** egin daiteke (**100-400 °C**).

Plasma egoeran izateak pizten ditu gai erreakzionatzaleak eta ez temperaturak.

Azpi-mikrako gailuak: gainjarri temperatura baxuan (25-300 °C), dopatzaileak birbanatzea moteltzeko asmoz.

=> Elektroi-sortek pizturiko C.V.D.a eta argi ultramoreak pizturiko C.V.D.a.



3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak

3.9.1 Sarrera

Litografia. Irudi geometrikoak maskaratik gainjarritako erretxinara eramateko metodoa.

Erretxina. Gai horren egitura indartzen ala ahultzen dute eragile batzuek, hala nola uhin-luzera jakin bateko argia, X izpiak edo elektroi-sortak.

Helburua: oinarriko **alde mugatuak** besterik ez eragitea prozesu batzuek.

Aukerak:

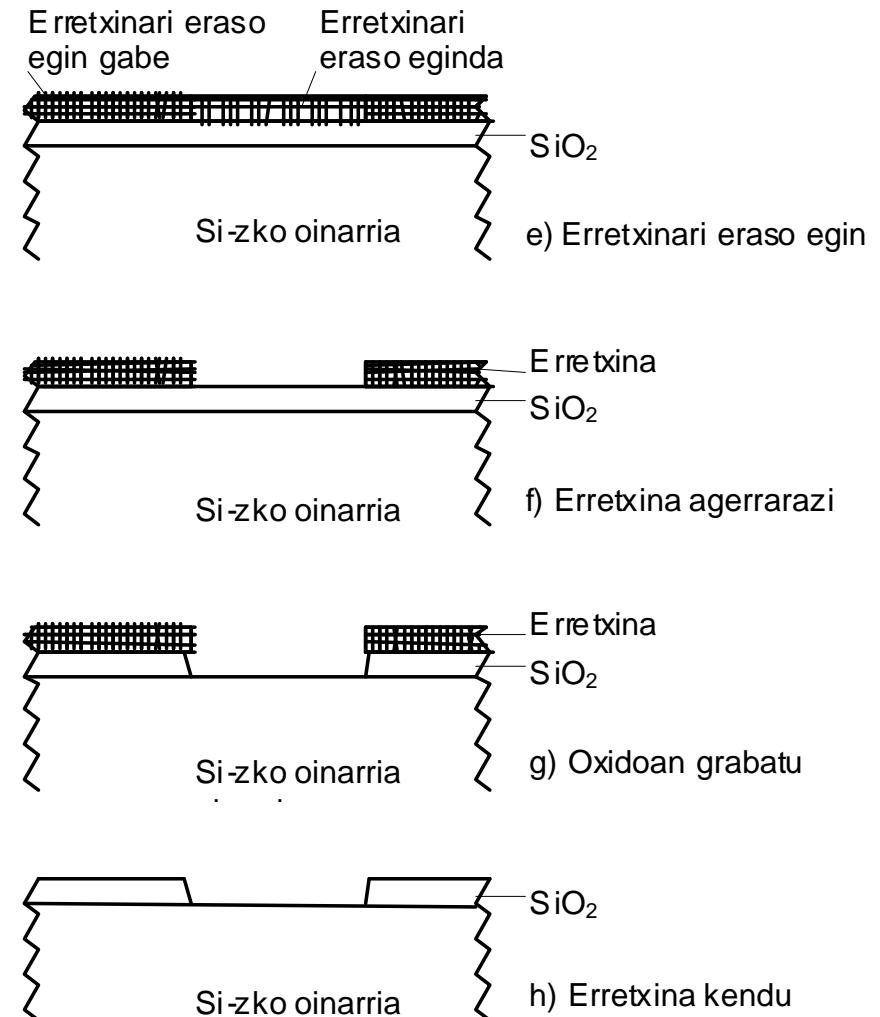
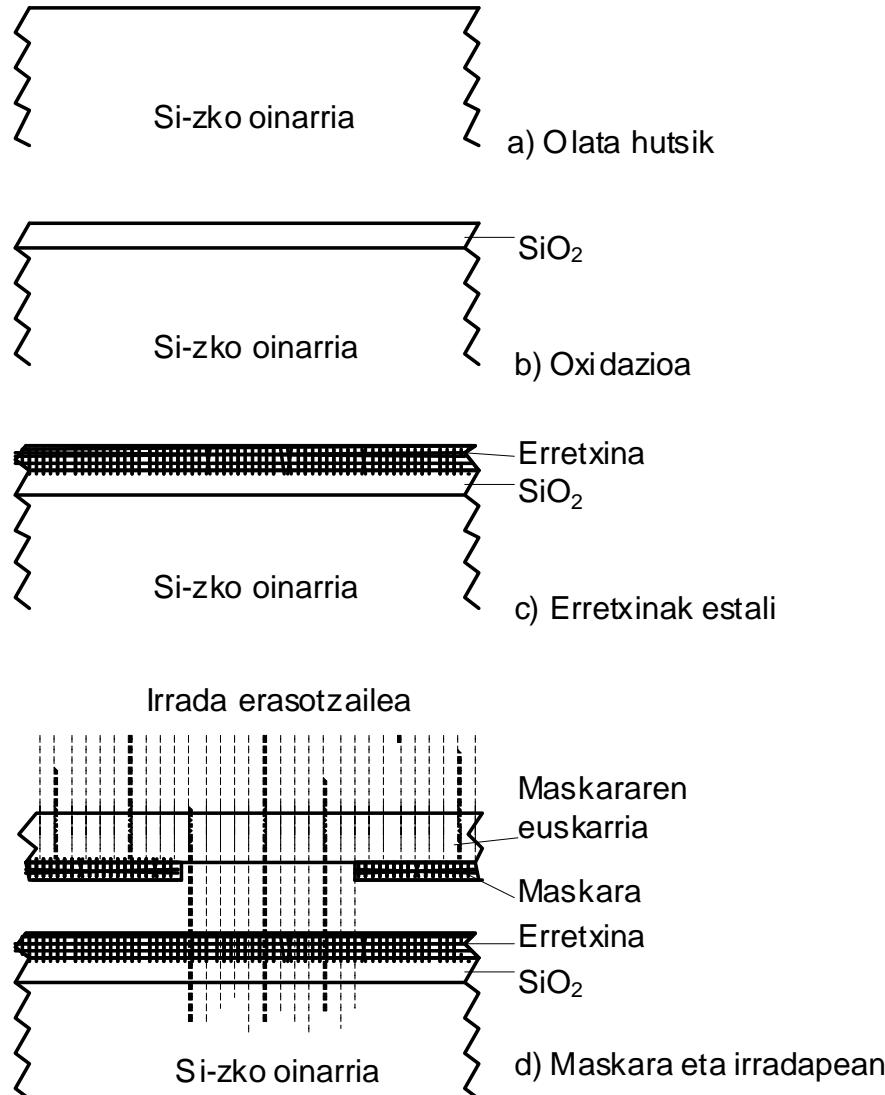
- 1) **Oleta osoan gaia haztarazi edo gainjarri;** gero eraso egin, gogoko ez diren aldeetatik kentzeko asmoz.
- 2) **Olatako alde mugatuetan eraso, ioi-txertatze edo barreiaketa bat egin,** gainerakoa babestuz.

Adibidea: olatako azalaren gainean SiO₂-ko geruza isolatzaile bat sortu eta atal batzuetan kendu, silizioa azaleratzeko asmoz, hurrengo prozesurako.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak- 3.9.1 Sarrera

(Jarraipena)



3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak

3.9.2 Argi-litografia

Argi ultramorea, λ 0,2 eta 0,4 μm -ren artean

3.9.2.1 Argi-erretxinak

λ jakin bateko argi-irradarekiko gai sentikorrik

Positiboak: argi-irrada jaso duten eskualdeak disolbagarriago bihurtzen dira.

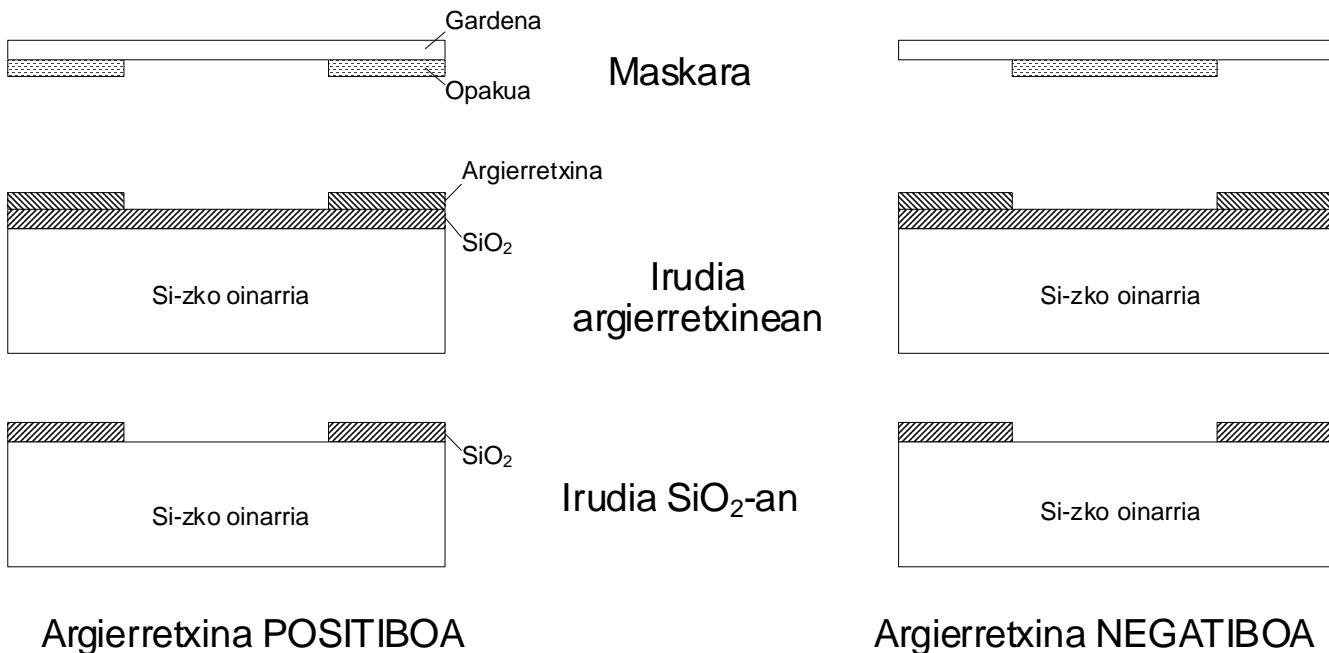
Negatiboak: argi-irrada jaso duten eskualdeen disolbagarritasuna txikiagotzen da.

Ezaugarri-parametroak:

- Eraso kimikoari aurre egiteko ahalmena
- Zehaztasuna
- Argi-sentikortasuna
- Likatasuna

Lodierarik txikiena:

- Eraso kimikoak jasateko adina.
- Ioiek edo dopatzailleek ez zeharkatzeko beste.
- Azaleko harmailak edo gorabeherak estal ditzan.



3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak - 3.9.2 Argi-litografia

3.9.2.2 Maskarak: deskribapena eta ekoizpena

Xafla gardenak, erretxina sentikorra den λ-ko argitan; eramateko irudi geometrikoak kopiatzen dituen gai opakua (irrada hartan) gainjarri da haietan.

Detaileak $\geq 5 \mu\text{m}$ => 1 mm-ko beira erabiltzen da; gai opakua emultsio argi-sentikor bat da.

Detaile txikiagoak => gai opakua kromoa edo burdina-oxidoa da.

Osagai diskretuetarako, SSI (100 osagai/zirkuitu) edo MSI (1000 o/z)

=> Hasieran maskara bakoitza marraztu, eskuz ala ordenagailuak lagunduz, benetako tamaina halako 100÷2000, Mylar-ezko (gardena/gorria) xafla batean.

Argazki bidez txikiagotu benetako tamaina halako 10 arte.

Lerroka/zutabeka errepikatu, benetako tamainara txikiagoturik => “maisu-xafla”.

Maisu-xaflatik “lan-xaflak” kopiatu; horiexek erabiltzen dira benetan.

LSI (1.000÷100.000 o/z) edo VLSI-rako (>100.000 o/z)

=> Ordenagailuak lagunduriko (CAD) sistema, maskarak diseinatzeko.

Ordenagailuaren kontrolpeko elektroi-sorta bidez, informazioa eramatzen da zuzenean maskara sentikorretara

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak - 3.9.2 Argi-litografia

3.9.2.3 Irudi bat olatara eraman

- a) Oinarria prestatu aurrez.
- b) Azala prestatu.
- c) Argi-erretxina jarri.
- d) Aurre-egosi, edo “bigun” egosi.
- e) Lerro-lerro kokatu maskara.
- f) Irradapean.

- **Itzal** bidez inprimatu:

Ukitze bidez inprimatu

Hurbiltasun bidez inprimatu

- **Proiektatze** bidez inprimatu:

olata ekortu

aztarnari jarraituz ekortu

jauzi eta errepikatu

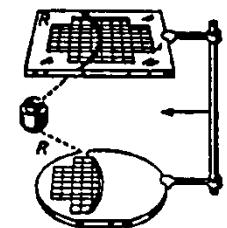
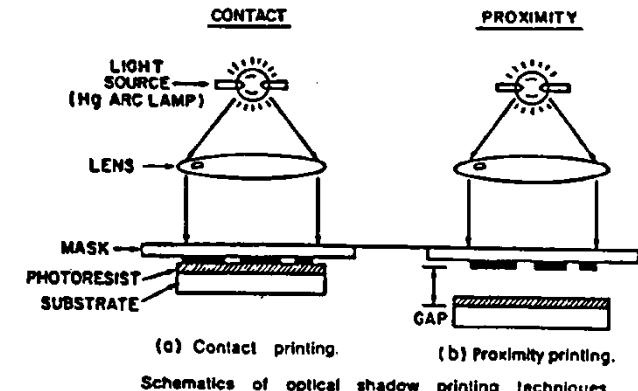
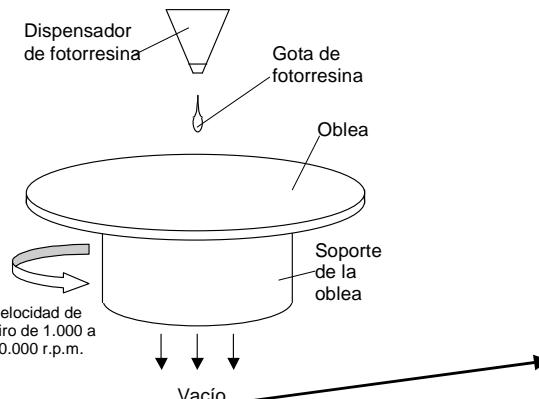
- g) Agerrarazi.

- h) “Gogor” egosi.

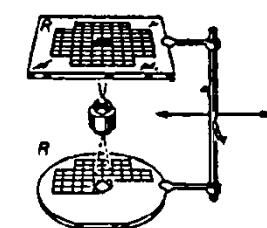
- i) Prozesu jakina egin olatako
eremu azaleratuan.

- j) Gainerako argi-erretxina kendu.

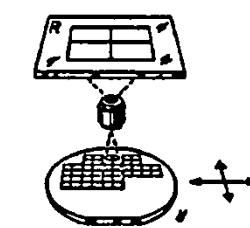
- k) Azkenik ikuskatu prozesuaren emaitza.



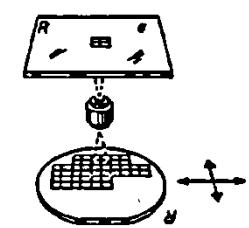
1:1 WAFER-SCAN
(a) Annular-field wafer scan.



1:1 RASTER-SCAN
(b) Small-field raster scan.



M:1 STEP-AND-REPEAT
(c) Reduction step-and-repeat.



1:1 STEP-AND-REPEAT
(d) 1:1 Step-and-repeat.

Image partitioning techniques for projection printing.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak

3.9.3 Elektroi-sortaren bidezko litografia

Erretxina ahultzeko ala indartzeko eragilea elektroi-sorta bat da.

Elektroi-sortaren **diametroa: $0,01 \div 0,1 \mu\text{m}$**

Ekorketaren eremua $\sim 1 \text{ cm}^2$ < olataren tamaina

=> Kokatzeko sistema bat behar du

Aztarnari jarraituz ekortu / Bektorez ekortu

Argi-maskarak ekoizteko

Zehaztasuna $> 0,5 \mu\text{m}$

Ekoizpen txikia ~ 5 olata/ordu (zehaztasuna $< 1 \mu\text{m}$)

Konpromisoa: Zehaztasuna - Ekoizpena

3.9.3.1 Erretxina elektroi-sentikorrik

Positiboak: eremu azaleratuen loturak hautsi

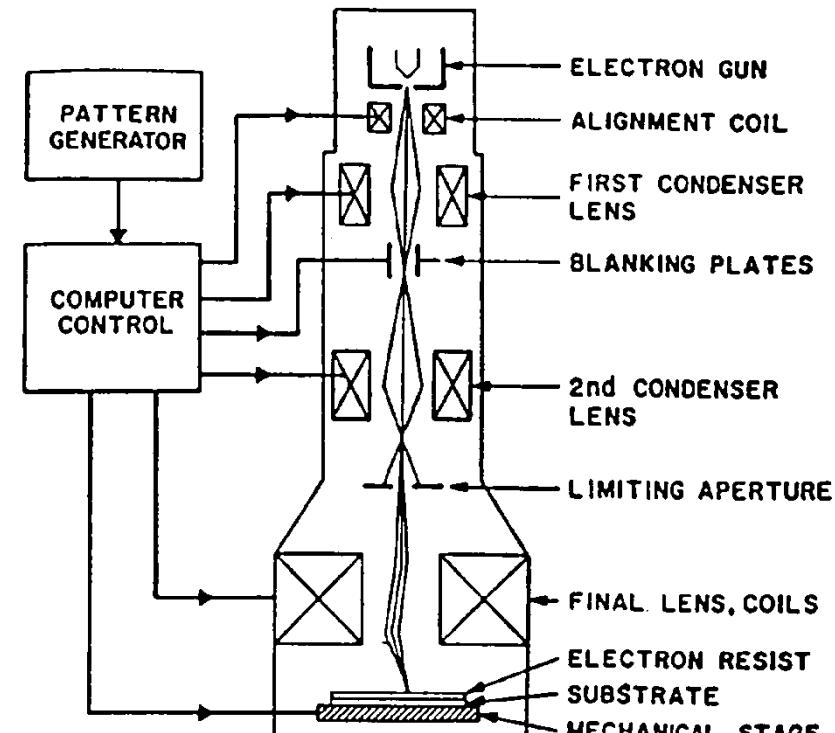
Negatiboak: eremu azaleratuen loturak sortu

3.9.3.2 Hurbiltasunaren eragina

Elektroien eta erretxina-olataren arteko elkarreraginek **sakabanatzen dute**, eta prozesu horrek zehaztasuna mugatzen du.

“Backscattering”: atzera sakabanatu

Elkarren ondoko bi irudiren tarterik txikiena xedatzen du.



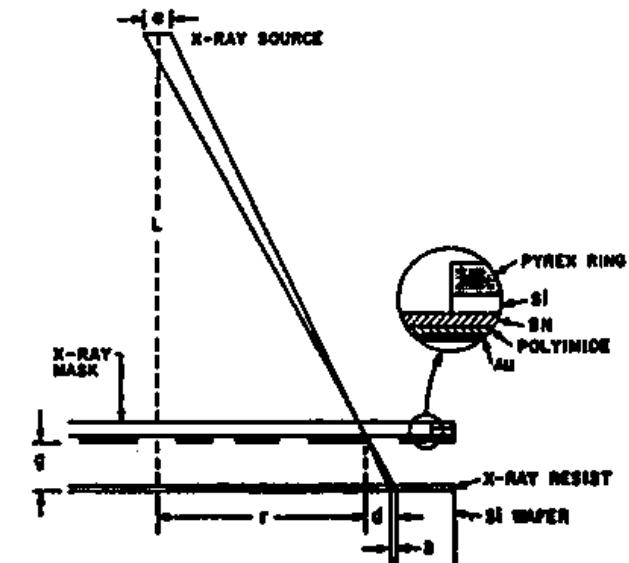
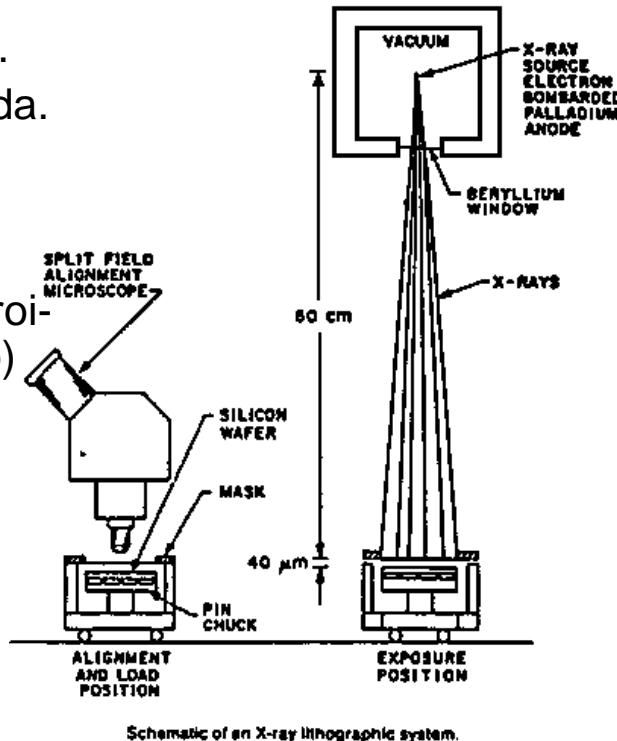
Schematic of an electron beam machine.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.9 Litografia-teknikak

3.9.4 X izpien bidezko litografia

- **X izpiak, 4 eta 50 Å-en arteko λ .**
- Difrakzioaren eragina moteltzen da.
- Zehaztasun handiagoa.
- Irrada **olata osora** iristen da aldi berean
(olata gehiago ekoizten du, elektroi-sortaren bidezko litografiak baino)
- **Helioz beteriko** ganbera.
- Puntu-iturria ez denez
=> zehaztasun-akatsak.
- Alboko handiagotzea
=> Konpentsatu maskara diseinatzean.
- Gai opakua: urea.



Geometric effects in X-ray lithography. Inset shows the X-ray mask structure

3.9.5 Ioi-sortaren bidezko litografia

- Zehaztasun handiagoa X izpien edo elektroi-sortaren bidezko litografiak baino.
- Gutxiago sakabanatu, ioiek masa handiagoa baitute.
- Erretxina zuzenean jar daiteke ioi-sortaren irradapean

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.10 Metalizazioa

Gailuen arteko loturak sortu.

Metal-erdieroale ukigune ohmiko ala zuzentzaileak sortu.

3.10.1 Ukiguneak sortu

Metal-erdieroale ukigunea => Potenzial hezia => p-n junturaren antzeko jokaera.

Potenzial hezia altua eta zabalera handia ($>0,3 \mu\text{m}$) badira => Juntura zuzentzailea edo Schottky diodoa.

Txikia, nulua edo potentzial indargarrikoa ere baldin bada => Ukigunearen jokaera ~ohmikoa.

Edozein metal eta erdieroaleren dopaketa $>10^{18} \text{ cm}^{-3}$ => **Ukigune ohmikoa**.

Erdieroalearen geruza hori lortzeko:

- Oinarriaren dopatzailea metalean bertan daramaten aleazioez metalizatzu.
- loi-txertatze edo barreiaketa iturri batetik aurre-gainjartzea.

3.10.2 Silizioarekiko erreaktibotasuna

Silizioa aluminioan disolbatu egiten da. Tenperaturak disolbagarritasuna areagotzen du (400 °C-tik 450 °C-ra => % 0,25etik % 0,5era pisuan)

Arazo hori ekiditeko bideak:
a) Zenbait silizio daukan aluminioa gainjarri.
b) Biziki dopaturiko polisilizioaren gainean aluminioa gainjarri.
c) Beste hezi-metal bat erdian jarri, aluminio eta silizioaren artean

3.10.3 Elektromigratza

Korronte dentsitatearen balio jakin bat gainditzen denean ($j_{\text{aluminio}} > 1 \text{ mA}/\mu\text{m}^2$) agertzen da.

Metalaren atomoak poliki mugiarazten ditu korrontearen norabidean => Estugunea.

Eskala txikiagotu α aldiz => Azalera-unitateko korronte xurgatua **handiagotzen da α -rekin**.

Korronte-pultsuek gutxiago areagotzen dute elektromigratza jarraituek baino => **CMOS** erabili

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.10 Metalizazioa

3.10.4 Metalizazio-bideak

3.10.4.1 Hutsean lurrundu

Erabiliko den metala lurrundu eta geroago gainjarri oinarrian.

Beirazko edo altzairu herdoilgaitzezko kanpai bat erabiltzen da, hutsa sortu ondoren.

Metalizatu nahi den oinarriko azala eta lurruntzeko gai-iturria aurrez aurre kokatzen dira.

Bero sorgailua honako hau izan daiteke:

Erresistentzia berotzailea (Erresistentziaren urtze-puntu > Lurrantzko metalaren urtze-puntu)
Irrati-maiztasun bidez berotu

Elektroi-sortaren bidez lurrundu (kutsadura gutxiago)

Bide honetan, gainjartze-abiadura $0,5 \mu\text{m}/\text{min}$ izan daiteke gehienez

3.10.4.2 Plasmaren bidez hauts bihurtu

Eremu elektrikoek ala magnetikoek bizkorturiko ioiek bombardatu metalaren iturburua.

Hauts bihurtzeko beste sistema bat **magnetroi konikoa** da.

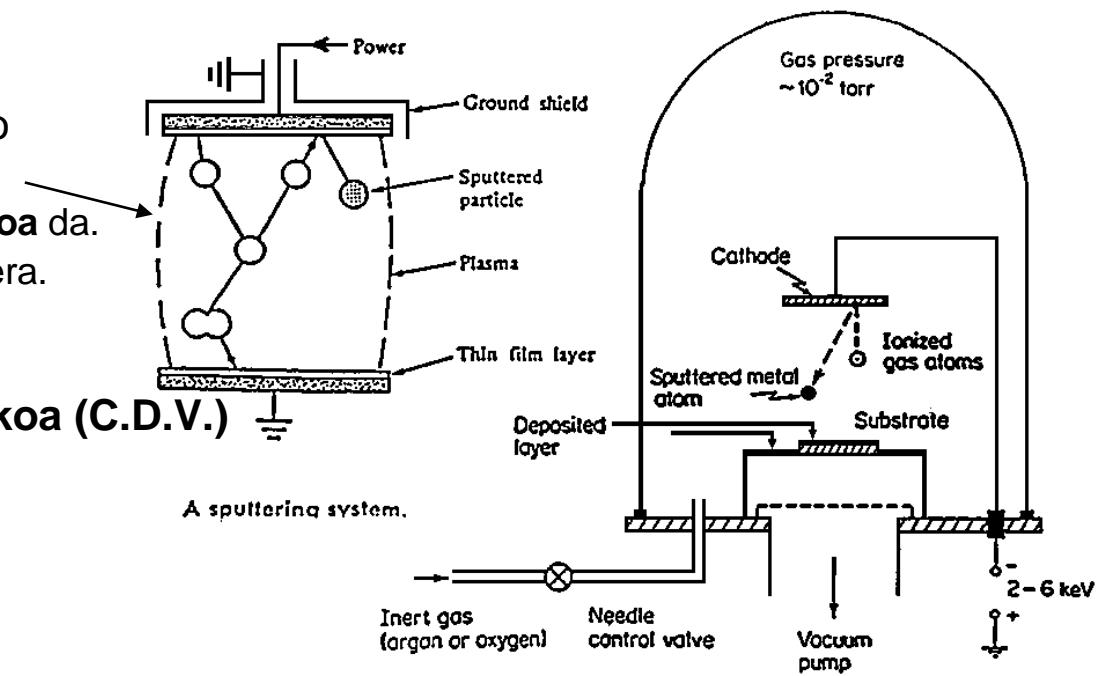
Ez da behar oinarria lotzea potentzial batera.

Irrada gutxiago sortzen du e^- -sortak baino

3.10.4.3 Lurrunaren bidezko gainjartze kimikoa (C.D.V.)

Oinarriko jauziak estaltzen ditu egoki.

Erresistititate txikiagoko metalezko geruzak.



3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.11 Kapsulatzea

3.11.1 Pasibazioa

Olataren azala estali isolatzaile batez, hauetatik babesteko asmoz:

- Marratzeak, zartada txikiek, eta abarrek egindako kalteak, erabiltzean.
- Kutsatzaile kimikoak, giro bustiak, plastikoak, etab.

Horretaz gain, zurrunago egiten du zirkuitua. SiO_2 eta N_4Si_3 gaiak erabiltzen dira.

3.11.2 Oinarria argaldu

150 eta 500 μm arteko lodiera izaten dute olatek.

Ekoitzitako gailuak ez dira 50 μm baino sakonagoak izaten

Oinarria argaltzeak honako abantaila hauek dakartzan:

- a)** Prozesu teknologikoek aurkako aldeari ere eragiten diote.
Eragozpenak saihesteko asmoz, hobe da desagertaraztea.
- b)** Beroa azkarrago ateratzen da oinarian zehar.
- c)** Olata errazago mozten da dadotan.

Ohiko bidea: eraso kimiko batek 70 edo 100 μm -raino txikiagotu haren lodiera.

3.11.3 Oinarria metalizatu

Zertarako metalizatu oinarria:

Errazago kokatzeko kapsula baten gainean.
Nolabait polarizatu ahal izateko.
Azkarrago ateratzeko beroa zirkuitutik.

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

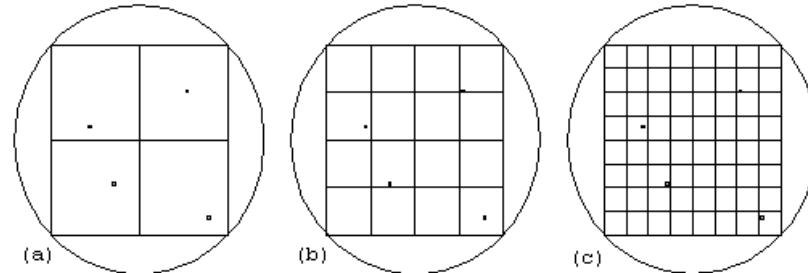
3.11 Kapsulatzea

3.11.4 Probatu eta markatu

Etekina:

Olatako zirkuitu asko ezin dira erabili,
arrazoi hauengatik:

- Maskaretako akatsak
- Hautsa olataren gainean
- Silizioko azalaren akatsak, etab.



Akats bakar bat, behar bezain handia => Zirkuitua ezin erabili.

Ekoizpen etekina => Zirkuitu ona izateko probabilitatea $P_0(NS) = e^{-NS}$

N akats larri azalera-unitateko, S: zirkuitu bakoitzaren azalera
=> Erabilitako zirkuituen tamaina, 1/N baino zenbait aldiz txikiagoa

Probatu: Zein zirkuitu diren zuzenak bereizteko asmoz. => Proba-puntak bakoitzaren kuxinen (pad) gainean.

Markatua: Dado okerrak markatzen dira tintaz olatan bertan

3.11.5 Oleta ebaki Bideak: a) Zerratu b) Marratu c) Haustura (cleavage)

3.11.6 Kapsularen gainean muntatu

Honako modu hauetan egin daiteke kapsularen eta oinarriaren arteko ukigune elektriko-termikoa:

- a) Epoxi metalikoaren bidez
- b) Metalezko zatiaren bidez
- c) Eutektikoak sortuz

3.11.7 Kapsularako lotura

Urrezko ala aluminiozko oso hari mehe baten ($20-25 \mu\text{m}$ -ko diametroa) bitartez lotu, kuxinetatik (padak) kapsulako orratzetara. Bideak: a) Termokonpresioa b) Ultrasoinuak

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

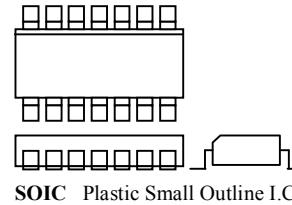
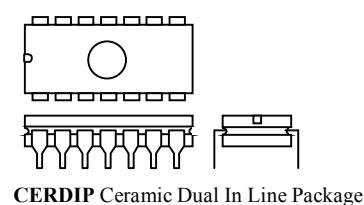
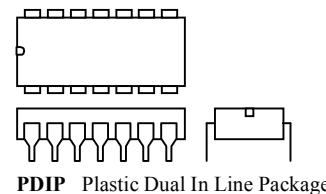
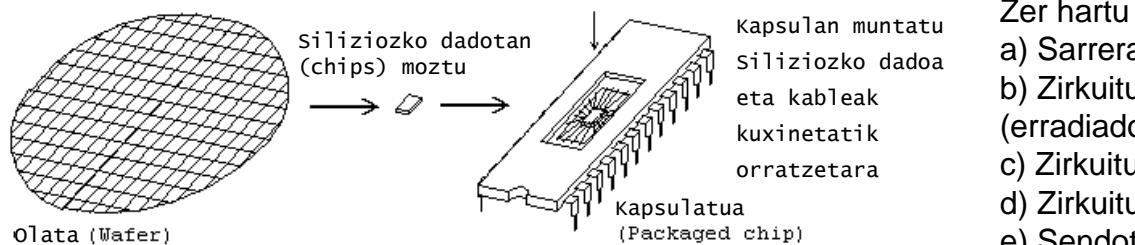
3.11 Kapsulatzea

3.11.8 Kapsula

Dadoa fisikoki babestu, seinale elektrikoak sartu-irteteko bidea eman, eta barruko beroa ateratzen du.

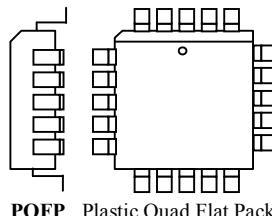
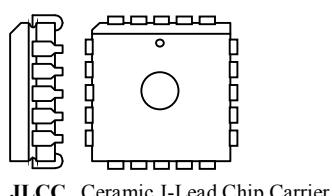
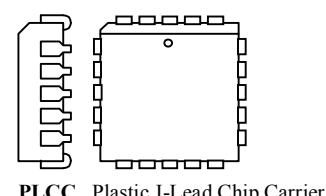
Modu militar edo profesionalak: metal ala zeramikazkoak

Bezero orokorrak eta merkataritza aplikazioak: gai plastikoak ala epoxiak



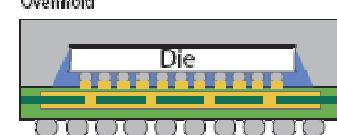
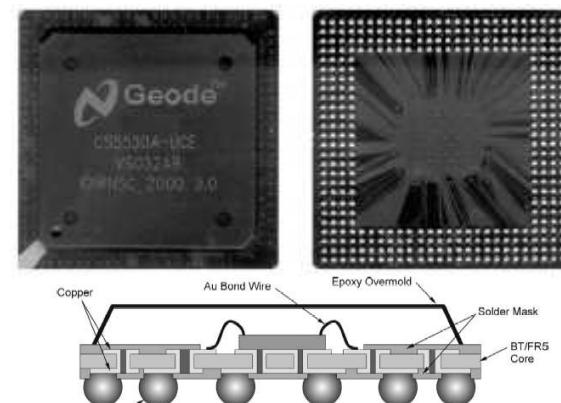
Zer hartu kontuan kapsula aukeratzerakoan:

- Sarrera-irteera loturen kopururik handiena.
- Zirkuituak alferrik erretako potentziarik handiena (erradiadorerik gabe).
- Zirkuitua zuzen ibiltzeko temperaturarik handiena.
- Zirkuituaren tamainarik handiena.
- Sendotasuna eta fidagarritasuna.



WQFP Ceramic Quad Flat Pack

PGA Ceramic Pin Grid Array



Flip Chip Power MOSFET

3. ZIRKUITU INTEGRATUEN EKOIZPEN-PROZESUAK

3.11 Kapsulatzea

3.11.9 Bero-baldintzak

Dadoaren azaleko temperatura ahalik eta baxuen.

Junturaren temperaturarik handienean T_j (Si-an, 150 °C) baino baxuagoan lanean.

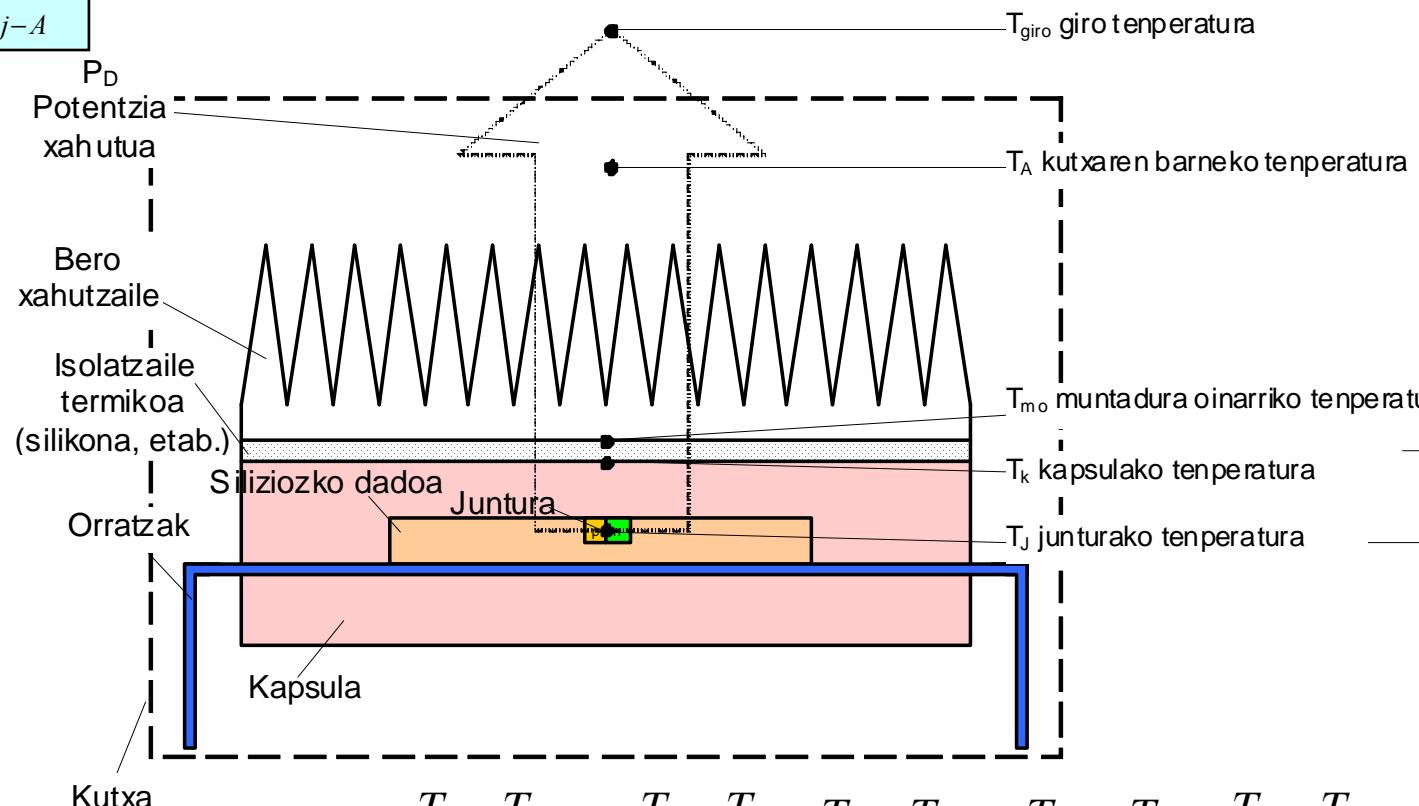
Zirkuituaren laneko temperatura T_A (\neq Giro-temperatura T_{amb})

Elektrikoki parekoa:

$$P = \frac{T_A - T_B}{R_{TH}} \text{ (Termiko)} \iff I = \frac{V_A - V_B}{R} \text{ (Elektriko)}$$

$$P_{MAX} = \frac{T_j - T_A}{R_{j-A}}$$

R_{j-A} °C/W-eten, P_D W-eten eta T_j , T_A °C-tan izanik



$$P_D = \frac{T_j - T_{giro}}{\sum R_{j-giro}} = \frac{T_j - T_k}{R_{j-k}} = \frac{T_k - T_{mo}}{R_{k-mo}} = \frac{T_{mo} - T_A}{R_{mo-A}} = \frac{T_A - T_{giro}}{R_{A-giro}}$$

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.1 Tresna informatikoak aurkezten

Diseinu elektroniko baten jokaera balioesteko asmoz, hona hemen diseinatzailearen lehenengo laguntzak:

- eskuz kalkulatu
- kalkulagailu zientifikoa
- kalkulagailu programagarria

Banako ordenagailuak lagunduz:

- Kalkulu-orri elektronikoa
 - Matematika-kalkuluetarako berezko aplikazioak
 - Neurrira egindako programak
- Diseinu elektronikorako berezko programak:

- Zirkuitu elektronikoen eskemak editatzeko
- Zirkuitu integratuak marratzeko
- Zirkuitu inprimatuak editatzeko
- Simulagailu analogikoak
- Simulagailu digitalak

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.1 Tresna informatikoak aurkezten

4.1.1 Zirkuitu elektronikoen eskemak editatzeko

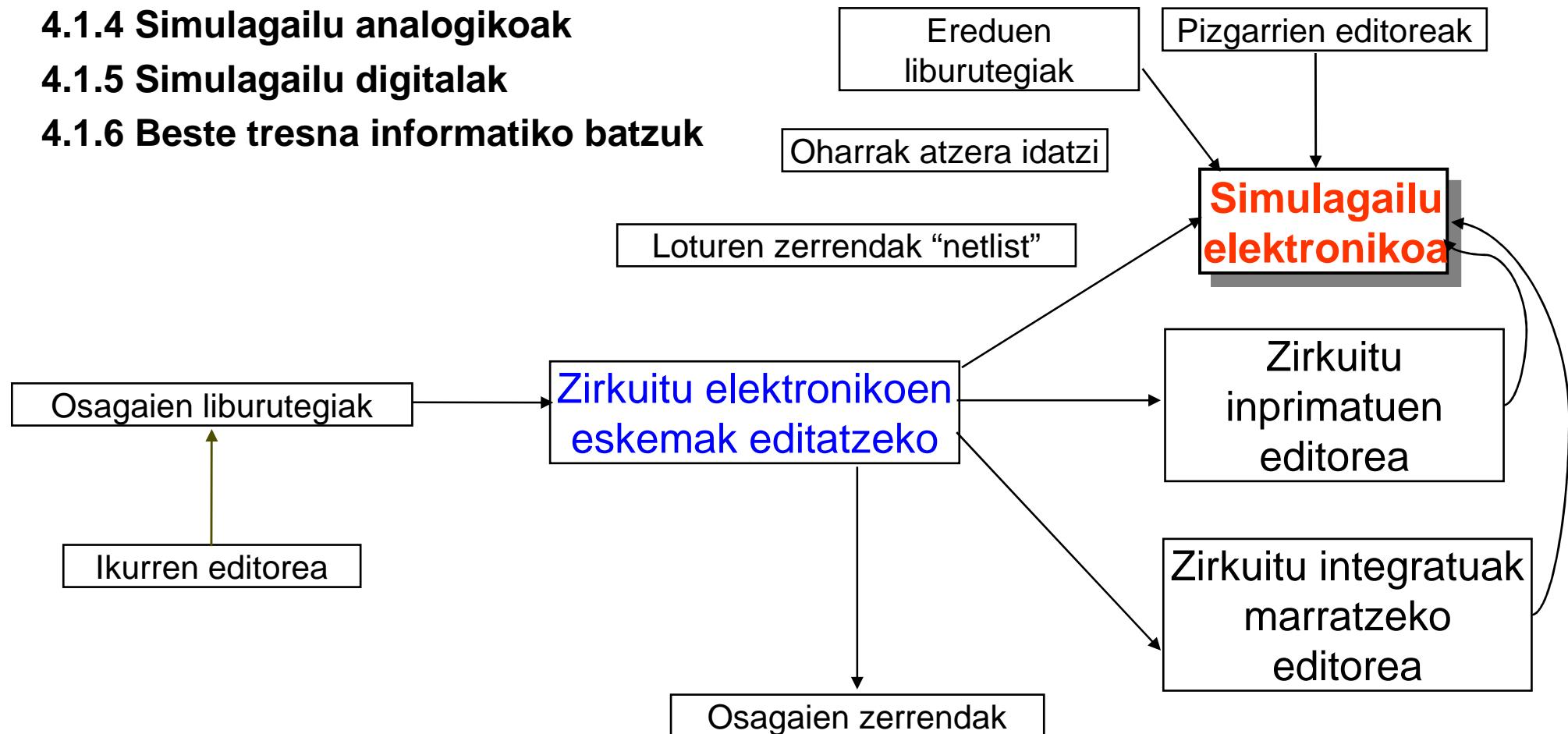
4.1.2 Zirkuitu integratuak marratzeko

4.1.3 Zirkuitu inprimatuak editatzeko

4.1.4 Simulagailu analogikoak

4.1.5 Simulagailu digitalak

4.1.6 Beste tresna informatiko batzuk



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

- **SPICE** Simulation Program with Integrated Circuits Emphasis
- **BILAKAERA:** CANCER, Berkeleyko Unibertsitatea (AEB),
Donal O.Pederson/Laurence W. Nagel.
SPICEren 1. idatzaldia 1972an. FORTRAN IVan idatzia,
1000 kode-lerro CDC 6400 batean.
Xede orokorreko simulagailua.
(PSPICE SPICEren 2G.6 idatzalditik dator).



- **EZAUGARRIAK:** “Analisi iragankorrik eta korronte jarraituko analisiak egiten ditu zirkuitu ez-linealetarako, eta alternoko analisiak, zirkuitu linealetarako”.
- **Ez da programa elkarreragilea .CIR fitxategia -----> .OUT fitxategia**
- **Ekuazioak ebatzeko metodoak**
 - » Analisi linealak -> Ekuazio linealen sistemak -> Matrize sakabanatuuen teknikak
 - » Ekuazio ez-linealen sistemak -> Newton-Raphsonen metodoa (Iteraziokoa, perdoia $D_i = S_i - X_{i-1}$)
 - » Denbora-tartetan zatitzeko algoritmoa: integratzeko gehikuntza, dinamikoki aldatu ($\Delta t_i \neq \Delta t_{i+1}$)
 - » Integralak ebatzeko -> Trapezoide arauko algoritmoa eta Gear-2.

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

BESTE SIMULAGAILU BATZUK, SPICE OINARRI

CSPICE Intergraph
DSPICE Daysy Systems
DASH-SPICE Futurenet
HSPICE Meta-Software
HSPICE Tektronix CAE
ISSPICE Intusoft
Microwave SPICE Eesoft
MSPICE Mentor Graphics
PSPICE Cadence/OrCAD/Microsim
SSPICE Silvaco Data Systems
VSPICE Electronic Software Products
ZSPICE ZTEC
etab.

Honako hauek jarri ahal dituzu zirkuituetan:

R	Erresistentziak
C	Kondentsadoreak
L, K	Autoindukzioak, loturikoak ala lotu gabeak
T	Transmisio-lerroak
V, I, E, F, G, H	Sorgailuak, independenteak ala mendekoak
D	Diodoak
Q	Transistore bipolarrak (BJT) (Karga integratuko Gummel-Poonen eredu ala Ebers-Moll)
J	Junturako eremu-efektuko transistoreak (JFET) (Schichman-Hodgesen eredu)
M	Ate isolatuko eremu-efektuko transistoreak (MOSFETS) (MOS1, I/V lege koadratikoa; MOS2, eredu analitikoa; MOS3, eredu erdi-enpirikoa) (Azken biek 2. ordenako eraginak sartzen dituzte: pasabidearen luzerako modulazioa, azpiatalasean eroan, etab.)

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.1 Analisi motak

4.2.1.1 Jarraituko analisia

Automatikoki egiten du, seinale txikikoa, alternoan, edo analisi iragankorra baino lehen

.DC .TF .OP .SENS

L=zirkuitulaburra, C=zirkuitu irekia
Gailuen ez-linealtasunak hartzen
ditu kontuan

4.2.2.1 Seinale txikiko analisia, maiztasun-eremuan

Lehenengo .OP bat egiten du, eta, horretatik, seinale txikiko **eredu linealak** kalkulatzen
ditu, zirkuituko gailu ez-lineal guztiarako.

.AC .NOISE .DISTO

L eta C(ren balioak) hartzen ditu
kontuan. Gailuen **eredu linealak**
erabiltzen ditu

4.2.2.3 Analisi iragankorra

Ezer esan ezean, (UIC). Lehenengo .OP, eta sorgailuak DC balioetan

.TRAN .FOURIER (Fourierren koefizienteak kalkulatzen ditu, f eremuan)

L eta C(ren balioak) hartzen ditu
kontuan. Gailuen ez-
linealtasunak hartzen ditu
kontuan

4.2.2.4 Analisia tenperatura batzuetan

.TEMP, beste batzuk zehazteko asmoz. Ezer esan ezean, T = 27 °C (300 K)

(.OPTIONS TNOM=27)

Diodoa

$$IS(T1) = IS(T0) * ((T1/T0)^{XTi/N}) * \text{EXP}(q*EG*(T1-T0)/(K*n*T1*T0))$$

MOSFET

$$UO(T1) = UO(T0)/(T1/T0)^{3/2}$$

Transistore bipolarra

$$IS(T1) = IS(T0) * ((T1/T0)^{XT1}) * \text{EXP}(q*EG*(T1-T0)/(K*T1*T0))$$

Erresistentzia

$$R(T1) = R(T0) * [1 + TC1*(T1-T0) + TC2*(T1-T0)^2]$$

$$\text{beta}(T1) = \text{beta}(T0) * (T1/T0)^{XTB}$$

$$\text{PHI}(T1) = K*T1/q*\text{LOG}(NA*ND/NI) (T1)^2$$

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.2 Bateratzea

Nahiz ebatzen IRAGANKORRA, nahiz JARRAITUKOA, iterazio bidez ateratzen ditu, honako bi baldintza hauek betetzen dituenean amaituz:

- 1- Adar ez-linealetako KORRONTEAK bateratzen dira % 0,1eko ala pikoanpere 1eko perdoi-tartearen barruan. Beti hartzen du bietako txikiena.

(.OPTIONS RELTOL=0.001)
(.OPTIONS VNTOL=1U)

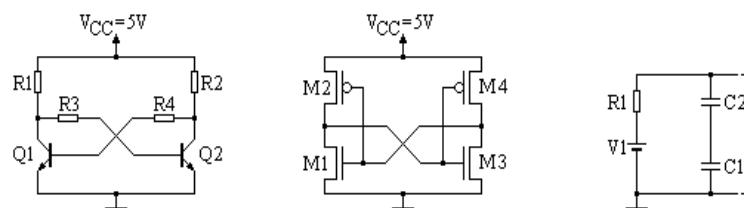
- 2- Korapiloetako TENTSIOAK bateratzen dira % 0,1eko ala mikrovolt 1eko perdoi tartearen barruan. Beti hartzen du bietako txikiena.

(.OPTIONS ABSTOL=1P)

Bateratze-akatsa

.OUT fitxategian inprimatzen dituen balioak okerrak izan daitezke.

Arrazoiak: akatsak loturetan, osagaien balioak, balioak ereduetan, berrelikadura positiboa duten zirkuituak, etab.



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.3 Sarrerako formatua eta zirkuitua deskribatu

Eremuen bereizleak: SP , = () Ez ditu kontuan hartzen soberako SPak.

Lerro luzeetan, erabili + Adibidea: V1 3 9 DC = 0V
+ AC 1, 0
+ SIN(0 10MV 1KH)

Izenaren eremuak: Lehenengo ikurra, hizki bat. Ez dago bereizlerik erabiltzerik.

Izenaren lehenengo zortzi ikurrak besterik ez ditu hartzen.

Adibideak: VENTRADA VIN2 V27

Zenbaki eremuak: Osoa, erreala, ala eskala berretzaileak edo biderkagaiaiak jarraituriko osoa ala erreala.

Adibideak: 27 -8 3.14 1E-14 2.26E3

Eskala berretzaileak: T = 1E12 G = 1E9 MEG = 1E6 K = 1E3 MIL = 25.4E-6

M = 1E-3 U = 1E-6 N = 1E-9 P = 1E12 F = 1E-15

Adibideak: 100U 100UF 0.1M 0.1MF 0.1E3ULISES 100000N 0.0001 0.0001F ~~0.0001F~~

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.3 Sarrerako formatua eta zirkuitua deskribatu (jarraipena)

Zirkuitua deskribatu

Lerroz lerro deskribatzen da (.CIR ASCII fitxategia)

LEHENENGO lerroak IZENBURUA izan behar du (erne! ez ahaztu)

1. zutabean * (izartxo) bat daukanean, IRUZKINA da lerro osoa

AZKEN lerroak .END izan behar du

Besteen ordenak bost axola (+ ikurra erabilita izan ezik)

Zirkuituaren osagaiak: (Osagaiaren izena) (Zirkuituko korapiloak) (Balio elektrikoak)

Adibidea: R608 8 5 3.3K

Korrонtea 1. korapilotik 2.era datorrenean, tentsioa positiboa da



OHARRAK:

0 (zero) korapilo batek, edo lurrerako zirkuituaren erreferentziak, beti agertu behar du.

Korapiloak: oso positiboek zenbakituak (ez dute segidakoak izan behar).

Ez dago jartzerik autoindukziorik tentsio sorgailu bati paraleloan.

Ez dago kapazitaterik sartzerik korronte sorgailu baten begiztan.

Zirkuituko korapilo guztiak lurrerako bide bana eduki behar dute, jarraituan.

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.4 Osagai pasiboak

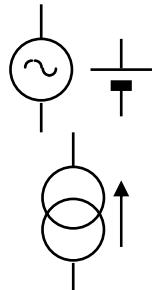
	ERRESISTENTZIA	Rxxxxxx	N+	N-	balio	[TC=TC1[,TC2]]
						$R(T) = \text{BALIO}(\text{TNOM})(1 + \text{TC1}(T-\text{TNOM}) + \text{TC2}(T-\text{TNOM})^2)$
						Adibidea: R27 7 9 2.2MEG
	KAPAZITATEA	Cxxxxxx	N+	N-	balio	[IC=hasierako baldintza]
						Adibidea: C13 9 0 1U IC=2V
	AUTOINDUKZIOA	Lxxxxxx	N+	N-	balio	[IC=hasier. bald.]
						Adibidea: L31 7 2 17M IC=30MA
	KAPAZITATE ETA	Cxxxxxx	N+	N-	POLY	C0 C1 C2 ... [IC=hasier. bald.]
	AUTOINDUKZIO	Lxxxxxx	N+	N-	POLY	L0 L1 L2 ... [IC=hasier. bald.]
	EZ-LINEALAK					BALIOA = C0 + C1*V + C2*V ² + ...
						BALIOA = L0 + L1*I + L2*I ² + ...
	LOTURIKO AUTOINDUKZIOAK (Transformadoreak)	Kxxxxxx	Lyyyyyy	Lzzzzzz	balio	$(0 < \text{balio} \leq 1)$
						Adibidea: K7 L1 L2 0.9995 (Lotura koefizientea)
						("Puntu" autoindukzio bakoitzaren 1. korapiloan dago)
	TRANSMISIO LERROA (Galerarik gabekoa)	Txxxxxx	N1 N2 N3 N4	Z0=balio	[TD=balio] [F=maizt. [NL=luz.arau.]]	
						Adibidea: T9 3 0 4 0 Z0=50 TD=25NS

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.5 Sorgailuak

4.2.5.1 Sorgailu independenteak

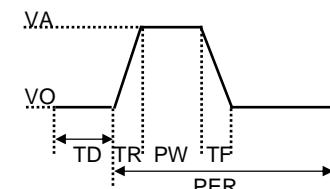


Molde orokorra: **Vxxxxxx N+ N- [[DC] balio] [AC [acmag [acfase]]] [TRANSPEC]**

Ixxxxxx N+ N- [[DC] balio] [AC [acmag [acfase]]] [TRANSPEC]

honako hauetariko bat izan daiteke TRANSPEC:

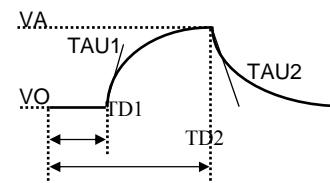
PULSE(VO VA TD TR TF PW PER)



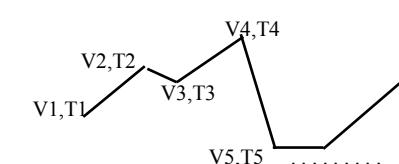
SIN(VO VA FREC TD THETA)



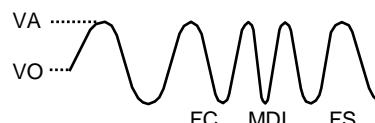
EXP(VO VA TD1 TAU1 TD2 TAU2)



PWL(T1 V1 T2 V2 T3 V3 . . .)



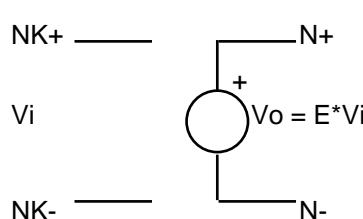
SFFM(VO VA FC MDI FS)



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

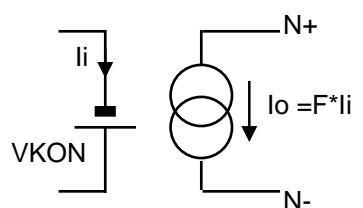
4.2 SPICEren sarrera - 4.2.5 Sorgailuak

4.2.5.2 Mendeko sorgailu linealak



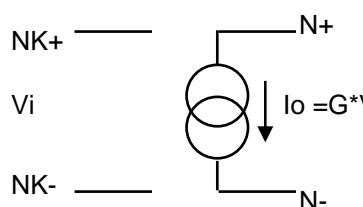
TENTSIOAREN MENDEKO TENTSIO SORGAILUA: $V = E * V$

Exxxxxx N+ N- NK+ NK- balio
Adibidea: E9 2 1 4 3 1KV



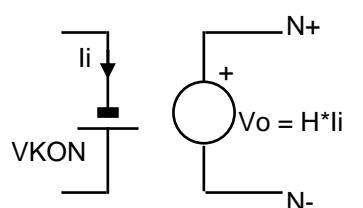
KORRONTIAREN MENDEKO KORRONTE SORGAILUA: $I = F * I$

Fxxxxxx N+ N- VKON balio
Adibidea: F5 4 5 V1 150AA



TENTSIOAREN MENDEKO KORRONTE SORGAILUA: $I = G * V$

Gxxxxxx N+ N- NK+ NK- balio
Adibidea: G7 3 5 9 2 3AV



KORRONTIAREN MENDEKO TENTSIO SORGAILUA: $V = H * I$

Hxxxxxx N+ N- VKON balio
Adibidea: H3 2 5 V3 100KVA

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.5 Sorgailuak

4.2.5.3 Mendeko sorgailu ez-linealak

TENTSIOAREN MENDEKO TENTSIO SORGAILUA: $V = E(V)$

Exxxxxxx N+ N- [POLY(ND)] NC1+ NC1- . . . P0 [P1 . . .] [IC= . . .]

Adibideak: EIN 28 0 POLY(1) (1,0) 1.2 2.3 3.4 --> EIN=1.2+2.3*V+3.4*V^2

EOUT 10 11 POLY(2) (1,0) (2,0) 1.8 2.7 3.6 4.5 5.4 Bider
V1 V2

--> EOUT=1.8+2.7*V1+3.6*V2+4.5*V1^2+5.4*V1*V2+0*V2^2

KORRONTIAREN MENDEKO KORRONTI SORGAILUA: $I = F(I)$

Fxxxxxxx N+ N- [POLY(ND)] VN1 [VN2] P0 [P1 . . .] [IC= . . .]

TENTSIOAREN MENDEKO KORRONTI SORGAILUA: $I = G(V)$

Gxxxxxxx N+ N- [POLY(ND)] NC1+ NC1- . . . P0 [P1 . . .] [IC= . . .]

Adibidea: G7 2 9 POLY(2) 1 0 3 0 0 1M 17M 3.5U IC = 2, 2, 1, 3

KORRONTIAREN MENDEKO TENTSIO SORGAILUA: $V = H(I)$

Hxxxxxxx N+ N- [POLY(ND)] VN1 [VN2] P0 [P1 . . .] [IC= . . .]

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.6 Gailu erdieroaleak

4.2.6.1 Gailuen ereduak, .MODEL agindua

Gailu erdieroaleen ereduek parametro asko behar dituzte. **.MODEL** aginduak definitzen ditu.

Gailu baten deskribapenak deitzen du ereduari esleitutako izena.

.MODEL MIZENA MOTA [PIZE1=BAL1 PIZE2=BAL2 ...]

5 mota: **D NPN PNP NJF PJF NMOS PMOS**

Adibidea: **.MODEL QNOM NPN(IS=1E-14 BF=60)**

Azalera biderkatzailea: adierazten du zenbat gailu baliokide paraleloan, zehaztutako ereduarenak (diodo, tr. bipolar eta JFETetarako) (Pspice-n, MOSFETetan M=BALIO)

Adibidea: **D1 9 3 D1N4148 6**

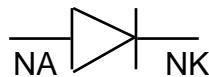
Hasierako baldintzak:

- » **OFF** => Jarraituko analisian, gailua etenaldian (Pspice-n, ez)
- » **.NODESET** => Proposaturiko balioa erabiltzen du, hasierako lan-puntu bat kalkulatzeko; gero, korapiloen hasierako tentsio-balio horiek bertan behera uzten ditu, eta behin betiko lan-puntua kalkulatzen du.
- » **.IC** => UIC aipatu bazaio, hasierako balioa zehazten dio korapilo bati, analisi iragankorrean. UIC gabe, tentsio bat finkatzen du, lan-puntua kalkulatzeko.
- » **IC= ...** => Analisi iragankorrean, lehentasun handiagoa dauka, .ICrena baino, gailu batean. Besterik adierazi ezean, zero hartzen du.
.ICk lehentasun handiagoa dauka, .NODESETena baino, analisi iragankorreko lan-puntua kalkulatzerakoan.

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

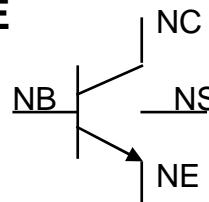
4.2 SPICEren sarrera - 4.2.6 Gailu erdieroaleak

JUNTURAKO
DIODOA



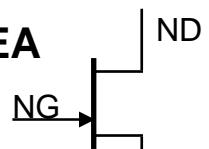
Dxxxxxx NA NK mizena [AZALERA] [OFF] [IC=VD]
 Ereduaren izena Azalera biderkatzalea Hasier. bald. Hasier. bald.
 .OPrako .OPrako edo .TRAN
 Adibidea: D1 1 7 D1N4007 3 IC=0.25V
 (Pspice-en, ez)

TRANSISTORE
BIPOLARRA



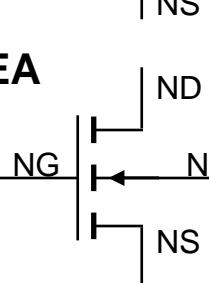
Qxxxxxx NC NB NE [NS] mizena [AZALERA] [OFF] [IC=VBE,VCE]
 Adibidea: Q7 3 7 2 Q2N2222
 (Pspice-en, ez)

JFET
TRANSISTOREA



Jxxxxxx ND NG NS mizena [AZALERA] [OFF] [IC=VDS, VGS]
 Adibidea: J3 2 4 7 J2N3819
 (Pspice-en, ez)

MOSFET
TRANSISTOREA



Mxxxxxx ND NG NS NB mizena [L=BAL] [W=BAL]
 + [AD=BAL] [AS=BAL] [PD=BAL] [PS=BAL]
 + [NRD=BAL] [NRS=BAL] [OFF] [IC=VDS, VGS, VBS]
 Koadro baliokideen kopurua (bider
 RSHk definituriko balioa, .MODELen)
 (ez dauka AZALERA, baina, PSpice-n, M=BAL baliokide)

Adibidea: M4 3 2 0 0 ENMOS1 L=5U W=5U

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.7 Azpizirkuituak

SPICEren osagaiak dauzkaten azpizirkuituak definitu daitezke.

Azpizirkitu bat definitu

```
.SUBCKT azpiienza NS1 [NS2 NS3 ....]
.....
.....
..... Tokiko ereduak eta azpizirkuituak
.....
.....
.ENDS
```

Korapilo guztiak tokikoak dira azpizirkuituaren barruan, 0a izan ezik.

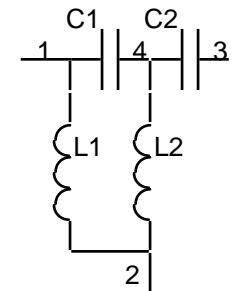
Azpizirkitu bat deitu

```
Xxxxxxx N1 [N2 N3 ....] azpiienza
```

Adibidea:

Definitu

```
.SUBCKT IRAGAZKIRF 1 2 3
C1 1 4 13P
L1 1 2 100N
C2 4 3 13P
L2 4 2 100N
.ENDS
```



Deitu

```
.....
X3 2 9 7 FILTRORF
.....
```

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak

.TEMP T1 [T2 T3]

Simulazioa egingo dueneko tenperatura zehazten du, °C-tan. Besterik ezean, 27°C-tan egiten du

(.OPTIONeko TNOM parametroa). Adibidea: .TEMP -25 0 125

.WIDTH IN=zutabe kopuru OUT=zutabe kopuru

Zehazten du zenbat zutabe irakurri/idatzi, sarrera/irteera lerroko.

Besterik adierazi ezean, zutabe kopuru=80. 80 eta 133 izan daitezke balioak.

.OPTIONS HAUT1 [HAUT2 ...] (edo HAUT=BALIOA)

Simulagailuaren kontrola eta erabiltzailearen hautak aldatzeko aukera ematen du.

Adibidea: .OPTIONS NOMOD NOPAGE RELTOL=0.0005 NUMDIG=6 TNOM=40

Eduaren parametroak
ez ditzala inprima

Orrialdeen zenbakiak
ez ditzala inprima

Programako errore erlatiboa
aldatu (bestela, 0.001)

Irteera inprimatzean, zenbat
digitu esanguratsu (bestela, 4)

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.OP Lan-puntu analizatu, jarraituan (lehentasunezko simulazioa)

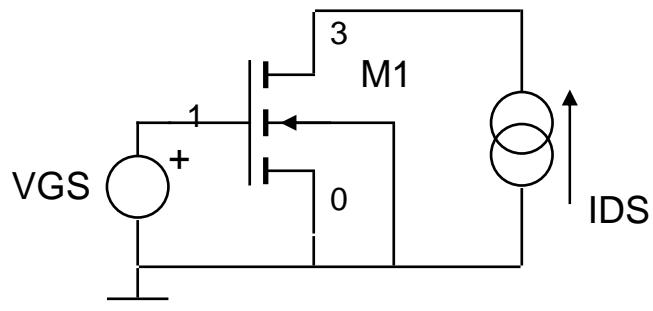
.DC SORGIZ1 VSTART1 VSTOP1 VINCR1 [SORGIZ2 VSTART2 VSTOP2 VINCR2]

Sarrera-sorgailu independentearen izena Hasierako balioa Amaierako balioa Gehikuntza

Korronte jarraituko analisia, SORGIZ1/SORGIZ2 sorgailu(ar)en arabera

OHARRA: => L zirkuitulaburra, C zirkuitu irekia, gailuen jokaera ez-lineala

Adibidea: .DC VGS 0 5 0.5 IDS 0 5 0.1



MOSFET EZAGARRI KURBAK

.DC VGS 0 5 0.5 IDS 0 5 0.1

M1 3 1 0 0 ENMOS1 L=2U W=2U

VGS 1 0 DC 0V

IDS 3 0 DC 0A

.MODEL ENMOS1 NMOS(LEVEL=1 VTO=1.0 KP=31U GAMMA=0.37

+ PHI=0.65 LAMBDA=0.02 TOX=0.1U NSUB=4E15

+ CGSO=40P CGDO=40P CBD=0.02P CBS=0.02P

+ LD=0.1U)

.END

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.TF IRTALD SORIND

Korapilo bateko tentsioa, ala tentsio sorgailu batean zeharreko korrontea (Tentsio ala korronte) sarrera-sorgailua

Seinale txikiko balioak kalkulatzen ditu, **jarraituko analisian**:

sarrera-erresistentzia, irteera-erresistentzia eta transferentzia funtzioko balioa IRTALD/SORIND.

Adibidea: .TF V(3,1) V1

.SENS IRTALD1 [IRTALD2]

Zehazturiko IRTALD bakoitzaren seinale txikiko sentiberatasunak kalkulatzen ditu, **jarraituko analisian**, zirkuituaren parametro GUZTIEKIN (bateko eta ehuneko).

Adibidea: .SENS V(4)

.OUT fitxategiaren edukia

*REF	BALIO	V/bateko	V/%
....
R9	3.300E+3	-9.183E-3	-3.03E-4
....

DC SENSITIVITIES OF OUTPUT V(4)			
ELEMENT NAME	ELEMENT VALUE	ELEMENT SENSITIVITY (VOLTS/UNIT)	NORMALIZED SENSITIVITY (VOLTS/PERCENT)
R_R1	4.700E+04	-1.083E-04	-5.088E-02
R_R2	4.700E+05	1.302E-05	6.119E-02
R_R3	4.700E+02	3.765E-03	1.770E-02
R_R4	4.700E+03	-6.062E-04	-2.849E-02
R_R5	1.000E+04	0.000E+00	0.000E+00
V_V2	0.000E+00	0.000E+00	0.000E+00
v_V1	1.200E+01	4.344E-01	5.213E-02
Q_Q1			
RB	1.000E+01	2.414E-05	2.414E-06
RC	1.000E+00	8.152E-06	8.152E-08
RE	0.000E+00	0.000E+00	0.000E+00
BF	2.559E+02	-2.222E-03	-5.686E-03
ISE	1.434E-14	3.307E+13	4.743E-03
BR	6.092E+00	1.021E-10	6.221E-12
ISC	0.000E+00	0.000E+00	0.000E+00
IS	1.434E-14	-3.629E+13	-5.204E-03
NE	1.307E+00	-6.768E+00	-8.846E-02
NC	2.000E+00	0.000E+00	0.000E+00
IKF	2.847E-01	-7.417E-03	-2.112E-05
IKR	0.000E+00	0.000E+00	0.000E+00
VAF	7.403E+01	1.468E-03	1.087E-03
VAR	0.000E+00	0.000E+00	0.000E+00

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.AC DEC NPD FSTART FSTOP
OCT NPO Azken maiztasuna
LIN NP Hasierako maiztasuna
Nola aldatu Hamarreko, zortziko ala guztirako puntu kopurua
Seinale txikiko erantzuna analizatu, maiztasunean

OHARRA: L eta C(ren balioak) kontuan hartzen ditu, gailu **linealak**

Adibidea: **.AC DEC 100 70MEG 300MEG**

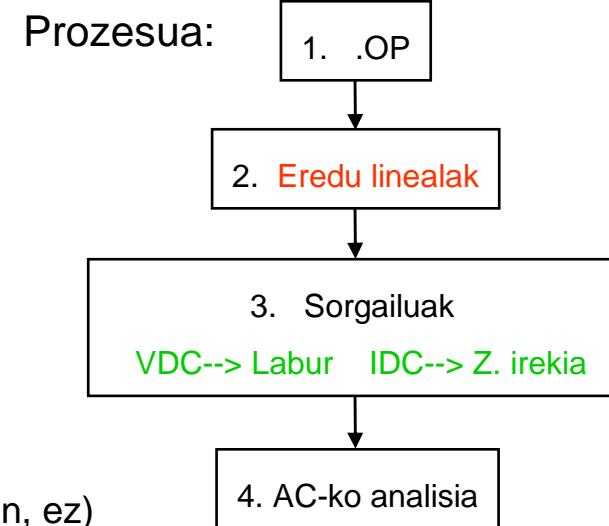
.DISTO RZAMA INTER SKW2 REFPWR SPW2 (PSpice-n, ez)

Seinale txikiko zirkuituaren distortsio-ezaugarriak kalkulatzen ditu, **alternoko analisian**.

.NOISE IRTALD SQRIND NUMS _____ Zarata-tartea (maiztasun-puntuen kopurua)
Zein sorgailu independentetatik, V ala I, hartuko du sarrera-zarata?
Zein irteera-tentsiotan egingo du batuketa?

Zirkuituko zarata analizatzen du, **alternoko analisian**.

Adibidea: **.NOISE V(7) VIN 10**



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.TRAN TSTEP TSTOP [TSTART [TMAX]] [UIC] ————— Erabili hasierako baldintzak

Inprimatzeko edo
iradokitako urratsa

Amaierako unea

Urratsik handiena. Bestela, (TSTOP-TSTART)/50 eta TSTEPetik, txikiiena
Hasierako unea (bestela, 0)

Analisi iragankorra, zirkuitu baten erantzuna kalkulatzeko, denboraren arabera

OHARRA: L, C(ren balioak) eta gailuen jokaera ez-lineala kontuan hartzen ditu

Adibidea: .TRAN 1NS 1US 0 0.1NS UIC

.FOUR FNAG IRTALD1 [IRTALD2]

Maiztasun nagusia

Analizaturiko irteera-aldagaia

Fourierren analisia egiten du, **analisi iragankorrarekin** batera, honako tarte honetan:

TSTOP - FNAG periodoa, TSTOP (simulazioaren azken zikloa)

9 lehenengo osagaiak eta jarraitua ebaazten ditu

OHARRA: zehaztasun handiagorako, egin $TMAX=(FNAG \text{ period})/100$ ala txikiago (100 puntu zikloko)

Adibidea: .FOUR 100K V(5)

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.NODESET V(KORZENB1)=BALIO [V(KORZENB2)=BALIO]

Lehenengo urrats batean, adierazitako balioak ematen dizkie korapiloei, jarraituko analisian.

Berehala, proposamenak uzten ditu bertan behera, eta iterazioak jarraitzen du
(bateratzeko, biegonkorretan, etab.) .

OHARRA: tentsio-balioa jo besterik ez du egiten; ez ditu korapiloetan finkatzen tentsioak

Adibidea: .NODESET V(7)=2V V(12)=0V

.IC V(KORZENB1)=BALIO [V(KORZENB2)=BALIO]

UIC adieraziz => .ICk zehazten dizkie C, D, Q, J eta Mri hasierako baldintzak.

Horretaz gain, osagai batean IC=... erabiltzen bada, horrek du lehentasuna .ICren gainetik

UIC gabe => .ICk, jarraituko analisian finkatzen ditu hasierako balioak, baina bertan behera
uzten ditu iragankorrean. Horretaz gain, .NODESET=... erabiltzen bada, .ICk du lehentasuna.

Adibidea: .IC V(7)=2V V(12)=0V

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

4.2.8 Kontrol-aginduak (jarraipena)

.PRINT MOTA IRTALD1 [IRTALD2]

Analisi mota: DC, AC, TRAN, NOISE ala DISTO Irteera-aldagaia

Goitik iota, 8 aldagaiko taula bat sartzen du .OUT irteera fitxategian

Adibideak: .PRINT TRAN V(9) I(V1) .PRINT AC VDB(4,5) VP(4,5)
.PRINT DC V(3) V(5,6) I(VCC) .PRINT NOISE ONOISE

.PLOT MOTA IRTALD1 [BEHEMUG1, GOIMUG1] [IRTALD2]

Goitik iota, 8 irudi sartzen ditu .OUT irteera fitxategian, ikur alfanumerikoen (*, +, ...) bidez

Irteera aldagaien formatua:

V(N) N eta 0 korapiloen arteko tentsioa V(N1,N2) N1 korapiloaren tentsioa, N2tik

AC analisian: VR(N) VI(N) VM(N) VP(N) VDB(N) I(VN)
Zati Irudizko Modulua Fasea Modulua VN sorgailuan
erreala zatia dB-tan sartzen den korrontea

Zarata analisian: INOISE ONOISE

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera

IZENBURUA

(Osagaiaren izena) (Zirkuituaren korapiloak) (Balio elektrikoak)

+ ... (Lerro luzeetarako)

* ... (Iruzkinetarako)

.END

OFF IC=

Rxxxxxxx N+ N- BALIO [TC=TC1[,TC2]]

Cxxxxxxx N+ N- BALIO [IC=Hasier. Bald.]

Lxxxxxxx N+ N- BALIO [IC=Hasier. Bald.]

Kxxxxxxx Lyyyyyy Lzzzzzzz BALIO

Txxxxxxx N1 N2 N3 N4 Z0=BALIO [TD=BALIO]

Vxxxxxxx N+ N- [[DC]BALIO] [AC[ACMAG[ACFASE]]] [TRANSPEC]

Ixxxxxxx N+ N- [[DC]BALIO] [AC[ACMAG[ACFASE]]] [TRANSPEC]

Exxxxxxx N+ N- NC+ NC- BALIO

Fxxxxxxx N+ N- VKON BALIO

Gxxxxxxx N+ N- NC+ NC- BALIO

Hxxxxxxx N+ N- VKON BALIO

.MODEL MIZENA MOTA [PIZE1=PBAL1 PIZE2=BAL2 ...]

7 mota: D NPN PNP NJF PJF NMOS PMOS

Dxxxxxxx NA NK MIZENA [AZALERA] [OFF] [IC=VD]

Qxxxxxxx NC NB NE [NS] MIZENA [AZALERA] [OFF] [IC=VBE,VCE]

Jxxxxxxx ND NG NS MIZENA [AZALERA] [OFF] [IC=VDS, VGS]

Mxxxxxxx ND NG NS NB MIZENA [L=BAL] [W=BAL]

+ [AD=BAL] [AS=BAL] [PD=BAL] [PS=BAL]

+ [NRD=BAL] [NRS=BAL] [OFF] [IC=VDS, VGS, VBS]

SPICE 2G.1-aren laburpena

.SUBCKT AZPIIZENA NS1 [NS2 NS2]
.....
.ENDS
Xxxxxxxxx N1 [N2 N3] AZPIIZENA
.TEMP T1 [T2 T3]
.WIDTH IN=ZUTABEKOPURU OUT=ZUTABEKOPURU
.OPTIONS HAUT1 [HAUT2 ...] (edo HAUT=BALIO)
.OP
.DC SORGIZ1 VSTART1 VSTOP1 VINCR1 [SORGIZ2 VSTART2
VSTOP2 VINCR2]
.TF IRTALD SORIND
.SENS IRTALD1 [IRTALD2]
.AC DEC NPD FSTART FSTOP
.DISTO RZAMA INTER SKW2 REFPWR SPW2
.NOISE IRTALD SORIND NUMS
.TRAN TSTEP TSTOP [TSTART [TMAX]] [UIC]
.FOUR FNAG IRTALD1 [IRTALD2]
.NODESET V(KORZENB1)=BALIO [V(KORZENB2)=BALIO]
.IC V(KORZENB1)=BALIO [V(KORZENB2)=BALIO]
.PRINT MOTA IRTALD1 [IRTALD2]
.PLOT MOTA IRTALD1 [BEHEMUG1, GOIMUG1] [IRTALD2]
Irteera aldagaien formatua: V(N), V(N1,N2), I(Vxxxxxxx)
.AC-en: VR(N) VI(N) VM(N) VP(N) VDB(N) I(VN)
.NOISE-en: ONOISE INOISE

4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.9 Beste simulagailu batzuk: PSPICE

4.2.9.3 Simulazioaren adibideak

.AC

1. IRRATI-MAIZTASUNEKO IRAGAZKIA

RF-KO IRAGAZKIA
(CIT01.CIR)

.AC DEC 100 70MEG 500MEG

.OPTIONS NOPAGE

V1 1 0 AC 1V 0

RS 1 2 1k

R1 2 0 1k

R2 3 0 1k

RL 3 0 1k

CP 2 3 3p

C1 2 0 10p

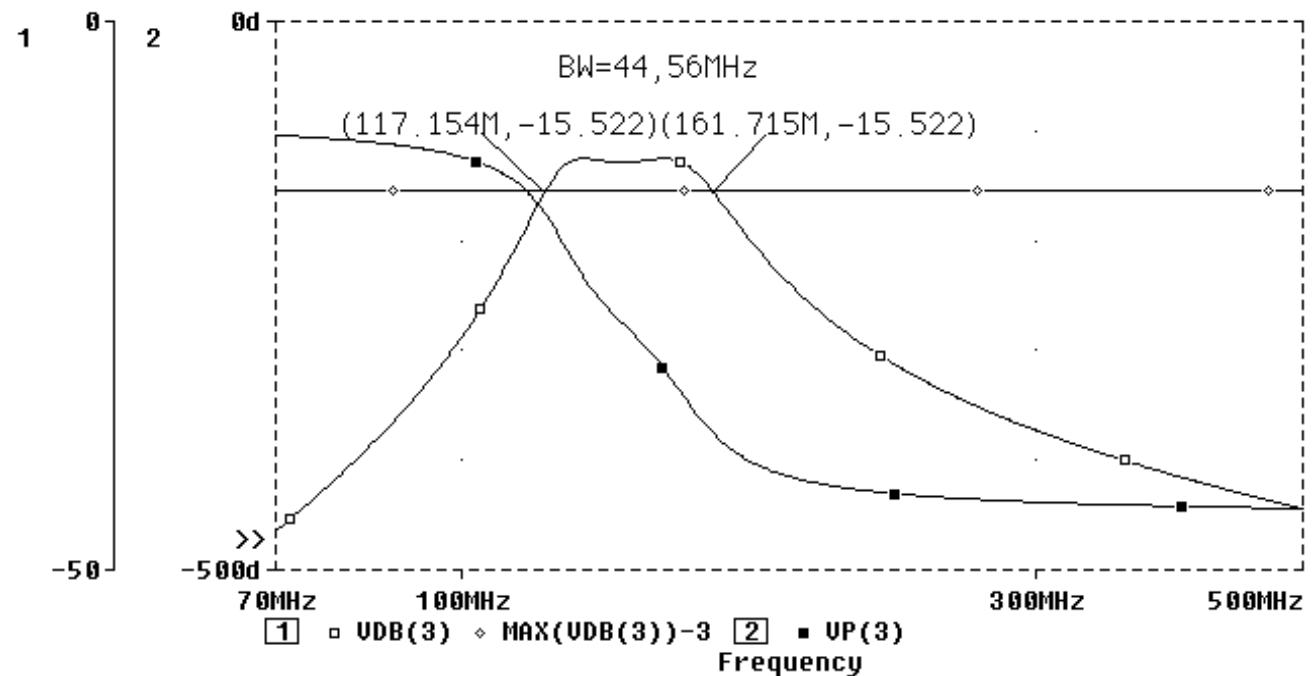
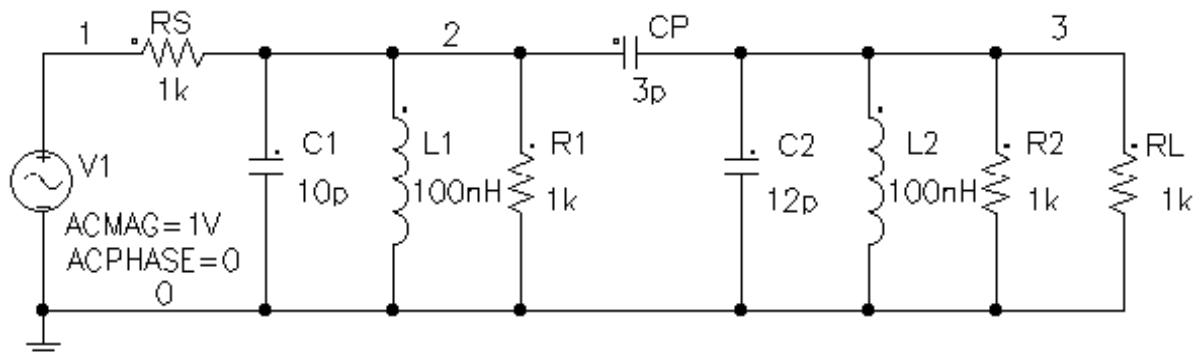
C2 3 0 12p

L1 2 0 100nH

L2 3 0 100nH

.PROBE

.END



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.9 Beste simulagailu batzuk: PSPICE

4.2.9.3 Simulazioaren adibideak (jarraipena)

2. NAND ATEA, TRANSISTORE-BIPOLARDUNA

NAND ATEA, TRANSISTORE BIPOLARDUNA (CIT02.CIR)

.OPTIONS NOMOD NOPAGE

.TRAN 0 2750N 0

Q1 5 3 0 Q2N2222

Q2 6 4 5 Q2N2222

C1 1 3 22P

C2 2 4 22P

R1 1 3 470K

R2 2 4 470K

R3 500 6 10K

V1 1 0

+ PWL(0 0V 250n 0V 250.2n 5V 1000.0n 5V

+ 1000.2n 0V 1500.0n 0V 1500.2n 5V 1750.0n 5V

+ 1750.2n 0V 2250.0n 0V 2250.2n 5V 2500.0n 5V

+ 2500.2n 0V 2750.0n 0V)

V2 2 0

+ PWL(0 0V 500n 0V 502n 5V 750n 5V 750.2n 0V

+ 1250.0n 0V 1250.2n 5V 2000.0n 5V 2000.2n 0V

+ 2250.0n 0V 2250.2n 5V 2500.0n 5V 2500.2n 0V

+ 2750.0n 0)

V3 500 0 5Vdc

.MODEL Q2N2222 NPN(Is=14.34f Xti=3 Eg=1.11

+ Vaf=74.03 Bf=255.9 Ne=1.307 Ise=14.34f

+ Ikf=.2847 Xtb=1.5 Br=6.092 Nc=2 Isc=0

+ Ikr=0 Rc=1 Cjc=7.306p Mjc=.3416 Vjc=.75

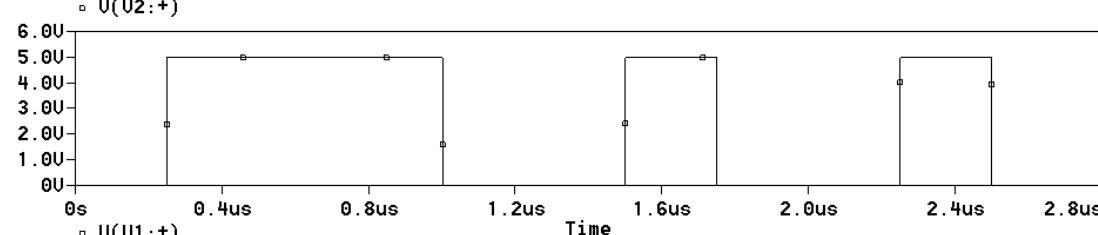
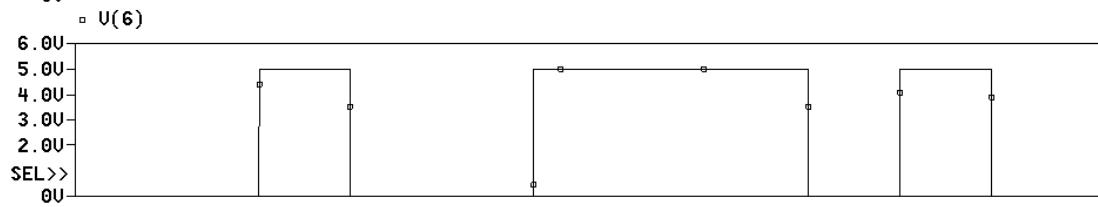
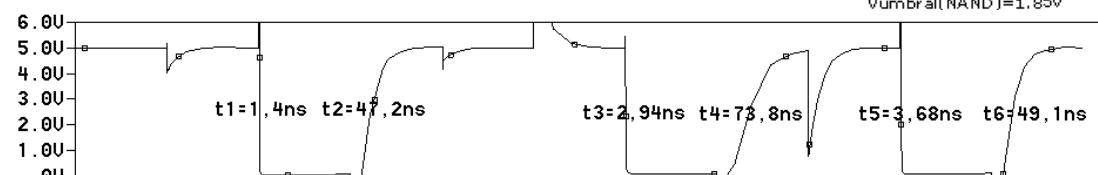
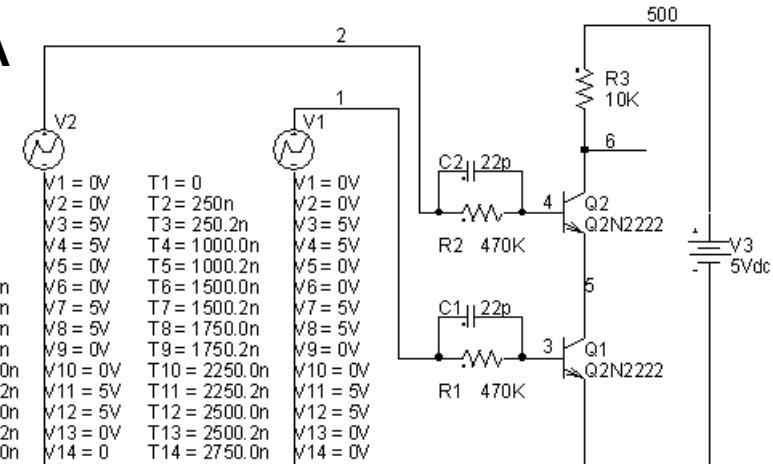
+ Fc=.5 Cje=22.01p Mje=.377 Vje=.75 Tr=46.91n

+ Tf=411.1p Itf=.6 Vtf=1.7 Xtf=3 Rb=10)

.PROBE

.END

.TRAN



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.9 Beste simulagailu batzuk: PSPICE

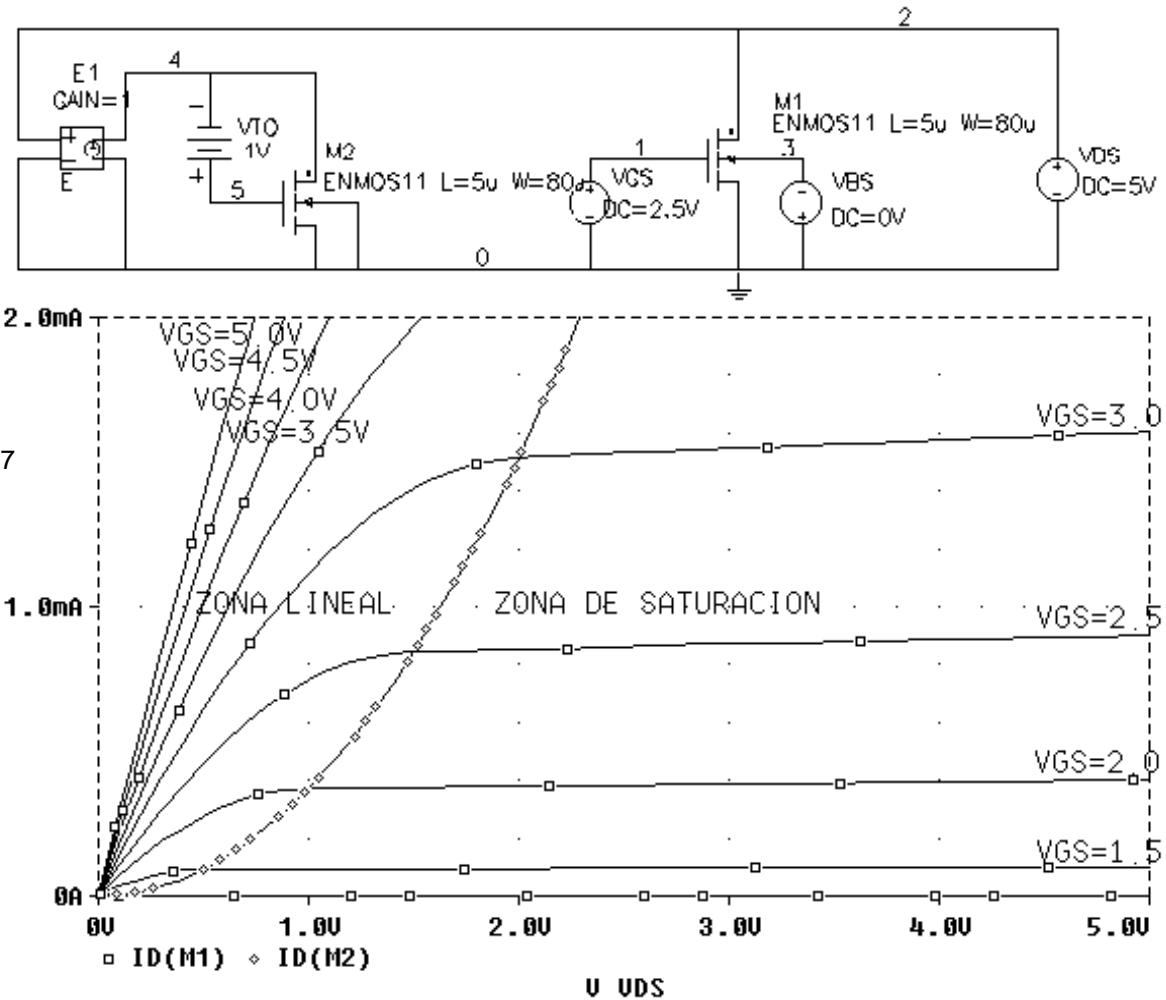
4.2.9.3 Simulazioaren adibideak (jarraipena)

.DC

3. NMOS TRANSISTOREEN KURBAK

NMOS TRANSISTOREEN KURBAK (CIT03.CIR)

```
.DC VDS 0 5 0.1 VGS 0 5 0.5
.OPTIONS NOMOD NOPAGE
E1    4 0 2 0 1
VBS   0 3 DC 0V
VTO   5 4 DC 1V
M2    4 5 0 0 ENMOS11 L=5u W=80u
VGS   1 0 DC 2.5V
VDS   2 0 DC 5V
M1    2 1 0 3 ENMOS11 L=5u W=80u
.MODEL ENMOS11 NMOS(level=1 vto=1.0 kp=31u gamma=0.37
+      phi=0.65 lambda=0.02 tox=0.1u nsub=4e15
+      cgso=40p cgdo=40p cbd=0.02p cbs=0.02p
+      Id=0.8u)
.PROBE
.END
```



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.9 Beste simulagailu batzuk: PSPICE

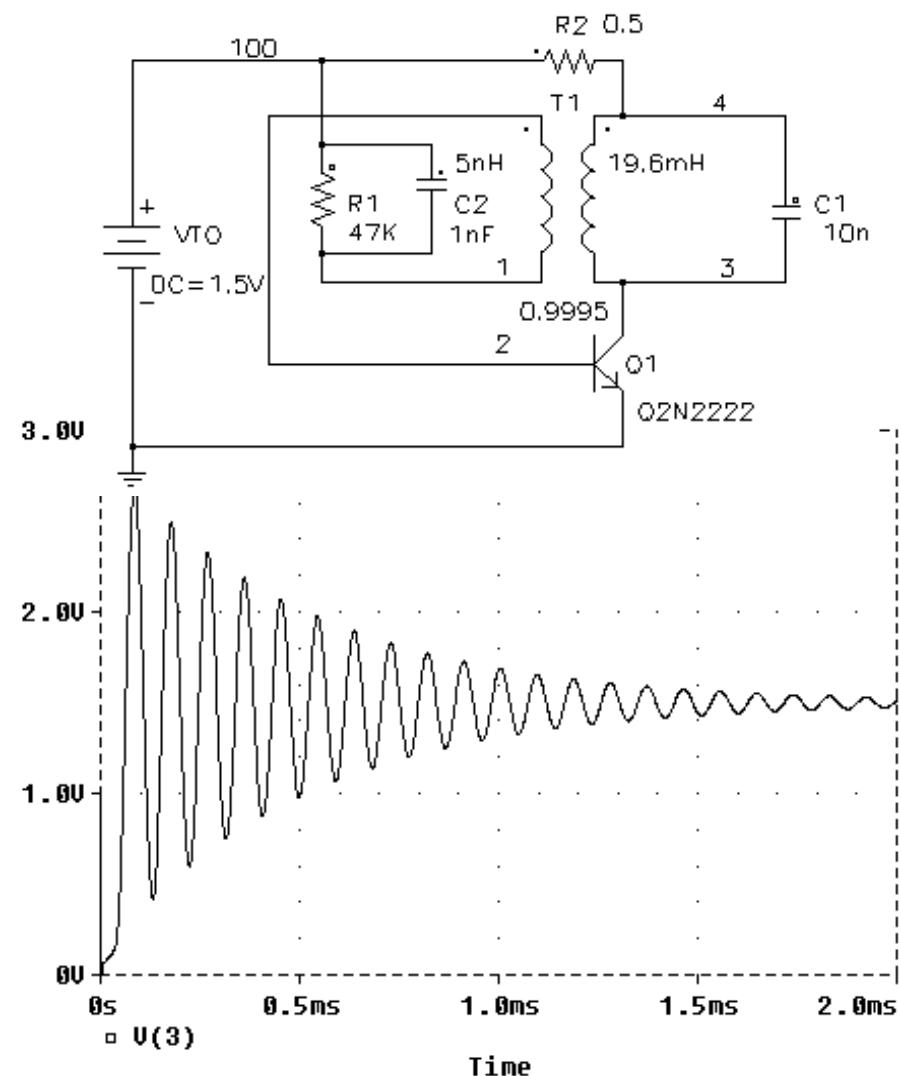
4.2.9.3 Simulazioaren adibideak (jarraipena)

.TRAN

4. ZIRKUITU SINTONIZATUKO OSZILADOREA

ZIRKUITU SINTONIZATUKO OSZILADOREA (CIT04.CIR)

```
.TRAN 1u 5m UIC
.OPTIONS RELTOL=0.001
.OPTIONS NOMOD NOPAGE
R2    100 4 0.5
C2    100 1 1nF IC=0
VTO   100 0 DC 1.5V
Q1    3 2 0 Q2N2222
C1    4 3 10n
R1    100 1 47K
L1    2 1 5nH
L2    4 3 19.6mH
K1    L1 L2 0.9995
.MODEL Q2N2222 NPN(Is=14.34f Xti=3 Eg=1.11 Vaf=74.03 Bf=255.9 Ne=1.307
+     Ise=14.34f Ikf=.2847 Xtb=1.5 Br=6.092 Nc=2 Isc=0 Ikr=0 Rc=1
+     Cjc=7.306p Mjc=.3416 Vjc=.75 Fc=.5 Cje=22.01p Mje=.377 Vje=.75
+     Tr=46.91n Tf=411.1p Itf=.6 Vtf=1.7 Xtf=3 Rb=10)
.PROBE
.END
```



4. S.E. eta Z.I. diseinatzeko tresna informatikoak

4.2 SPICEren sarrera - 4.2.9 Beste simulagailu batzuk: PSPICE

4.2.9.3 Simulazioaren adibideak (jarraipena)

.SENS

5. IGORLE KOMUNEKO ANPLIFIKADOREA

CIT06.OUT fitxategiaren zatia

IGORLE KOMUNEKO ANPLIFIKADOREA (CIT06.CIR)

.OPTIONS NOMOD NOPAGE

.SENS V(4)

V2 1 0 AC 1 0

V1 100 0 DC 12V

C1 1 2 22u

C2 3 0 220u

C3 4 5 22u

R1 2 0 47K

R2 100 2 470K

R3 3 0 470ohm

R4 100 4 4.7K

R5 5 0 10K

Q1 4 2 3 Q2N2222

.MODEL Q2N2222 NPN(Is=14.34f Xti=3 Eg=1.11 Vaf=74.03 Bf=255.9

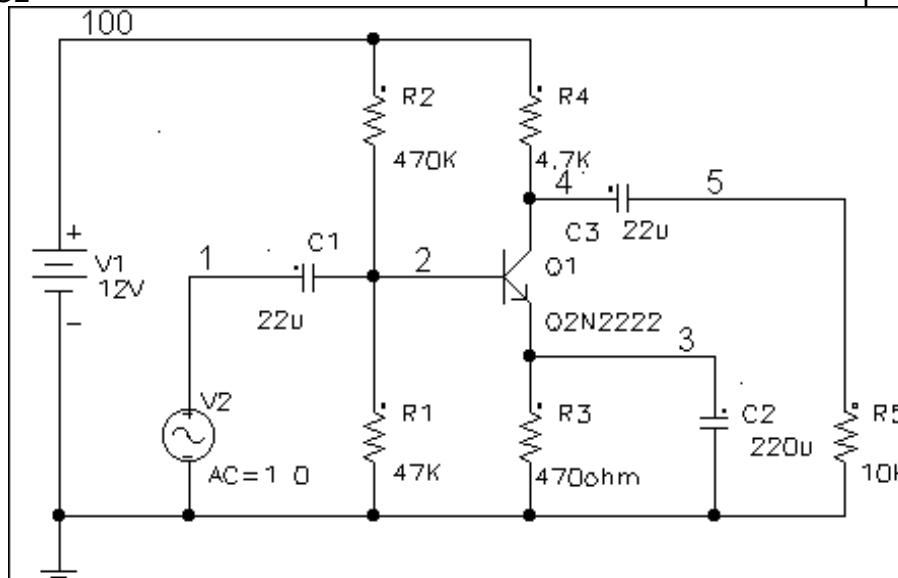
+ Ne=1.307 Ise=14.34f Ikf=.2847 Xtb=1.5 Br=6.092 Nc=2 Isc=0 Ikr=0 Rc=1

+ Cjc=7.306p Mjc=.3416 Vjc=.75 Fc=.5 Cje=22.01p Mje=.377 Vje=.75

+ Tr=46.91n Tf=411.1p Itf=.6 Vtf=1.7 Xtf=3 Rb=10)

.PROBE

.END



DC SENSITIVITIES OF OUTPUT V(4)			
ELEMENT NAME	ELEMENT VALUE	ELEMENT SENSITIVITY	NORMALIZED SENSITIVITY
(VOLTS/UNIT)	(VOLTS/PERCENT)		
R1	4.700E+04	-1.083E-04	-5.088E-02
R2	4.700E+05	1.302E-05	6.119E-02
R3	4.700E+02	3.765E-03	1.770E-02
R4	4.700E+03	-6.062E-04	-2.849E-02
R5	1.000E+04	0.000E+00	0.000E+00
V2	0.000E+00	0.000E+00	0.000E+00
V1	1.200E+01	4.344E-01	5.213E-02
RB	1.000E+01	2.414E-05	2.414E-06
RC	1.000E+00	8.152E-06	8.152E-08
RE	0.000E+00	0.000E+00	0.000E+00
BF	2.559E+02	-2.222E-03	-5.686E-03
ISE	1.434E-14	3.307E+13	4.743E-03
BR	6.092E+00	1.021E-10	6.221E-12
ISC	0.000E+00	0.000E+00	0.000E+00
IS	1.434E-14	-3.629E+13	-5.204E-03
NE	1.307E+00	-6.768E+00	-8.846E-02
NC	2.000E+00	0.000E+00	0.000E+00
IKF	2.847E-01	-7.417E-03	-2.112E-05
IKR	0.000E+00	0.000E+00	0.000E+00
VAF	7.403E+01	1.468E-03	1.087E-03
VAR	0.000E+00	0.000E+00	0.000E+00